





Design and Implementation of an Analog Controller Based on K-Factor Design Method for a Novel Isolated Z-Source DC-DC Converter with High Voltage Gain

Enes TURAN^{1,*} , Bülent DAĞ¹ , Bünyamin TAMYÜREK¹ , M.Timur AYDEMİR² 

¹Gazi University, Faculty of Engineering, Department of Electrical Electronics Engineering, 06570, ANKARA

²Kadir Has University, Faculty of Engineering and Natural Sciences, Department of Electrical Electronics Engineering, 34093, İSTANBUL

Graphical/Tabular Abstract

Article Info:

Research article
Received:10/04/2021
Revision:16/05/2021
Accepted:16/05/2021

Highlights

- Closed Loop Control
- Coupled Inductor
- PLECS

Keywords

K-Factor
DC-DC Converter
Z-Source
Analog Controller

In this study, a closed-loop analog controller design and implementation is achieved for a novel isolated Z-source dc-dc converter with high voltage gain by using K-factor design method. The novel structure of the converter complicates the design of an effective closed-loop controller that guarantees high performance under all conditions. Within this context, a small signal model is developed to reflect the dynamics of the converter. By using the bode diagram obtained from the small signal model, the error amplifier circuit is designed with the K-factor design method. Simulation study is performed in PLECS to verify the design. Applying the experimental study, the results are compared with the simulation study. The results of the study prove that the control system designed with the K-factor design method works successfully.

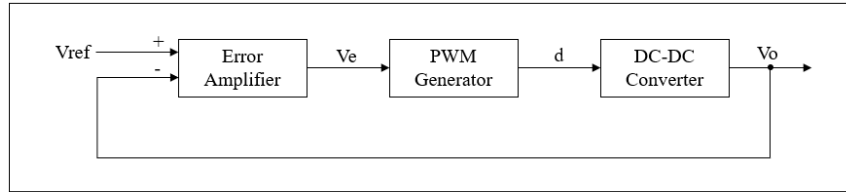


Figure A. The overall block schema of a closed-loop controlled dc-dc converter

Purpose: The main purpose of this study is to ensure that the output voltage of a novel Z-source dc-dc converter supplies a stable and constant output voltage despite the variations in input voltage and load within certain limits. The converter is turned into a closed loop system with analog control method. In order to achieve this purpose, the K-factor design method used for error amplifier circuit design and the small signal model used for this method are explained.





Theory and Method: The type-3 compensator is used to turn a novel Z-source dc-dc converter into closed loop system. Firstly, the small signal model required for the K-factor design method is obtained by using the PLECS. Secondly, the type-3 error amplifier circuit is designed by using the theoretical study and small signal model. Finally, the output voltage is analyzed by creating step changes in input voltage and load with simulation and experimental study.

Results: 10% and 20% changes in the input voltage and 20% changes in the load of the dc-dc converter are implemented. Despite the changes, the output voltage provided by the converter remains constant with an error margin of 1%.

Conclusion: In this paper, by using the K-factor design method, a novel Z-source dc-dc converter is turned into closed loop controlled system. Although the input voltage and load changes, the dc-dc converter continues to produce a constant output voltage with the created controller. The most important advantage of the method is that the K-factor design method has a certain flow of mathematical equations. The mathematical method makes the design process easier and safer. By means of implementing with a new generation dc-dc converter, a robust and reliable control method has been proved for a new generation converter.



Design and Implementation of an Analog Controller Based on K-Factor Design Method for a Novel Isolated Z-Source DC-DC Converter with High Voltage Gain

Enes TURAN^{1,*} , Bülent DAĞ¹ , Bünyamin TAMYÜREK¹ , M.Timur AYDEMİR² 

¹Gazi Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği, 06570, ANKARA

²Kadir Has Üniversitesi, Mühendislik ve Doğa Bilimleri Fakültesi, Elektrik-Elektronik Mühendisliği, 34083, İSTANBUL

Abstract

In this study, an analog controller design and implementation are performed by using the K-factor design method for a novel isolated Z-source dc-dc converter with high voltage gain. The closed loop converter system created by the controller circuit ensures a constant output voltage at the converter output although there is a step change in input voltage and load within certain limits. The K-factor design method used to design the controller circuit allows obtaining the design of the feedback circuit with a certain flow of mathematical equations. The mathematical method used to calculate the controller circuit elements increases the reliability of the closed loop system. In this study, firstly, theoretical study of a closed loop control of a novel Z-source dc-dc converter topology is completed with K-factor design method. Secondly, the theoretical study results are analyzed by implementing a simulation study in PLECS. Lastly, by conducting an experimental study, simulation results and experimental results are compared. The results of the simulation study and experimental study demonstrates that the controller generated with the K-factor design method controls the output voltage. As a result, it has been demonstrated that a reliable control method is created for a new generation dc-dc converter with the K-factor design method.

Makale Bilgisi

Araştırma makalesi
Başvuru: 10/04/2021
Düzelme: 16/05/2021
Kabul: 16/05/2021

Keywords

K-Factor
DC-DC Converter
Z-Source
Analog Controller

Anahtar Kelimeler

K-Faktör
DA-DA Dönüştürücü
Z-Kaynak
Analog Denetleyici

Yeni Nesil Yüksek Gerilim Kazançlı ve İzoleli Z-Kaynak DA-DA Dönüştürücü için K-Faktör Tasarım Yöntemi ile Analog Denetleyici Tasarımı ve Uygulaması

Öz

Bu çalışmada yeni nesil yüksek gerilim kazançlı ve izoleli Z-kaynak da-da dönüştürücü için K-faktör tasarım yöntemi kullanılarak analog denetleyici tasarımı ve uygulaması yapılmıştır. Denetleyici devresi ile oluşturulan kapalı çevrim dönüştürücü sistemi giriş geriliminde ve yükte belirli sınırlar içerisinde değişim meydana gelmesine rağmen dönüştürücü çıkışında sabit çıkış gerilimi elde edilmesini sağlar. Denetleyici devresini tasarlamak için kullanılan K-faktör tasarım yöntemi ile geri besleme devresinin tasarımı belirli bir matematiksel denklem akışı ile elde edilir. Denetleyici devresinin elemanlarını hesaplamak için kullanılan matematiksel yöntem kapalı çevrim sistemin güvenilirliğini arttırmaktadır. Bu çalışmada ilk olarak K-faktör tasarım yöntemi ile yeni nesil bir Z-kaynak da-da dönüştürücü topolojisinin kapalı döngü denetiminin teorik çalışması yapılmıştır. İkinci olarak PLECS de teorik çalışma sonuçları benzetim çalışması yapılarak incelenmiştir. Son olarak deneysel çalışma da yapılarak benzetim sonuçları ve deneysel sonuçlar karşılaştırılmıştır. Benzetim çalışması ve deneysel çalışma sonuçları K-faktör tasarım yöntemi ile oluşturulan denetleyicinin çıkış gerilimini denetim altına alabildiğini göstermiştir. Sonuç olarak K-faktör tasarım yöntemi ile yeni nesil bir da-da dönüştürücü için güvenilir bir kontrol yöntemi oluşturulabileceği gösterilmiştir.

1. GİRİŞ (INTRODUCTION)

DA-DA dönüştürücüler girişine uygulanan DA gerilimi yükselten veya düşüren elektronik devrelerdir. DA-DA dönüştürücülerde kontrol işlemi devrede anahtarlanan yarı iletkenlerin değişimlere karşı uygun doluluk oranında anahtarlanması prensibine dayanır. Yükseltme veya düşürme işlemi anahtarlama elemanı olarak kullanılan yarı iletkenlerin anahtarlama süresi değiştirilerek yapılır [1-3]. Kapalı çevrim sistem dönüştürücünün giriş geriliminde veya beslediği yükte değişim olmasına rağmen çıkış geriliminin hedeflenen seviyede sabit kalmasını sağlar [2-3].

Son yıllarda özellikle fotovoltaik sistemler, elektrikli araç sistemleri gibi yüksek gerilim ihtiyacı olan sistemlerde kullanmak amacıyla yüksek gerilim kazancı sağlayan ve izolasyon özelliği bulunan da-da dönüştürücüler üzerine çalışmalar yapılmaktadır. Yüksek gerilim kazancı sağlayabilmek için kuplajlı endüktör kullanımına olan ilgi artmaktadır [4]. Kuplajlı endüktör ile gerilim kazancı oranını arttırabilmek için özgün topolojiler geliştirilmektedir. Kuplajlı endüktör kullanımına ek olarak anahtarlama kayıplarını azaltarak kazancı arttırmak amacıyla sıfır akım altında anahtarlama yapabilen topoloji geliştirilmiştir [5]. Kuplajlı endüktör yapısına gerilim katlama yönteminin dahil edilmesi bir diğer kazancı artırma çalışmasıdır [6]. Çok katlı topolojilerin geliştirilmesi [7], geleneksel bir topoloji ile kuplajlı endüktör yapısının birlikte kullanılması, anahtarlama kapasitörlerin dahil edilmesi [8] kuplajlı endüktör kaynaklı kaçak endüktans enerjisinin devre elemanları üzerinde stres oluşturmasının önüne geçerek kazancı arttırmaktadır. Bu çalışmalara ek olarak kuplajlı endüktör bağlantı yapısına Z-kaynak bağlantı yapısının dahil edilmesiyle ortaya çıkarılan topolojiler bulunmaktadır [9-11].

Bu çalışma kapsamında yeni nesil yüksek gerilim kazançlı ve izoleli Z-kaynak da-da dönüştürücü kullanılmıştır [9]. Kuplajlı endüktör ve Z-kaynak bağlantısı ile oluşturulan bu dönüştürücülerin getirdiği önemli avantajlar vardır [9-11];

1. Kuplajlı endüktör sayesinde yüksek gerilim kazancı için düşük sarım oranları yeterli olur.
2. Z-kaynak bağlantı yapısı ile kuplajlı endüktörden kaynaklı kaçak endüktans enerjileri kapasitörler üzerine boşalarak devredeki yarı iletkenler üzerinde ilave stres oluşturmaz.
3. Kuplajlı endüktörün Z-kaynak bağlantı yapısı sayesinde daha düşük doluluk oranında yüksek gerilim kazancı elde edilir. Düşük doluluk oranı birincil sargıdaki ortalama gerilim değerini azaltacağı için yarı iletkenlerden ve iletimden kaynaklı kayıplar azalır.
4. Kuplajlı endüktör sayesinde giriş ve çıkış arasında izolasyon sağlanır.

Yenilenebilir enerji kaynakları ile enerjinin belirli şartlar altında, istenilen seviyede, güvenli bir şekilde üretimi için zorunluluklar oluşturulmaktadır [12]. Bu zorunluluklar altında enerjinin üretimi aşamasında kontrol sistemleri kritik bir rol oynamaktadır. Yeni nesil yüksek gerilim kazançlı da-da dönüştürücülerin geliştirilmesiyle bu topolojilerin endüstriyel uygulamalarda kullanımlarında sabit çıkış gerilimi sağlayabilmeleri için kontrol uygulamaları üzerine de çalışmalar yaygınlaşmaya başlamıştır.

Dijital tabanlı geleneksel PI ve PID kontrol yöntemleri kuplajlı endüktör kullanan dönüştürücü topolojilerinde kullanılmaktadır [13-14]. Dijital elemanlar analog elemanlara göre ömür süresi ve çevresel etkiler açısından daha verimli iken devre üzerindeki gürültülere karşı daha dayanıklıdır [14]. Ancak dijital yöntemler için yazılım bilgisine ihtiyaç vardır. Yazılımsal çalışmalar optimizasyona ihtiyaç duyarken doğrulama faaliyetleri de tasarım sürecini zorlaştırmaktadır. Bundan dolayı dijital kontrol yöntemleri için maliyet bir dezavantaj olarak ortaya çıkmaktadır. Kuplajlı endüktör kullanan da-da dönüştürücü topolojilerinde kullanılan bir diğer kontrol yöntemi tepe akım mod kontrol yöntemidir [15]. Bu yöntemde PI kontrol yönteminden yararlanılmaktadır. Kontrol yönteminin dinamik tepkisi iyidir bundan dolayı geçici durum değişimlerine karşı hızlı tepki vermektedir. Ancak bu kontrol yönteminde PI kontrol sabitlerini ayarlayabilmek için optimizasyon çalışması yapmak gerekmektedir. Kayan mod kontrol yöntemi ile geleneksel PI veya PID kontrol yöntemlerinin birlikte kullanıldığı kontrol yöntemleri de literatürde bulunmaktadır [16-17]. Bu yöntemde iki aşamalı bir kontrol uygulaması yapılmaktadır. Doğrusal olmayan dönüştürücüler için doğrusal olmayan kontrol yöntemi kullanılması özellikle geçici durum cevaplarında başarılı sonuçlar elde edilmesini sağlamaktadır. Kayan mod kontrol [16-17], bulanık mantık [18] ve yapay sinir ağı [19] kullanarak oluşturulan kontrol yöntemleri da-da denetim yöntemlerinin daha modern yöntemleri olarak örnek verilebilir. Ancak bu yapıların hesaplama

karmaşıklığı ile kullanım zorluğunun bulunması endüstride tercih edilmelerinin önüne geçmektedir [20]. Literatürde K-faktör tasarım yöntemi kullanılarak yapılmış kontrol uygulamaları bulunmaktadır [21-22]. Ancak bu çalışmalarda kullanılan da-da dönüştürücüler karmaşık olmayan ve eski tip dönüştürücüler olup yeni nesil dönüştürücüler için K-faktör tasarım yönteminin performansı hakkında bilgi vermemektedir.

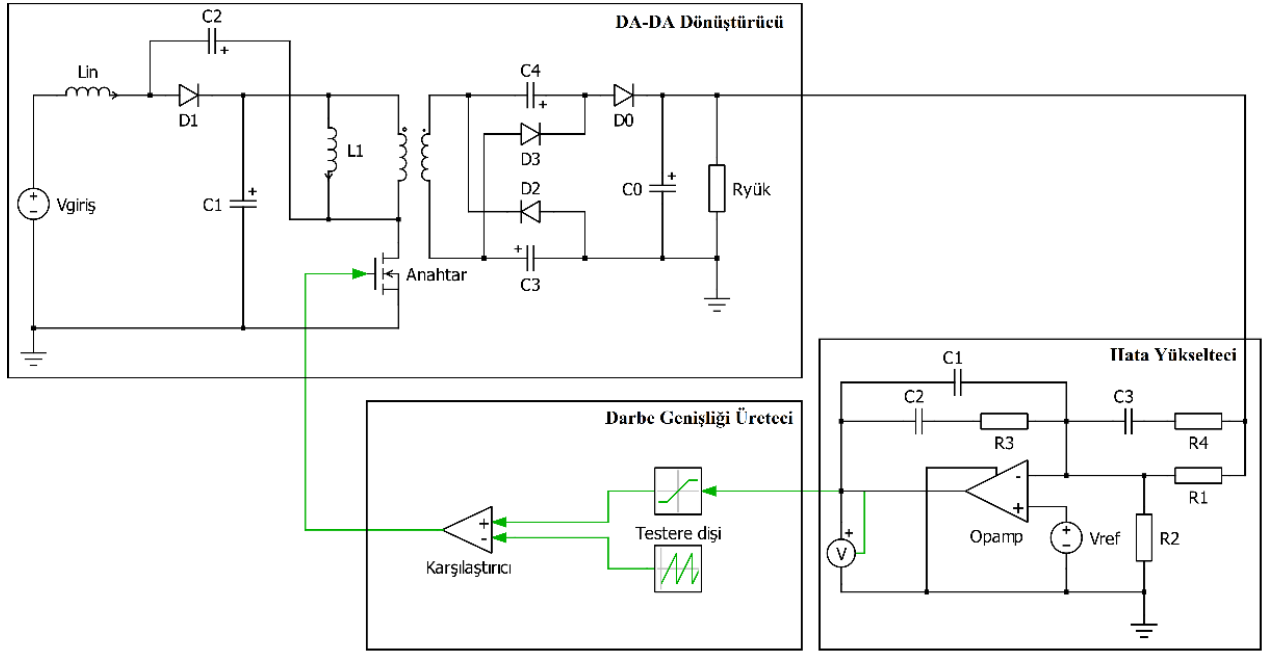
Bahsi geçen yeni tip Z-kaynak dönüştürücü ile ilgili daha önceki çalışmada, Z-kaynak dönüştürücünün açık çevrim tasarımı yapılmıştır ancak kapalı çevrim sistem haline getirilmemiştir [9]. Bu yayın içerisinde dönüştürücünün kapalı çevrim denetleyici tasarımı yapılmış ve bu kapsamda kullanılan tip-3 analog denetleyicinin tasarımı için K-faktör tasarım yöntemi kullanılmıştır. K-faktör tasarım yöntemi frekans alanında kesim frekansı ve faz payı odaklı çalışan analog denetleyici tasarım yöntemidir. Yöntem doğrusal bir kontrol yöntemi olduğu için da-da dönüştürücünün küçük sinyal modeline ihtiyaç duyar. Yöntemin tasarım hesaplamaları için belirli bir matematiksel denklem akışına sahip olması ve bu akış içerisinde küçük sinyal modelini kullanması yöntemi güvenilir kılmaktadır. Matematiksel yöntem tasarım sürecini kolaylaştırmak ile birlikte optimizasyon işlemine gerek duymadığı için ekstra tasarım yükünü ortadan kaldırarak önemli bir avantaj sağlamaktadır. Yöntemin analog bir yapıya sahip olmasından dolayı dijital yöntemlerin aksine yazılım ihtiyacı olmaması daha düşük maliyet ile denetleyici yapısı kurulmasını sağlamaktadır. Bu çalışmanın temel katkısı yeni nesil bir da-da dönüştürücü ile gerçekleştirilmesi sayesinde K-faktör tasarım yönteminin yeni nesil da-da dönüştürücüler için de kullanılabileceğini göstermesidir.

Çalışmanın devamında Bölüm 2’de Z-kaynak da-da dönüştürücü kapalı çevrim sisteminin tanımlaması yapılmıştır. Bölüm 3’de da-da dönüştürücünün geri besleme devresi için kullanılan tip-3 kompanseör topolojisinin K-faktör tasarım yöntemi ile matematiksel modeli açıklanmıştır. Bölüm 4’de benzetim çalışmaları sunulmuştur. Bölüm 5’de deneysel çalışma sonuçları verilmiş ve benzetim sonuçları ile karşılaştırılmıştır. Bölüm 6’da çalışmanın sonuçları özetlenmiştir.

2. Z-KAYNAK DA-DA DÖNÜŞTÜRÜCÜ KAPALI ÇEVİRİM SİSTEMİ (CLOSED LOOP SYSTEM OF Z-SOURCE DC-DC CONVERTER)

Kullanılan Z-kaynak da-da dönüştürücünün kapalı çevrim haline getirilmiş devre yapısı Şekil 1’de gösterilmiştir. Z-kaynak dönüştürücünün girişi ile çıkışı arasındaki kazanç ilişkisi denklem 1 ile belirtilmiştir [9]. Denklem 1’de D doluluk oranını, n sarım oranını ve k kuplaj katsayısını temsil etmektedir. Dönüştürücünün kararlı bölgede çalışabilmesi için %50 doluluk oranı üzerinde sürülmemesi gerekmektedir. %50 üzerinde doluluk oranı kazanç ilişkisini negatif değere çevirir. Bu durumda dönüştürücünün kararlı çalışmasını engeller. Z-kaynak da-da dönüştürücünün temel çalışma mantığı iki ana modda gerçekleşmektedir. Bu modlar anahtarın açık ve kapalı olduğu iki moddan oluşur. Anahtar iletimde iken giriş gerilimi kuplajlı endüktörün sekonder ucuna aktararak yükü besler ve çıkış kapasitörünü (C_0) doldurur. Anahtar iletimden çıktığında yük çıkış kapasitörü üzerinden beslenir. Z-kaynak bağlantı yapısı sayesinde kaçak endüktanslardan kaynaklı enerji $C_1-C_2-C_3-C_4$ kapasitörleri üzerine boşalarak devredeki yarı iletkenler üzerinde ilave stres oluşturmaz.

Şekil 1’deki kapalı çevrim sistemde hata yükseltici devresi hedeflenen çıkış gerilimi için ölçeklendirilmiş çıkış gerilimi ile referans gerilimini karşılaştırarak hata işareti üretir. Kompanze edilmiş hata işareti darbe genişliği üretici devresinde testere dişi gerilim ile karşılaştırılarak hedeflenen çıkış gerilimini sağlayan doluluk oranında anahtarlama sinyali üretilir. Elde edilen doluluk oranıyla anahtarlanan güç devresinin çıkışındaki gerilim ölçeklendirilerek denetleyici tarafından referans gerilimine eşitlenir. Giriş geriliminde ve yükte meydana gelen değişimlere karşı denetleyici ölçeklendirilmiş çıkış geriliminin referans gerilimine eşit olmasını sağlamak için doluluk oranını ortalama bir değer etrafında değiştirir.



Şekil 1. Kapalı çevrim Z-kaynak da-da dönüştürücü

$$\frac{V_{\text{çıkış}}}{V_{\text{giriş}}} = \frac{1+D}{1-2D}nk$$

1

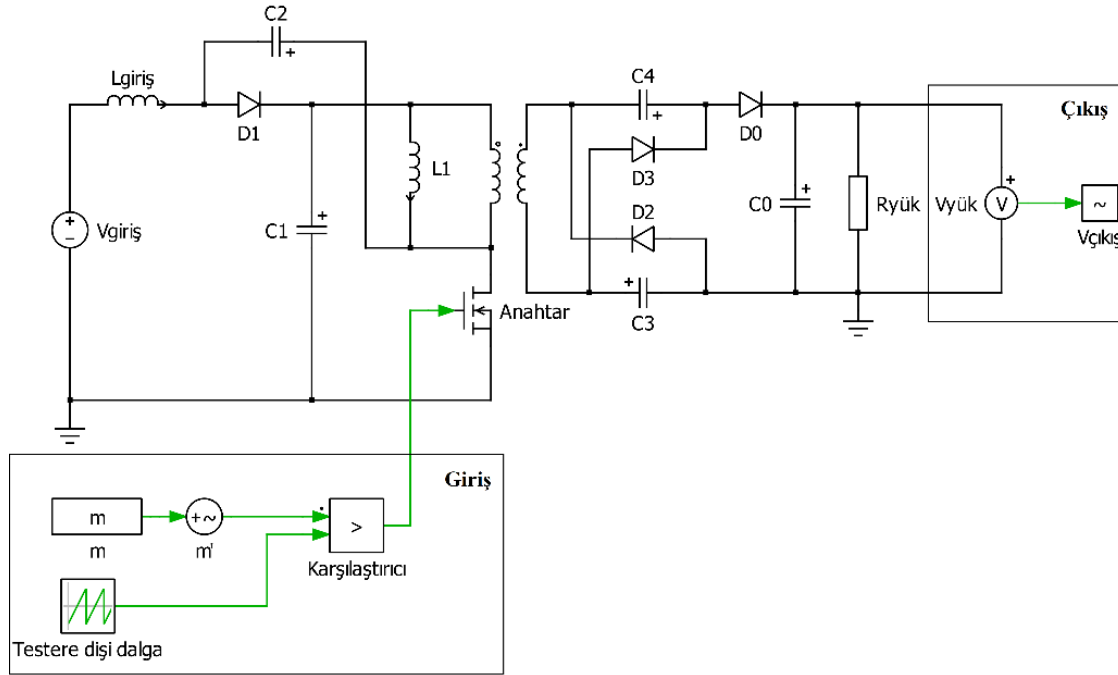
Hata yükseltici devresinin tasarımı için kullanılan K-faktör tasarım yöntemi doğrusal bir denetleyici yöntemi olduğu için dönüştürücünün doğrusallaştırılmış modeline ihtiyaç duyar. Sistemin kararlılık analizi bu model üzerinden gerçekleştirilir. Doğrusal model sayesinde çıkış gerilimi ile doluluk oranı arasındaki dinamik ilişkiyi veren küçük sinyal modeli elde edilir. Küçük sinyal modeli kullanılarak açık çevrim dönüştürücünün bode diyagramı elde edilir.

Literatürde da-da dönüştürücülerinin küçük sinyal modellerinin teorik olarak nasıl elde edileceği üzerine çalışmalar vardır [23-26]. Bu çalışmalarda yöntem temel olarak aynıdır. Dönüştürücü içerisindeki pasif elemanlar durum değişkeni olarak tanımlanır. Durum değişkenlerinin birbirleri ile olan ilişkisini belirlemek için devre analizi yapılır. Devre analizi sonucunda elde edilen tüm denklemler durum değişkenlerine bağlı olarak uygun formatta matrislere konumlandırılır. Dönüştürücüdeki yarı iletkenlerin açık ve kapalı olduğu modlara göre durum değişkenlerinin ağırlıklı ortalamaları alınır. Elde edilen matrisler kontrol teorisinin temelinde oluşturulan denkleme yerleştirilerek dönüştürücünün doğrusallaştırılmış modelini veren küçük sinyal modelinin elde edilmesi sağlanır.

Küçük sinyal modelini elde etmek için iki farklı yöntem daha vardır. Bunlardan birincisi eğer kontrol edilen dönüştürücü fiziksel olarak mevcut ise ağ analizörü yardımıyla sistemin doğrusallaştırılmış modeli elde edilebilir [27]. İkinci olarak teknolojinin gelişmesi ile birlikte elektronik devre tasarımları yapmayı kolaylaştıran benzetim programları dönüştürücülerin küçük sinyal modellerinin elde edilmesine olanak sağlamaktadır [28]. Bu yayın kapsamında kullanılan da-da dönüştürücünün küçük sinyal modeli PLECS programı ile elde edilmiştir.

Küçük sinyal modelinin bode diyagramı PLECS de dürtü yanıtı analizi ile elde edilir. Analiz dönüştürücü açık çevrim çalışırken kararlı duruma geldiği anda bir periyotta sinüzoidal dürtüyü dönüştürücüye uygular. Analizin algoritması dürtünün dönüştürücü çıkışında meydana getirdiği tepkiyi kullanarak çıkış gerilimi ile doluluk oranı arasındaki dinamik ilişkiyi veren küçük sinyal modelini elde eder ve bode diyagramını üretir. Bu analizi yapabilmek için açık çevrim dönüştürücüde Şekil 2'de gösterilen giriş ve çıkış yapılarının oluşturulması gerekir. Giriş kısmındaki m isimli parametre dönüştürücünün girişidir. Bu parametre testere dişi dalga ile karşılaştırılır ve anahtarı süren anahtarlama sinyali üretilir. Sinüzoidal

dürtü m üzerine m' isimli değişken ile uygulanır. Küçük sinyal modelinin doğru bir şekilde üretilmesi için m' değişkeninin genliğinin sabit giriş genliğinin (m) yüzde biri oranında olması gerekmektedir. Sinüzoidal sinyalin frekansını algoritma kendisi ayarlamaktadır. Algoritmanın dönüştürücü çıkışını algılayabilmesi için dönüştürücünün çıkış gerilimi $V_{çıkış}$ değişkenine aktarılır. Algoritma m' değişkenden kaynaklı tepkiyi $V_{çıkış}$ isimli değişken ile algılayarak ikisi arasındaki ilişkiyi üretir. Bu ilişki küçük sinyal modelini verir ve modelden elde edilen bode diyagram kullanıcıya sunulur.



Şekil 2. PLECS de tanımlanması gereken giriş ve çıkış yapıları

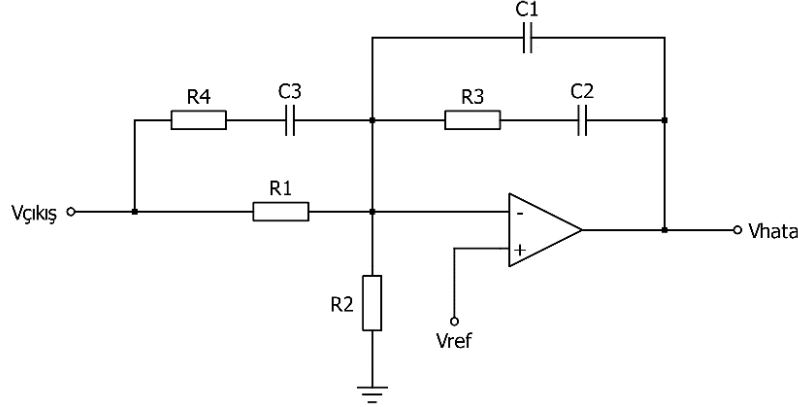
Bode diyagramından hata yükseltici devresi tasarımında kullanılan kesim frekansına karar verilir ve kesim frekansında açık çevrim dönüştürücünün faz gecikmesi değeri elde edilir. Kesim frekansında kapalı çevrim dönüştürücünün giriş geriliminde ve beslediği yükte meydana gelen değişimlere karşı vereceği tepkinin hızını belirler [21]. Seçilen kesim frekansında dönüştürücüde ne kadar faz gecikmesi olduğu önemli bir noktadır. Faz gecikmesi K-faktör yöntemi ile tasarım yapabilmek için sınırlayıcı bir değerdir [23]. Kapalı çevrim bir dönüştürücünün kararlı bir şekilde çalışabilmesi için kapalı çevrim dönüştürücü kazancının 0 dB olduğu noktada faz kaymasının -180° den büyük olması gerekir. Eğer bu kriter sağlanamazsa dönüştürücü kararsız bölgeye düşer ve doğrusal bölgede çalıştırılmaz. Kapalı çevrim dönüştürücünün bode diyagramında görülen fazın -180° den uzaklığını gösteren değere faz payı denir. Faz payı kapalı çevrim dönüştürücünün giriş geriliminde ve beslediği yükte meydana gelen değişimlere karşı vereceği tepkinin aşım miktarını belirler [21].

3. TİP-3 KOMPANSATÖR (TYPE-3 COMPENSATOR)

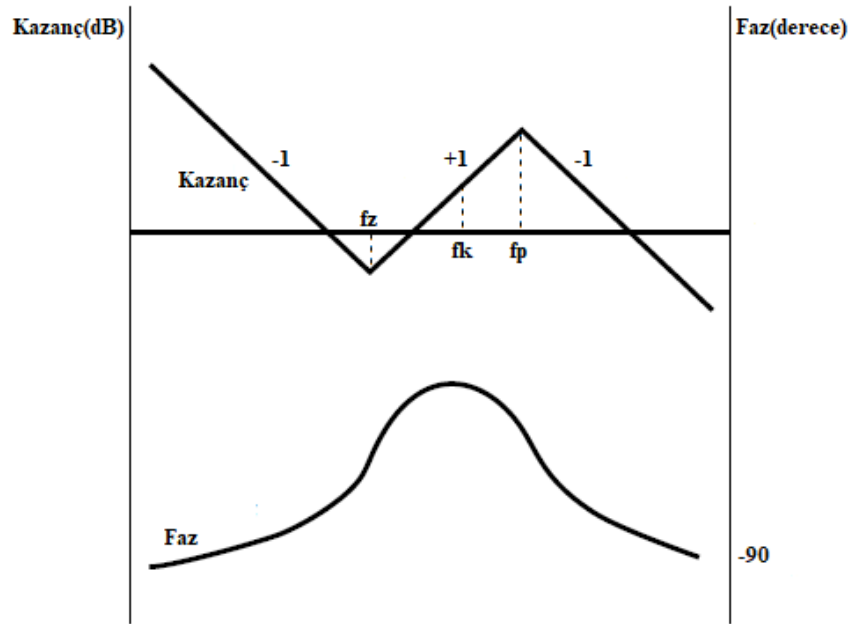
Şekil 3'de tip-3 kompensatörün devre şeması verilmiştir. $V_{çıkış}$ Şekil 1'de belirtilen kapalı çevrim da-da dönüştürücünün çıkışından alınan geri bildirim sinyalidir. Burada geri bildirim sinyali ile referans sinyali (V_{ref}) karşılaştırılarak hata sinyali (V_{hata}) üretilir. Devre şemasına ait transfer fonksiyonunun (TF) genelleştirilmiş hali denklem 2 ile verilmiştir. Şekil 4'de tip-3 kompensatörün bode diyagramı belirtilmiştir. Tip-3 kompensatörün orijininde bir tane kutup vardır. Bu kutba ek olarak iki tane sıfır-kutup çifti vardır. Sıfır-kutup çiftleri çakışık köklerdir. Tip-3 bode diyagramına göre kazanç sıfır frekansına kadar -1 eğim (-20 db/decade) ile azalır. Faz katkısı sağladığı sıfır frekans ile kutup frekans aralığında kazanç değeri $+1$ eğim ($+20$ db/decade) ile artar. Kutup frekansından sonra -1 eğim (-20 db/decade) ile azalmaya devam eder. $+1$ eğimi çakışık sıfır kökleri sağlamaktadır. Maksimum faz katkısını yaptığı,

kutup ve sıfır frekansının orta noktası kesim frekansıdır. Tip-3 kompanseörün sağlayabileceği maksimum faz katkısı 180° dir.

$$TF_{Tip-3} = \frac{V_{hata}}{V_{çıkış}} = \frac{A}{s} \frac{(s+\omega_z)^2}{(s+\omega_p)^2} \quad 2$$



Şekil 3. Tip-3 kompanseör devre şeması



Şekil 4. Tip-3 kompanseör bode diyagramı

Tip-3 kompanseörün devre elemanları ile oluşturulmuş transfer fonksiyonu denklem 3 ile verilmiştir.

$$TF_{Tip-3} = -\frac{1}{sR_1(C_1+C_2)} \frac{1+sR_3C_2}{1+sR_3\frac{C_1C_2}{C_1+C_2}} \frac{1+s(R_1+R_4)C_3}{1+sR_4C_3} \quad 3$$

$C_2 \gg C_1$ ve $R_1 \gg R_4$ varsayımı ile transfer fonksiyonu denklem 4'deki halini alır.

$$TF_{Tip-3} = -\frac{1}{sR_1C_2} \frac{1+sR_3C_2}{1+sR_3C_1} \frac{1+sR_1C_3}{1+sR_4C_3} \quad 4$$

Denklem 4'den yola çıkarak çakışık sıfır ve kutupların buldukları frekanslar sırasıyla denklem 5, 6, 7 ve 8 ile verilmiştir. Kutup ve sıfırların çakışık olması sebebi ile denklem 9 ve 10 da yazılır.

$$f_{z1} = \frac{1}{2\pi R_3 C_2} \quad 5$$

$$f_{z2} = \frac{1}{2\pi R_1 C_3} \quad 6$$

$$f_{p1} = \frac{1}{2\pi R_3 C_1} \quad 7$$

$$f_{p2} = \frac{1}{2\pi R_4 C_3} \quad 8$$

$$f_{z1} = f_{z2} \quad 9$$

$$f_{p1} = f_{p2} \quad 10$$

Kutup ve sıfırların orta noktası kesim frekansı olduğu için bu nokta hata yükselteci devresinin kazancını verir. Kazanç devre elemanları cinsinden denklem 11 ile bulunur. Kazancı bulmanın diğer eşitliğini denklem 12 sağlar.

$$G_{yükselteç}(\omega_k) = \frac{R_3}{R_1} \sqrt{\frac{C_2}{C_1}} \quad 11$$

$$G_{yükselteç}(\omega_k) = \frac{1}{G_{sistem} G_{pwm}} \quad 12$$

Burada G_{sistem} açık çevrim dönüştürücünün kesim frekansındaki kazancıdır. G_{pwm} değeri ise darbe genişliği üretici devresinde kullanılan testere dişi dalganın tepe geriliminin çarpma işlemine göre tersidir.

K değeri devre elemanları hesaplamak için kullanılan sabit bir katsayıdır. K değerini belirleyen kritik parametre hata yükseltecinin sağlayacağı faz katkısıdır. Faz katkısı açık çevrim dönüştürücünün kesim frekansındaki faz gecikmesine ve belirlenen faz payına bağlıdır. K değerini elde etmek için hesaplanması gereken faz katkısı (\emptyset_{destek}) denklem 13 ile bulunurken K değeri denklem 14 ile bulunur [23].

$$\emptyset_{destek} = \emptyset_{fp} - 90^\circ - \emptyset_{dönüştürücü} \quad 13$$

Denklem 13'deki \emptyset_{fp} değeri kapalı çevrim dönüştürücü için belirlenen faz payı, $\emptyset_{dönüştürücü}$ açık çevrim dönüştürücünün kesim frekansındaki faz gecikme değeridir.

$$K = \tan\left(\frac{\pi}{4} + \frac{\emptyset_{destek}}{4}\right) \quad 14$$

Kesim frekansı ile sıfır ve kutupların frekanslarının arasındaki ilişkiyi K değeri belirler. Yani sıfırlar kesim frekansının K değeri ile bölünmesi ile kutuplar kesim frekansının K değeri ile çarpılması ile bulunur. Çünkü kesim frekansı kutup ve sıfırların geometrik ortalamasıdır. Sıfır ve kutup noktaları ile K değeri arasındaki ilişki sırasıyla denklem 15, 16 ve 17 ile bulunur.

$$\omega_{z12} = \frac{1}{R_3 C_2} = \frac{1}{R_1 C_3} = \frac{\omega_k}{K} \quad 15$$

$$\omega_{p12} = \frac{1}{R_3 C_1} = \frac{1}{R_4 C_3} = \omega_k K \quad 16$$

$$\frac{\omega_{p12}}{\omega_{z12}} = \frac{C_2}{C_1} = \frac{R_1}{R_4} = K^2 \quad 17$$

Tip-3 kompanseörün devre şemasındaki R_1 değeri dönüştürücünden ne kadar akım çekileceğine bağlıdır. Eğer dönüştürücü düşük güç, yüksek gerilim üretiyorsa R_1 değerinin büyük olması ($R_1 > 10k\Omega$) gerekir. Dönüştürücü yüksek güç, düşük gerilim üretiyorsa daha düşük bir değer seçilebilir. R_2 değeri hedeflenen çıkış gerilimini referans gerilimi seviyesine ölçeklendirmek için kullanılır. R_2 hesabı için denklem 18 kullanılır.

$$R_2 = \frac{V_{ref}R_1}{V_{çıkış} - V_{ref}} \quad 18$$

R_1 ve R_2 belirlendikten sonra denklem 11 ve denklem 17 ile R_3 'ü elde etmek için denklem 19 bulunur.

$$R_3 = \frac{G_{yük} R_1}{K} \quad 19$$

Denklem 17 kullanılarak R_4 'ü elde etmek için denklem 20 bulunur.

$$R_4 = \frac{R_1}{K^2} \quad 20$$

Denklem 16 kullanılarak C_1 için denklem 21 bulunur.

$$C_1 = \frac{1}{\omega_k R_3 K} \quad 21$$

Denklem 15 kullanılarak C_2 için denklem 22 bulunur.

$$C_2 = \frac{K}{\omega_k R_3} \quad 22$$

Denklem 16 kullanılarak C_3 için denklem 23 bulunur.

$$C_3 = \frac{1}{\omega_k R_4 K} \quad 23$$

4. BENZETİM ÇALIŞMASI SONUÇLARI (SIMULATION RESULTS)

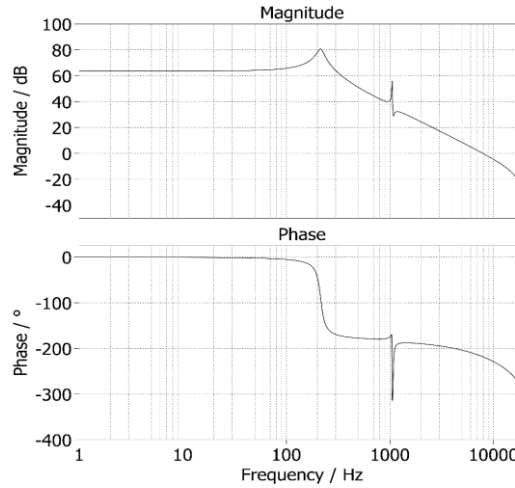
Yeni nesil Z-kaynak da-da dönüştürücünün giriş gerilimi 20V olarak belirlenmiş, kazancı 13.5 kat olarak hesaplanmış ve 270V çıkış gerilimi üreten 130W gücünde bir devre tasarımı yapılmıştır [9]. Tablo 1'de verilen parametreler ile da-da dönüştürücünün açık çevrim devresi kurulmuştur.

Tablo 1. DA-DA dönüştürücü devre elemanlarının değerleri

Parametre	Değer
L_{in}	24 μ H
L_2	16 μ H
C_1	680 μ F
C_2	680 μ F
C_3	47 μ F
C_4	47 μ F
C_0	47 μ F
n	4.6
k	0.9
d	%30
$f_{anahtarlama}$	40kHz
$R_{yük}$	560 Ω

Şekil 5'de Tablo 1'deki değerler ile oluşturulan açık çevrim da-da dönüştürücünün PLECS programı ile elde edilen bode diyagramı verilmiştir. Kesim frekansı 3 kHz seçilmiştir. 3 kHz kesim frekansında

dönüştürücünün kazancı 17.4 dB ve faz gecikmesi -194.3° olmuştur. Bu doğrultuda hata yükselteci devresinden alınması gereken faz katkısı denklem 13 kullanılarak 164.3° bulunur. Faz payı 60° olarak seçilmiştir. Referans gerilimi 5V, testere dişi dalga tepe gerilimi 15V olarak belirlenmiştir. R_1 değeri $53k\Omega$ olarak seçilmiştir. Bölüm 3’de tip-3 kompensatör için verilen denklem akışı kullanılarak Tablo 2’de verilen hata yükselteci devresinin devre elemanları hesaplanmıştır.

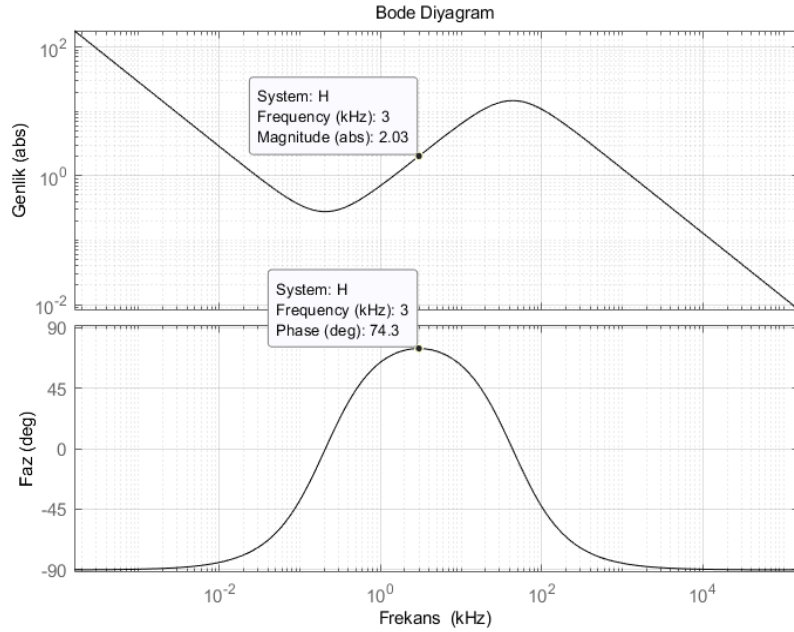


Şekil 5. Açık çevrim da-da dönüştürücü bode diyagramı

Tablo 2. Hata yükselteci devre elemanları

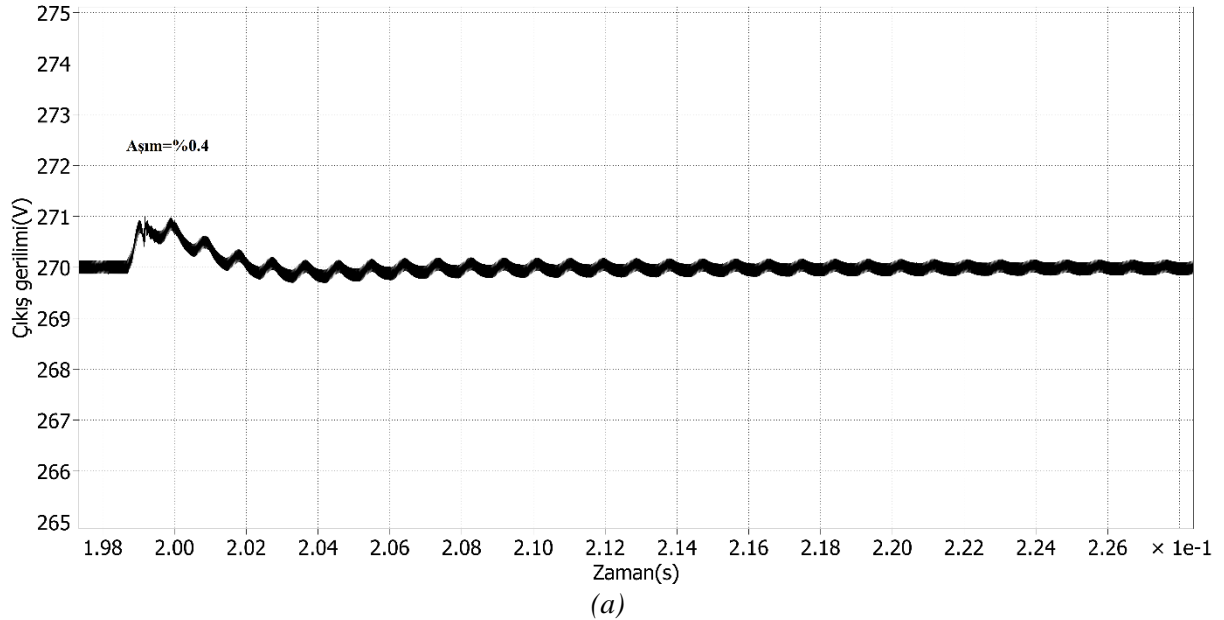
Parametre	Değer
R_1	$53k\Omega$
R_2	$1k\Omega$
R_3	$7.36k\Omega$
R_4	250Ω
C_1	$500pF$
C_2	$100nF$
C_3	$15nF$

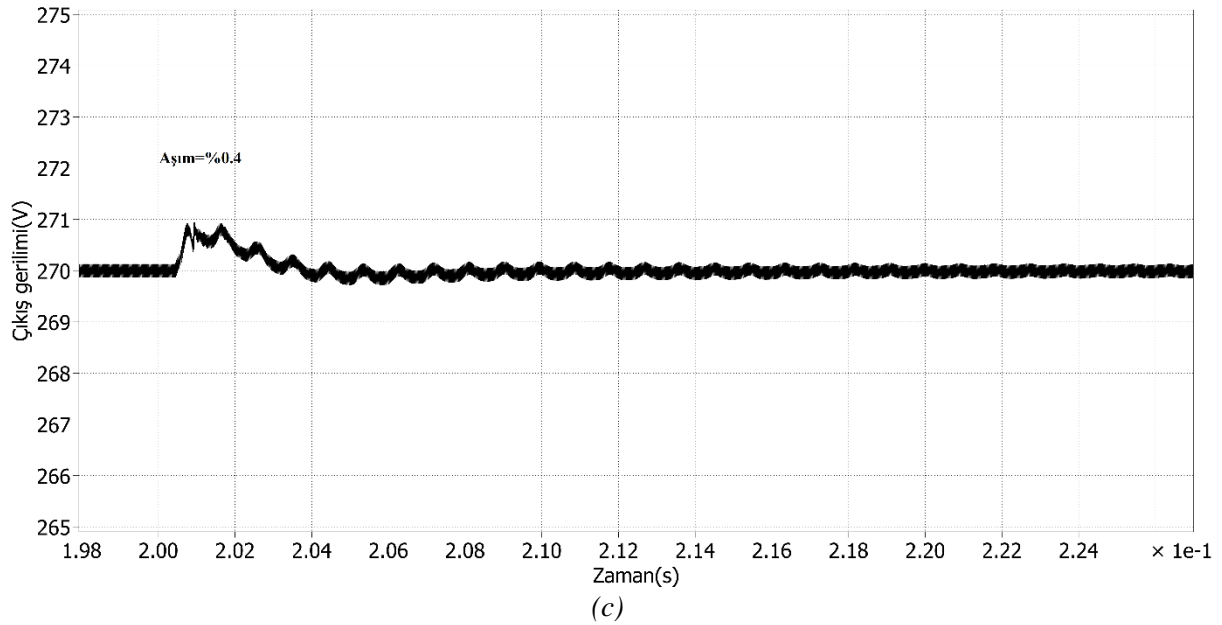
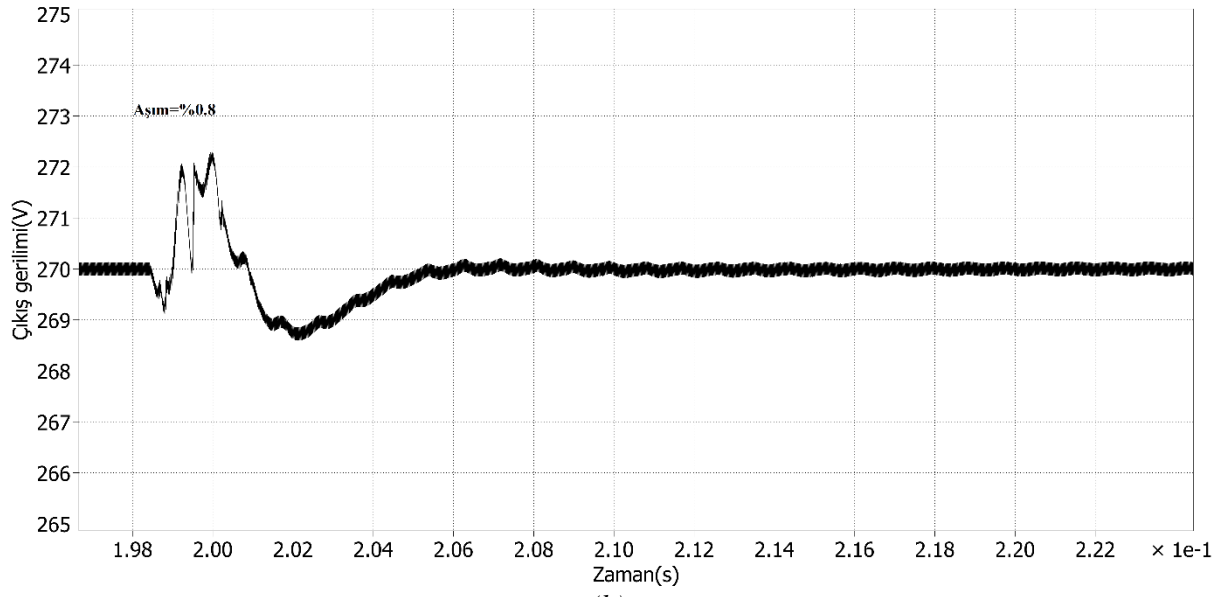
Denklem 2 ile üretilen hata yükselteci devresinin bode diyagramı Şekil 6’da sunulmuştur. Kesim frekansında maksimum faz katkısını sağlamaktadır. Diyagram -90° den başladığı için 3 kHz noktasında görülen 74.3° ($74.3^\circ - (-90^\circ) = 164.3^\circ$) değeri doğrudur. Devrenin kesim frekansında kazancı 17.4 dB (7.41 abs), testere dişi dalga tepe gerilimi 15V olunca hata yükselteci devresinin kesim frekansında kazancı denklem 12 ile 2.03 olarak bulunur. Bu değer de sağlandığı için oluşturulan hata yükselteci devresinin doğruluğu teyit edilmiştir.



Şekil 6. Hata yükseltici bode diyagramı

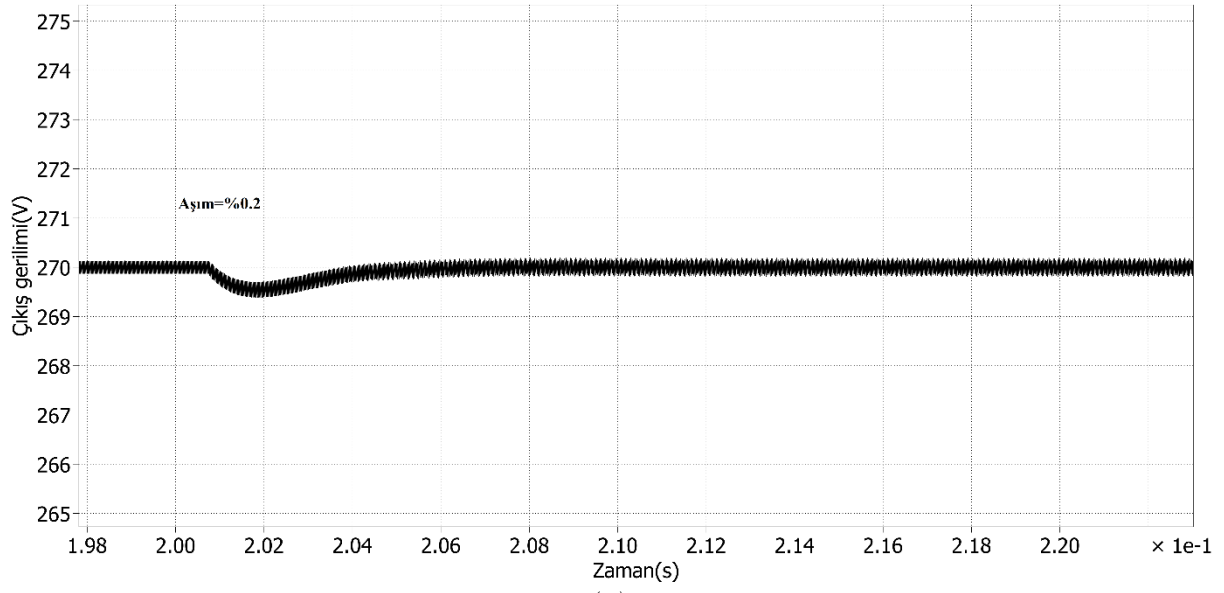
Kapalı çevrim denetleyici sisteminin performansını inceleyebilmek için iki farklı test senaryosu oluşturulmuştur. İlk olarak sabit yük altında ($R_{yük} = 560\Omega$) altında giriş gerilimi ($V_{giriş}$) 18V-22V aralığında değiştirilerek dönüştürücünün performansı incelenmiştir. Şekil 7 (a)'da giriş gerilimi 20V'dan 22V'a yükseltilmiştir. Şekil 7 (b)'de giriş gerilimi 22V'dan 18V'a düşürülmüştür. Şekil 7 (c)'de giriş gerilimi 18V'dan 20V'a yükseltilmiştir. Tüm gerilim değişimlerinde aşım %1'in altında kalırken yerleşim zamanı da 20ms altında kalmaktadır.



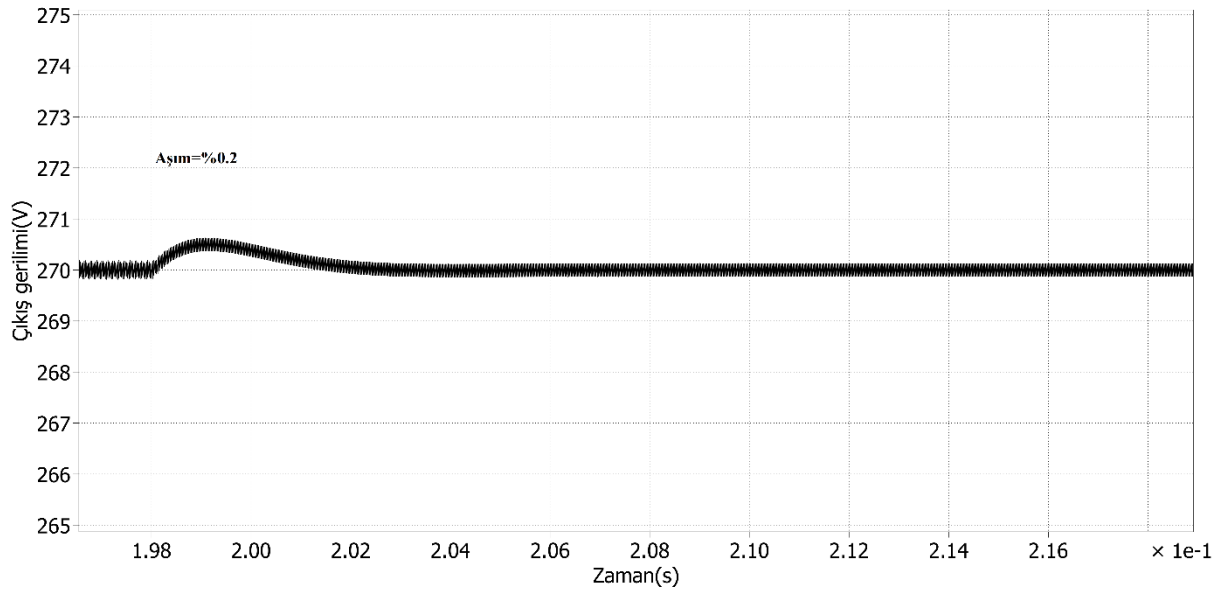


Şekil 7. Giriş gerilimi değişimi anında çıkış gerilimi tepkileri, (a) $V_{giriş}=20V \rightarrow V_{giriş}=22V$, (b) $V_{giriş}=22V \rightarrow V_{giriş}=18V$, (c) $V_{giriş}=18V \rightarrow V_{giriş}=20V$

Kapalı çevrim denetleyici sisteminin performansını inceleyebilmek için ikinci test senaryosunda sabit giriş gerilimi altında yük değişimi gerçekleştirilmiştir. Giriş gerilimi 20V ile sabit iken Şekil 8 (a)'da yük 560Ω (130W)'dan 460Ω (158W)'a düşürülmüş, Şekil 8 (b)'de yük 460Ω 'dan 560Ω 'a yükseltilmiştir. Her iki değişim esnasında da aşım %1'in altında kalırken yerleşim zamanı da 10ms üzerine çıkmamaktadır.



(a)



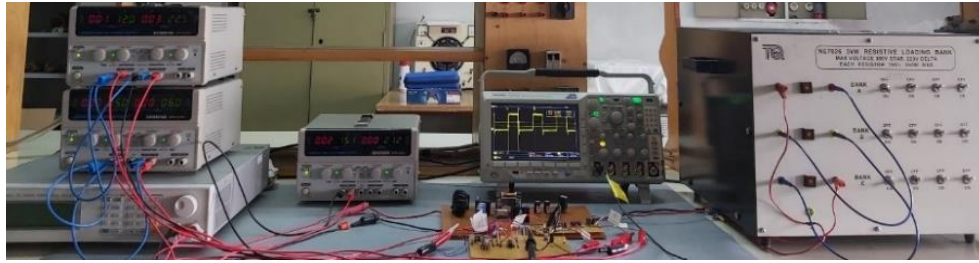
(b)

Şekil 8. Yük değişimi esnasında dönüştürücü tepkileri, (a) $R_{yük}=560\Omega$ (130W) \rightarrow $R_{yük}=460\Omega$ (158W), (b) $R_{yük}=460\Omega$ (158W) \rightarrow $R_{yük}=560\Omega$ (130W)

Şekil 7 ve Şekil 8'deki sonuçlara göre giriş geriliminde ve yükte değişimler meydana gelmesine rağmen K-faktör tasarım yöntemi ile oluşturulan kapalı çevrim dönüştürücü sistemi sabit çıkış gerilimi üretmeyi sağlamaktadır. Dönüştürücünün kararlı durumuna dönmesini gösteren süre seçilen kesim frekansına, aşım miktarı faz payına bağlıdır. Dönüştürücünün daha hızlı tepki verebilmesi için kesim frekansı artırılabilir. 3 kHz kesim frekansı için hata yükselteci devresinden elde edilmesi gereken faz katkısı 164.3° dir. Kesim frekansı 4 kHz değerine yükseltirse faz katkısının 175° olması gerekir. Hata yükselteci devresinden alınabilen maksimum faz katkısı 180° dir. 4 kHz kesim frekansında 180° sınır değere çok yaklaşıldığı için deneysel çalışmada hedeflenen faz katkısı (175°) elde edilemeyebilir. Bundan dolayı belirlenen faz payı hedefinin (60°) altında bir sonuç ortaya çıkabilir. Faz payının daha düşük bir değerde kalması aşım miktarını artırır. Aşım miktarının artması da salınım miktarını artırır. Kesim frekansı sabit tutularak faz payı artırılırsa aşım miktarı azalır ancak daha az aşım için kapalı çevrim sistem dönüştürücü tepkisini yavaşlatmak durumunda kalır.

5. DENEYSEL ÇALIŞMA SONUÇLARI (EXPERIMENTAL RESULTS)

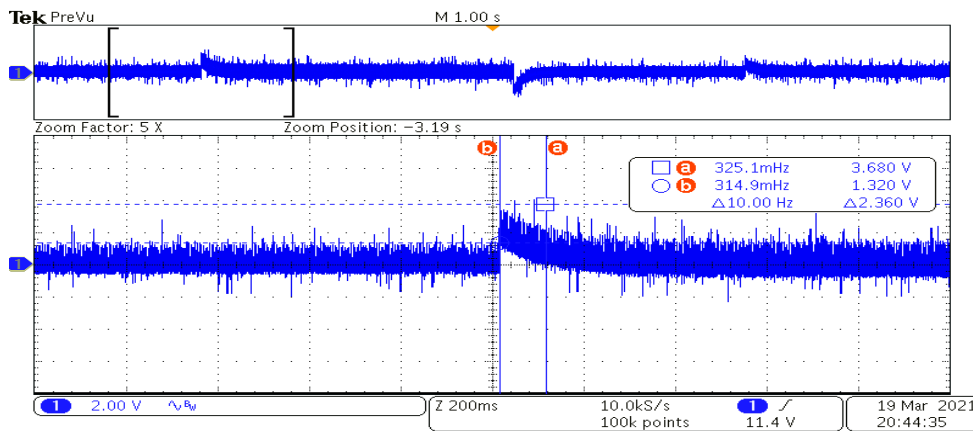
Benzetim çalışmasında oluşturulan kapalı çevrim dönüştürücünün Şekil 9'da verilen düzeneği ile deneysel çalışması yapılmıştır. Benzetim çalışması ile elde edilen devre elemanları aynı değerde kullanılmıştır. Bu elemanlara ek olarak hata yükseltecinde LF347N parça numaralı opamp kullanılmıştır. Karşılaştırıcı devrede LM393P parça numaralı karşılaştırıcı entegre ve testere dışı dalga üretimi için NE555 parça numaralı zamanlayıcı entegresi kullanılmıştır. Primer ile sekonder arasındaki izolasyonu sağlamak için TLP250 parça numaralı izolatör ve anahtarı sürmek için IR2113 parça numaralı kapı sürme entegresi kullanılmıştır. Dönüştürücünün %50 doluluk oranı sınırından dolayı hata yükselteci devresinin çıkışı sınırlandırılmıştır. Dönüştürücüye ilk enerji verildiğinde kapalı çevrim sistem kararlı duruma ulaşana kadar maksimum %40 doluluk oranı üretebilmektedir. Dönüştürücü kararlı durum çalışmasında 268V-271V aralığında çıkış gerilimi üretmektedir. Hedeflenen çıkış gerilimi 270V olduğu için %1 oranında bir hata payı ortaya çıkmaktadır.



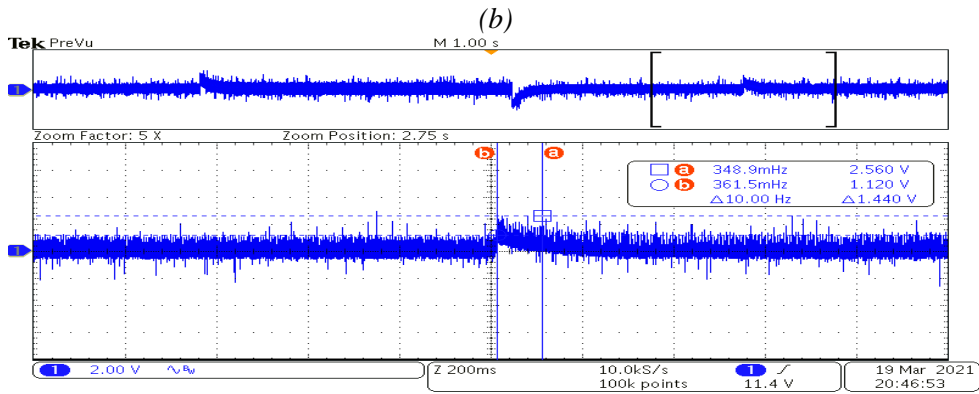
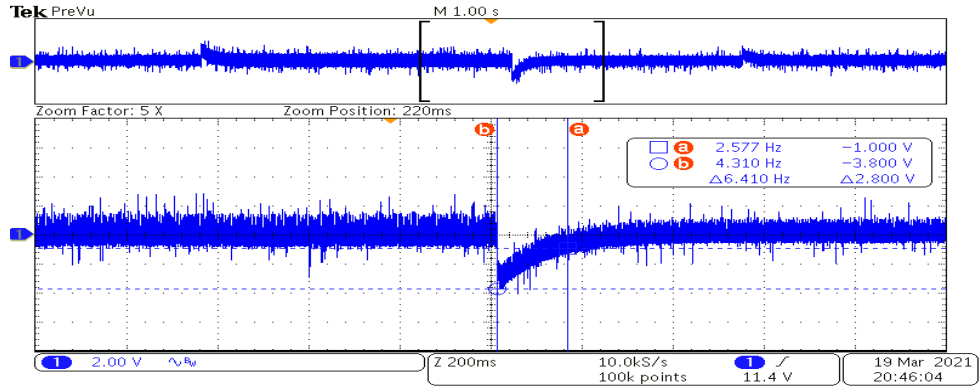
Şekil 9. Deney düzeneği

Şekil 10'da sabit yük ($R_{yük}=560\Omega$) altında giriş gerilimi ($V_{giriş}$) 18V-22V aralığında değiştirilerek kapalı çevrim dönüştürücünün deneysel performansı incelenmiştir. Şekil 10 (a)'da giriş gerilimi 20V'dan 22V'a yükseltilmiştir. Şekil 10 (b)'de giriş gerilimi 22V'dan 18V'a düşürülmüştür. Şekil 10 (c)'de giriş gerilimi 18V'dan 20V'a yükseltilmiştir. Tüm gerilim değişimlerinde aşım %1'in altında kalırken yerleşim zamanı 150ms civarında olmaktadır.

Şekil 11'de giriş gerilimi sabit tutularak (20V) yük değişimine karşı kapalı çevrim sistemin tepkileri incelenmiştir. Şekil 11 (a)'da yük 560Ω (130W)'dan 460Ω (158W)'a düşürülmüştür, Şekil 11 (b)'de yük 460Ω 'dan 560Ω 'a yükseltilmiştir. Her iki değişim esnasında da aşım %1.5 civarında olurken yerleşim zamanı da 200ms civarında olmuştur. Yük direnci düşürüldüğünde yerleşim zamanının daha uzun olmasının sebebi dönüştürücünün sağlaması gereken gücün artırılmasından kaynaklanmaktadır.

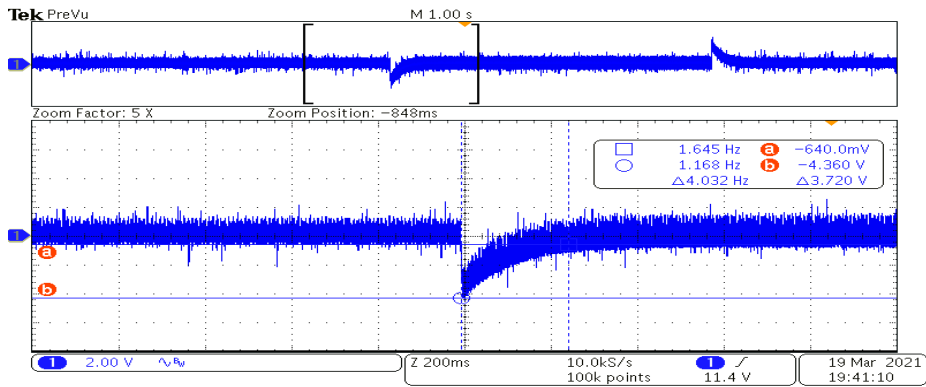


(a)

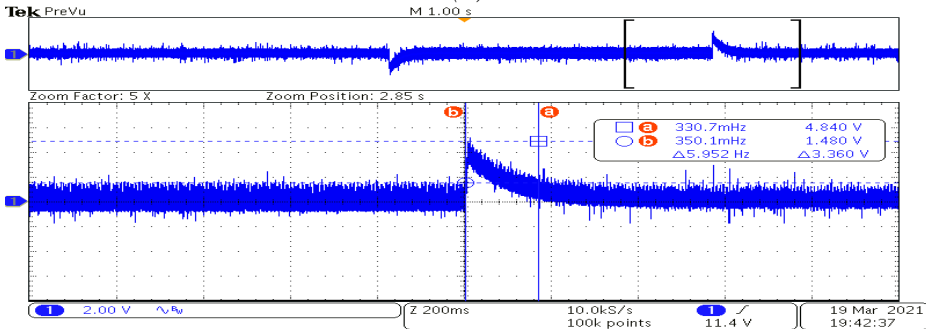


(c)

Şekil 10. Giriş gerilimi değişimi anında çıkış gerilimi tepkileri, (a) $V_{giriş}=20V \rightarrow V_{giriş}=22V$, (b) $V_{giriş}=22V \rightarrow V_{giriş}=18V$, (c) $V_{giriş}=18V \rightarrow V_{giriş}=20V$



(b)



(b)

Şekil 11. Yük değişimi esnasında dönüştürücü tepkileri, (a) $R_{yük}=560\Omega (130W) \rightarrow R_{yük}=460\Omega (158W)$, (b) $R_{yük}=460\Omega (158W) \rightarrow R_{yük}=560\Omega (130W)$

6. SONUÇ (CONCLUSION)

Bu çalışmada açık çevrim yeni nesil yüksek gerilim kazançlı ve izoleli Z-kaynak da-da dönüştürücü topolojisi kapalı çevrim bir dönüştürücü sistemi haline getirilmiştir. Kapalı çevrim sistemi oluşturabilmek için analog denetleyici tasarımı gerçekleştirilmiştir. Bu amaç doğrultusunda kullanılan tip-3 kompanseör tasarımı için deneme yanılma yönteminden uzaklaşıp belirli bir matematiksel model kullanarak tasarım yapmaya olanak sağlayan K-faktör tasarım yöntemi kullanılmıştır. K-faktör tasarım yönteminin belirli bir matematiksel denklem akışının olması ve bu akış içerisinde dönüştürücünün küçük sinyal modelinin kullanılması yöntemin kullanımını kolaylaştırmak ile birlikte güvenilirliğini arttırmaktadır. Hesaplamaların matematiksel dayanağının olması optimizasyon ihtiyacı olmadan hesaplanan parametreleri kullanmayı mümkün hale getirmektedir. Yöntemin analog bir çözüm olması bundan dolayı yazılım ihtiyacı bulunmaması dijital yöntemlere göre çok daha az maliyet ile gerçekleştirilmesini sağlamaktadır. Çalışma kapsamında K-faktör tasarım yönteminin teorik çalışması yapılmıştır. Teorik çalışmadan sonra PLECS de benzetim çalışması yapılmış ve sonuçları incelenmiştir. Deneysel çalışma da yapılarak sonuçları benzetim çalışması sonuçları ile karşılaştırılmıştır. Benzetim çalışması ve deneysel çalışma sonuçları K-faktör tasarım yöntemi ile oluşturulan denetleyicinin çıkış gerilimini kontrol edebildiğini göstermiştir. Kapalı çevrim dönüştürücü giriş geriliminde ve yükünde belirli sınırlar içerisinde değişimler geçirmesine rağmen sabit çıkış gerilimi üretmeyi başarmıştır. Sonuç olarak K-faktör tasarım yönteminin tasarım adımları doğru uygulandığında yeni nesil bir da-da dönüştürücü için güvenilir bir denetleyici yöntemi olduğu gösterilmiştir.

KAYNAKLAR (REFERENCES)

- [1] Soheli, S.N., Sarowar, G., Hoque, A., Hasan, S. (2018). Design and Analysis of a DC-DC Buck Boost Converter to Achieve High Efficiency and Low Voltage Gain by using Buck Boost Topology into Buck Topology. In 2018 International Conference on Advancement in Electrical and Electronic Engineering (ICAEEE), 1-4.
- [2] Wu, T., Chen, Y. (1998). Modeling PWM DC/DC Converters Out of Basic Converter Units. IEEE Transactions on Power Electronics, 13(5), 870-881.
- [3] Hendawi, E., Salem, M.M. (2016). A New Simple High Performance Control Method for DC-DC Converters. In 2016 Eighteenth International Middle East Power Systems Conference (MEPCON), 288-292.
- [4] Sakhavati, S., Babaei, E. (2016). Coupled Inductor Based Boost DC/DC Converter. In 2016 7th Power Electronics and Drive Systems Technologies Conference (PEDSTC), 191-196.
- [5] Ding, X., Yu, D., Song, Y., Xue, B. (2018). Switched-Coupled Inductor DC-DC Converters. In 2018 IEEE International Conference on Industrial Electronics for Sustainable Energy Systems (IESES), 174-179.
- [6] Ma, H., Zhang, B., Qiu, D., Han, J., Ma, H. (2014). A Novel High Gain DC-DC Converter with Coupled Inductor Voltage Multiplier. In 2014 International Power Electronics and Application Conference and Exposition, 16-20.
- [7] Khosroshahi, A.E., Shotorbani, A.M., Dadashzadeh, H., Farakhor, A., Wang, L. (2019). A New Coupled Inductor-Based High Step-Up DC-DC Converter for PV Applications. In 2019 20th Workshop on Control and Modeling for Power Electronics (COMPEL), 1-7.
- [8] Lakshmi, K.R., Dhanasekaran, R. (2016). Design and Analysis of Coupled Inductor based High Step-Up DC-DC Converter. In 2016 International Conference on Advanced Communication Control and Computing Technologies (ICACCCT), 827-831.
- [9] Evran F. (2012). Yüksek Gerilim Kazançlı Kuplajlı Endüktör Kullanan Z-Girişli DA-DA Dönüştürücü Topolojileri, Doktora Tezi, Gazi Üniversitesi, Fen Bilimleri Enstitüsü.

- [10] Evran, F., Aydemir, M.T. (2012). A Coupled-Inductor Z-Source Based Dc-Dc Converter With High Step Up Ratio Suitable For Photovoltaic Applications. In 2012 3rd IEEE International Symposium on Power Electronics for Distributed Generation Systems (PEDG), 647-652.
- [11] Evran, F., Aydemir, M.T. (2014). Isolated High Step-Up DC–DC Converter With Low Voltage Stress. *IEEE Transactions on Power Electronics*, 29(7), 3591-3603.
- [12] Tür, M.R., Yaprakdal, F. (2020). Yenilenebilir Enerji Kaynaklarına Dayalı Bir Sistemde Güç Kalitesinin İncelenmesi. *Gazi Üniversitesi Fen Bilimleri Dergisi Part C: Tasarım ve Teknoloji*, 8(3), 572-587.
- [13] Narasimharaju, B.L., Dubey, S.P., Singh, S.P. (2010). Voltage Mode Control of Coupled Inductor Bidirectional DC to DC Converter. In 2010 IEEE International Conference of Electron Devices and Solid-State Circuits (EDSSC), 1-6.
- [14] Veerachary, M., Pramoda, M. (2008). Digital PID Compensator Design For Coupled Inductor Boost Converter. In 2008 Joint International Conference on Power System Technology and IEEE Power India Conference, 1-5.
- [15] Vaghela, M.A., Mulla, M.A. (2018). Peak Current Mode Control of Coupled Inductor based High Step-Up Gain Boost Converter. In 2018 8th IEEE India International Conference on Power Electronics (IICPE), 1-6.
- [16] Carrero, N., Batlle, C., Fossas, E. (2014). Experimental Evaluation of a Cascade Sliding Mode-PI Controller for a Coupled-Inductor Boost Converter. In 2014 13th International Workshop on Variable Structure Systems (VSS), 1-6.
- [17] Carrero, N., Batlle, C., Fossas, E. (2013). Cascade Sliding Mode-PID Controller for a Coupled-Inductor Boost Converter. In 2013 52nd IEEE Conference on Decision and Control, 3653-3658.
- [18] Sharma, K., Palwalia, D.K. (2017). Robust Controller Design for DC-DC Converters Using Fuzzy Logic. In 2017 4th International Conference on Signal Processing, Computing and Control (ISPCC), 477-481.
- [19] Kurokawa, F., Maruta, H., Mizoguchi, T., Nakamura, A., Osuga, H. (2009). A New Digital Control DC-DC Converter with Multi-layer Neural Network Predictor. In 2009 International Conference on Machine Learning and Applications, 638-643.
- [20] Mechernene, A., Alaoui, L.C., Zerikat, M., Benharir, N., Benderradji, H. (2013). VGPI Controller for High Performance Speed Tracking of Induction Motor Drive. In 2013 International Conference on Systems and Control, 472-477.
- [21] Prasad, P.H.K., Rao, M.V.G. (2011). Control of DC-DC Converters. *International Journal of Electrical Engineering*, 4(1), 131-141.
- [22] Vangari, A., Haribabu, D., Sakamuri, J.N. (2015). Modeling and Control of DC/DC Boost Converter using K-Factor Control for MPPT of Solar PV System. In 2015 International Conference on Energy Economics and Environment (ICEEE), 1-6.
- [23] Mohan, N., Undeland, T.M., Robbins, W.P. (2003). *Power Electronics Converters, Applications and Design. Control of Switch-Mode dc Power Supplies*, John Wiley&Sons Inc., Third Edition.
- [24] Venkataramana, S. (2020). Small Signal Modeling of Non-Isolated High Gain DC-DC converter. In 2020 International Conference for Emerging Technology (INCET), 1-5.
- [25] Ramchandra, D.S., Sreedevi, V.T. (2013). Small Signal Analysis and Closed Loop Control Design of Z-source DC-DC Chopper. In 2013 International Conference on Advances in Recent Technologies in Communication and Computing, 424-430.

- [26] D'Amico, M.B., Gonzalez, S.A. (2017). A small-signal averaged model of a coupled-inductor boost converter. In 2017 IEEE 8th Latin American Symposium on Circuits & Systems (LASCAS), 1-4.
- [27] Liu, J., Hu, J., Xu, L. (2007). Dynamic Modeling and Analysis of Z Source Converter—Derivation of AC Small Signal Model and Design-Oriented Analysis. IEEE Transactions on Power Electronics, 22(5), 1786-1796.
- [28] Muhamad, N.D., Sahid, M.R., Yatim, A.H.M., Idris, N.R.N., Ayob, M.S. (2005). Design of Power Stage and Controller for DC-DC Converter Systems Using PSPICE. In 2005 International Conference on Power Electronics and Drives Systems, 903-908.