



## Dinamik gerilim iyileştiricilerde gerilim problemlerinin tespiti için yeni yöntem geliştirilmesi

Mustafa İnci<sup>1\*</sup>, Kamil Çağatay Bayındır<sup>2</sup>, Mehmet Tümay<sup>1</sup>

<sup>1</sup>Çukurova Üniversitesi, Elektrik-Elektronik Mühendisliği Bölümü, 01330, Balcalı, Adana, Türkiye

<sup>2</sup>Yıldırım Beyazıt Üniversitesi, Enerji Sistemleri Mühendisliği Bölümü, 06830, Altındağ, Ankara, Türkiye

### Ö N E Ç İ K A N L A R

- Bu çalışmada, SOGI-PLL kullanılarak gerilim genliği bilgisi üretilmektedir
- SOGI-PLL tabanlı denetleyici dinamik gerilim iyileştirici sisteminde kullanılarak test edilmiştir
- Önerilen kontrolcü hem dengeli hem de dengesiz gerilim düşmelerini tespit edilebilmektedir

### Makale Bilgileri

Geliş: 01.10.2015

Kabul: 18.05.2016

### DOI:

10.17341/gazimmfd.278455

### Anahtar Kelimeler:

Gerilim düşmeleri,  
gerilim büyüklüğü tespiti,  
dinamik gerilim iyileştirici,  
ikinci dereceden  
genelleştirilmiş integratör  
tabanlı faz kilitlemeli döngü-  
tabanlı denetleyici

### ÖZET

Elektrik şebekelerinde görülen en ciddi güç kalitesi problemlerinden biri gerilim düşmeleridir. Dinamik gerilim iyileştirici (DGI), bu güç kalitesi problemlerinin çözümünde kullanılan en yaygın özel güç cihazları olarak bilinmektedir. DGI devreye seri bağlı elektronik tabanlı bir cihaz olup, gerilim düşmelerinin tespiti bu cihazlar için önemli bir rol taşımaktadır. Elektriksel şebekelerde, gerilim düşmelerini sezme amaçlı çeşitli yöntemler DGI yapıları için kullanılmaktadır. Bu problemlerin çözümü en hızlı ve güvenilir şekilde yapılmalıdır. Bu çalışmada, İkinci Dereceden Genelleştirilmiş Integratör Tabanlı Faz Kilitlemeli Döngü (SOGI-PLL) yapısı geliştirilerek, faz bilgisine ek olarak gerilim genlik bilgisi elde edilmektedir. Bu çalışmada, geliştirilmiş SOGI-PLL ile elde edilen gerilim genliği ve faz bilgisi kullanılarak yeni bir denetimci tasarımı amaçlanmaktadır. Bu denetimci sayesinde elektriksel sistemde meydana gelen dengeli/dengesiz gerilim düşmeleri, DGI yolu ile telafi edilmektedir. PSCAD/EMDTC programı kullanılarak, geliştirilmiş SOGI-PLL tabanlı denetleyicinin benzetim sonuçları sunulmaktadır. Önerilen tespit yöntemi, gerilim problemlerinin çözümü için hızlı ve başarılı sonuçlar sunmaktadır.

## A novel method improvement for detection of voltage problems in dynamic voltage restorers

### H I G H L I G H T S

- In this study, the information of voltage magnitude is generated by using SOGI-PLL
- SOGI-PLL based controller is tested in dynamic voltage restorer system
- The proposed controller can achieve the detection of balanced and unbalanced voltage sags

### Article Info

Received: 01.10.2015

Accepted: 18.05.2016

### DOI

10.17341/gazimmfd.278455

### Keywords:

Voltage sag  
voltage magnitude detection,  
dynamic voltage restorer,  
second order generalized  
integrator phase locked loop  
based controller

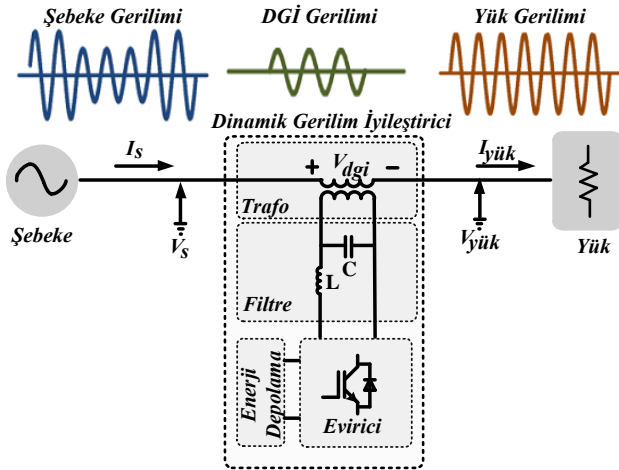
### ABSTRACT

Voltage sags are one of the most important power quality problems in electrical systems. Dynamic voltage restorer (DVR) is known as the most common custom power device to compensate these power quality problems. DVR is an electronic based device in series to system, and the detection of voltage sags plays an important role for these devices. In electrical grids, different methods are used to detect voltage sags for DVR structures. These problems must be compensated fast and accurately. In this study, second order generalized integrator phase locked loop (SOGI-PLL) is improved to obtain voltage magnitude in addition to phase information in conventional SOGI-PLL. In this paper, the design of a novel controller design is proposed by using voltage magnitude and phase information through improved SOGI-PLL. Balanced/unbalanced voltage sags are compensated by using phase and voltage magnitude information obtained with improved SOGI-PLL in DVR. The simulation results of improved SOGI-PLL based controller are presented through PSCAD/EMDTC program. Proposed detection method shows fast and effective results for compensation of voltage disturbances.

\* Sorumlu Yazar/Corresponding author: minci@cu.edu.tr / Tel: +90 322 338 6868

## 1. GİRİŞ (INTRODUCTION)

Elektrik güç sistemine bağlı ekipmanların ve son kullanıcı yüklerinin zarar görmesine veya yanlış çalışmasına sebep olan gerilimin ve akımın genliğindeki, frekansındaki ve dalga formundaki değişimler elektriksel güç kalitesi problemleri olarak tanımlanmaktadır [1-3]. Uluslararası standartlarda elektrik güç kalitesi problemleri güç sistemlerindeki elektromanyetik olaylar olarak belirtilmiş olup, IEC 61000-2-5, IEC 61000-2-1, IEC 61000-4-30 ve IEEE Std.1159 standartlarında tanımlanmıştır. Elektrik dağıtım sistemlerinde en sık gözlenen ve en çok zarara yol açan elektrik güç kalitesi problemlerinin başında gerilim düşmeleri (voltage sags) gelmektedir. Gerilim düşmeleri, gerilimin temel bileşeninin etkin değerinin, yarım periyot ile 1 dakika aralığında süreyle 0,1 pu ile 0,9 pu arasında azalması olarak tanımlanmaktadır [4-6]. Gerilim düşmeleri çoğunlukla güç sisteminde faz-toprak, faz-faz hatalar ve büyük güçteki yüklerin devreye alınması sırasında oluşan kalkış akımlarından kaynaklanmaktadır [7]. Gerilim düşmeleri, elektronik ve mikroişlemci tabanlı sistemlerin kapanması, yanlış çalışması veya arızalanması, röle ve devre açıcı (kontaktör) bobinlerine gerilim düşmeleri sırasında oluşan düşük gerilim sebebiyle istenmeyen şekilde çalışması gibi sorunlara yol açmaktadır. Elektrik dağıtım sistemlerinde ve son kullanıcı yüklerinde gerilim düşmeleri problemlerini çözmek için güç elektroniği tabanlı özel güç cihazları geliştirilmiştir. Bunlar; kesintisiz güç kaynağı (KGK), statik transfer anahtarı (STA) ve dinamik gerilim iyileştirici (DGİ)'dir. Gerilim düşmelerinin çözümü için performans/maliyet açısından en uygun sistem olan DGİ'nin tekhat şeması ve temel çözüm stratejisi Şekil 1'de gösterilmektedir.



Şekil 1. Geleneksel DGİ yapısı (Conventional DVR structure)

DGİ şekilde görüldüğü gibi, elektrik güç sisteminde şebeke ve yük arasında bir trafo ile seri bağlanmaktadır. DGİ'nin güç devresi temel olarak gerilim kaynaklı evirici (GKE) ile doğru akım (DA) enerji kaynağından oluşmaktadır [8-10]. Güç sistemindeki gerilim düşmeleri esnasında, DGİ denetleyicisi yük gerilimini sabit tutmak için gerekli olan

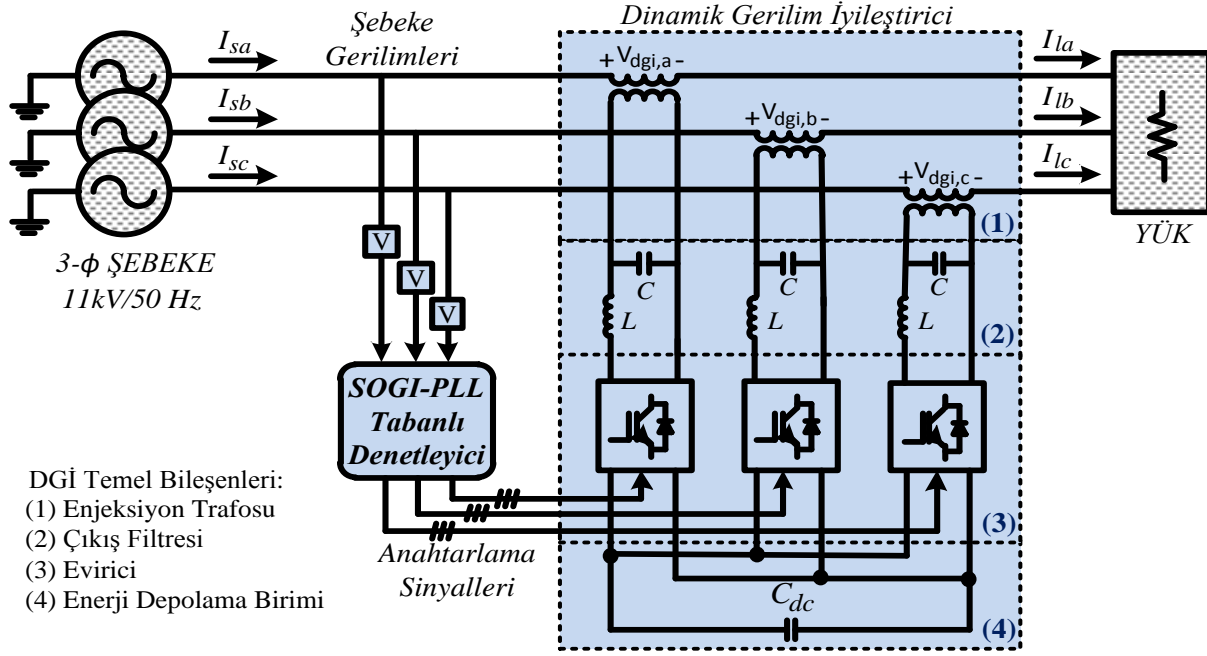
gerilim tespit edilip, DA enerji kaynağı ve evirici ile bu gerilim oluşturulmaktadır. Trafo ile eviricinin ürettiği gerilim elektrik güç sistemine aktarılarak yük gerilimi sabit tutulmaktadır. Bu sayede, yükün gerilim düşmelerinden etkilenmesi önlenmektedir. Elektrik şebekelerinde meydana gelen gerilim değişimleri durumunda, güç kalitesi problemlerinin en hızlı şekilde telafi edilmesi gerekmektedir. Bu doğrultuda, gerilim düşmeleri olduğu durumlarda gerilimi sabit tutmak amacı ile genlik ve faz bilgisinin en doğru/hızlı şekilde tespiti gerekmektedir. Bu çalışmada gerilim değişimlerinin tespiti için İkinci Dereceden Genelleştirilmiş İntegratör Tabanlı Faz Kilitlemeli Döngü (SOGI-PLL) yapısı geliştirilerek, gerilim problemlerinin hızlı ve doğru şekilde tespiti yapılarak literatürde mevcut tespit metotlarına alternatif bir yöntem sunulmaktadır. Geleneksel SOGI-PLL, mevcut literatür çalışmalarında [11-15] sadece faz bilgisinin tespitinde kullanılmaktadır. Amaçlanan çalışmada ise aynı yöntem kullanılarak hem faz bilgisi hem de genlik bilgisi elde edilerek özgün bir yapı ortaya çıkarılmaktadır. Geliştirilen SOGI-PLL yapısı ile birlikte, mevcut çalışmalarda sık kullanılan ek bir PLL kullanılma ihtiyacı da ortadan kaldırılmaktadır. SOGI-PLL, uyarlamalı (adaptif) süzgece sahip olmasından dolayı elektriksel şebeke sinyallerindeki gürültü ve harmonik gibi parazitleri süzmenin en iyi yollarından biridir. Ayrıca her faz için ayrı ayrı uygulanması, şebekedeki dengeli/dengesiz gerilim problemlerinin çözümüne olanak sağlamaktadır.

## 2. SİSTEM YAPISI (THE SYSTEM STRUCTURE)

DGİ hassas yüklerde gerilim bozukluklarının etkilerini azaltmak amacı ile şebekeye seri olarak denetimli gerilim basmaktadır [16-19]. Şekil 2'de gösterilen sistemde, DGİ üç faz şebeke (11 kVpp) ve hassas yük (1 MVA) arasında birleştirilmektedir. Bu sistemde, DGİ dengeli ve dengesiz gerilim düşmelerini telafi etmek amacı ile 5 seviyeli diyot kenetlemeli eviriciler kullanılmaktadır. Eviricideki yarı iletken anahtarlar elemanlarına ait ateşleme sinyallerinin üretimi için SRF tabanlı denetleyici kullanılmaktadır. DGİ'nin telafi yeteneği, üç faz dengeli gerilim düşmeleri için %30'a kadar yapılabilecek şekilde tasarlanmıştır.

### 2.1. Geleneksel Gerilim Tespit Metotları: SRF ve FFT (Conventional Voltage Detection Methods: SRF and FFT)

İletim hatlarında meydana gelen gerilim değişimlerini tespit etmek amacı ile kullanılan en tanınmış yöntemler Senkron Referans Düzlem (SRF) ve Hızlı Fourier Dönüşümü (FFT) yöntemleridir. SRF, üç faz gerilim sinyallerinin tespiti için en sık kullanılan yöntemdir. SRF yöntemine göre üç faz sinyalleri dq düzleminde birbirine dik d ve q bileşenlerine dönüştürülmektedir [10, 19-22]. SRF yönteminde, d ve q bileşenlerinin kareleri toplamının kökü giriş gerilimlerinin ortalama büyüklüklerini ifade etmektedir. Dq dönüşümün çıkışında elde edilen ortalama değerden dolayı, geleneksel SRF yapıları dengesiz sistemlerde tüm fazlar için aynı çıkış sinyalini üretmektedir. Bu durum tek faz-toprak veya iki faz



Şekil 2. Sistem topolojisinin şematik görünümü (The schematic view of system topology)

hata gibi durumlarda, hata olmayan faz/fazlar için de gerilim düşmeleri sinyali oluşturacağı anlamına gelmektedir. Bu sebeple, SRF dengesiz sistemlerde meydana gelen gerilim değişimleri tespitini gerçekleştirememektedir. FFT yöntemi, gerilim sinyali tespiti için kullanılan bir diğer yöntemdir [23]. FFT algoritmasında, gerilim değişimlerini süzmek amacı ile gerilimin etkin değeri (rms değeri) kullanılmaktadır [24]. Bu yöntemde, son bir periyot verileri kullanılarak gerilimin etkin değeri hesaplanmaktadır. Bu durum, iletim hatlarında gerilim değişimlerinin geç tespit edilmesine sebep olmaktadır. Geleneksel SRF yöntemi ve FFT yöntemlerinin dezavantajlarından dolayı bu çalışmada geliştirilmiş SOGI-PLL yöntemi kullanılarak dengeli/dengesiz gerilim tespiti amaçlanmaktadır.

## 2.2. Gerilim Düşmeleri Tespiti: Geliştirilmiş SOGI-PLL (Voltage Sag Detection: Improved SOGI-PLL)

DGI'nin denetim yönteminde kullanılan gerilim düşmeleri tespit yöntemi, gerilim düşmeleri problemlerini minimum süre içerisinde ve doğru bir şekilde tespit etmesi gerekmektedir. Bu çalışmada, [13] ve [14] nolu çalışmalarda sunulan "İkinci Dereceden Genelleştirilmiş İntegratör Tabanlı Faz Kilitlemeli Döngü (SOGI-PLL)" yöntemi gerilim düşmeleri tespiti için geliştirilmiştir. Geliştirilmiş SOGI-PLL yöntemi bir tek faz kilitlemeli döngü yöntemi olup geleneksel faz kilitlemeli döngü yöntemlerinden farklı olarak girişine uygulanan sinyalin temel bileşeninin faz bilgisiyle birlikte genlik bilgisini de elde etmektedir. SOGI-PLL yöntemi her faz için ayrı ayrı uygulandığından, sistemde oluşan hem dengeli hem de dengesiz gerilim düşmeleri olayları uygulanabilmektedir.

Elektriksel şebeke sinyalleri genellikle gürültü ve harmonik ile bozulmaktadır. Bu parazitleri ortadan kaldırmanın en iyi yolu süzgeç uygulamaktır. Bu tür sorunların üstesinden gelmek için en iyi yol ise uyarlamalı veya sabit süzgeç kullanmaktır. Ancak sabit süzgeçlerin özellikle 3-faz dengesiz durumlarda elde edilmesi zor olan hem sinyal hem de gürültü bilgisine ihtiyaç duyması gerekmektedir. Bunun yanında uyarlamalı süzgeçler anlık tepkilerini otomatik olarak ayarlayabilmeleri ve gürültü karakteristiğine daha az ihtiyaç duyması, uyarlamalı süzgeçleri çoğu uygulamada kullanılabilir hale getirmektedir [15]. Uyarlamalı süzgeç kullanarak gerçekleştirilen geleneksel SOGI-PLL'in yapısı Şekil 3.(a)'da gösterilmektedir. SOGI-PLL frekans değişimlerine uyarlamalı olup, osilasyon miktarı düşüktür [13]. SOGI-PLL'in karakteristik fonksiyon eşitlikleri Eş. 1-Eş. 6'da türetilmektedir [15].

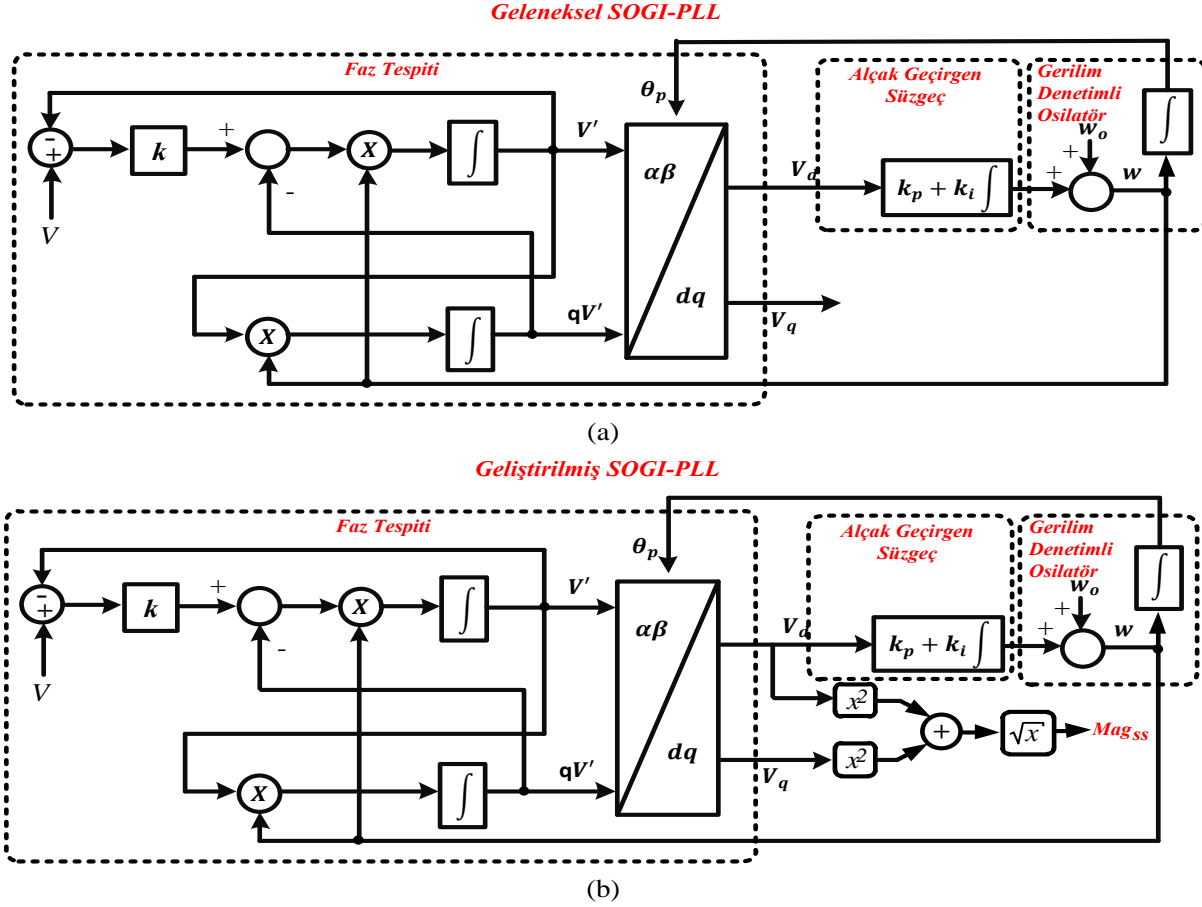
$$\text{SOGI}(s) = \frac{V'}{K_e}(s) = \frac{w's}{s^2 + w} \quad (1)$$

$$D_{\text{SOGI}}(s) = \frac{V'}{V}(s) = \frac{Kw's}{s^2 + Kw's + w^2} \quad (2)$$

$$Q_{\text{SOGI}}(s) = \frac{V'}{V}(s) = \frac{Kw's}{s^2 + Kw's + w^2} \quad (3)$$

$$\angle D_{\text{SOGI}} = \tan^{-1} \left( \frac{w'^2 - w^2}{Kw'w} \right) \quad (4)$$

$$\angle Q_{\text{SOGI}} = \tan^{-1} \left( \frac{-Kw'w}{w'^2 - w^2} \right) \quad (5)$$



Şekil 3. Geleneksel ve geliştirilmiş SOGI-PLL yapısı (Conventional and Improved SOGI-PLL structures)

$$\angle Q_{\text{SOGI}} = \angle D_{\text{SOGI}} - \pi/2 \quad (6)$$

SOGI-PLL'in sinyalleri incelediğinde, çıkışta  $90^\circ$  faz farkı olan iki sinyal üretmektedir:  $V'$  ve  $qV'$ . Geliştirilmiş SOGI-PLL yapısı Şekil 3(b)'de görülmektedir. Geleneksel SOGI-PLL çıkışında birbirine dik iki çıkış sinyali ( $V_d$  ve  $V_q$ ) üretilmektedir.  $V_d$  ve  $V_q$  sinyalleri dikey sinyal olduklarından, karelerinin kök değeri gerilim değerinin anlık bilgisini vermektedir. Gerilim büyüklüğünün anlık değeri, d ve q bileşenleri kullanılarak Eş. 7'de ifade edilmektedir.

$$A(t) = \sqrt{V_d^2 + V_q^2} \quad (7)$$

Elde edilen gerilim büyüklüğü değeri ( $A(t)$ ), DGI'nin eviricisindeki anahtarlama elemanlarının tetikleme sinyallerinin üretilmesi için gerekli olan referans sinyal hesabında kullanılmaktadır.

### 2.3. Sistem Denetimi (The System Control)

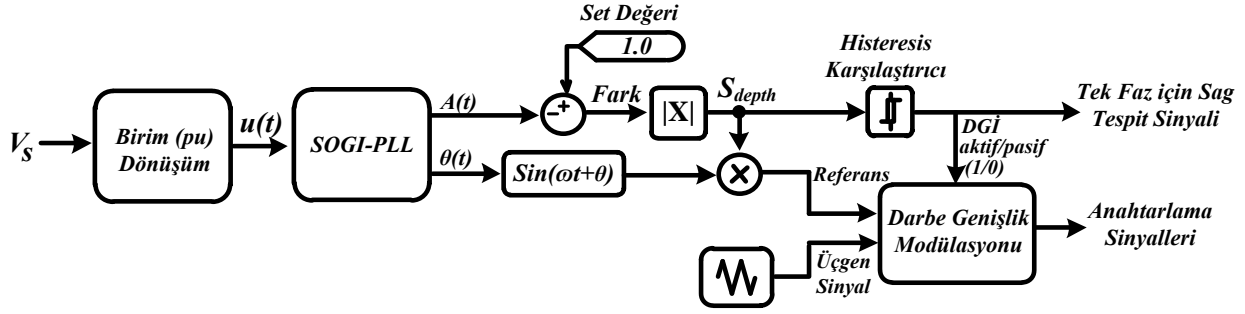
Benzetim çalışmalarında DGI'nin A fazı için uygulanan denetim yönteminin blok şeması Şekil 4'de sunulmaktadır.

Diğer fazların denetimi de A fazının denetim yöntemi ile aynı olduğundan şekilde gösterilmemektedir. Uygulanan denetim yönteminde her bir faz gerilimi öncelikle birim (per unit) değerlerine dönüştürülmektedir. Birim (per unit) dönüşümü işlemi sonucunda elde edilen sinyal değerleri, SOGI-PLL'e ayrı ayrı uygulanmaktadır. SOGI-PLL, girişine uygulanan gerilim birim sinyalinin temel bileşeninin genlik bilgisini ( $A(t)$ ) ve faz bilgisini ( $\theta$ ) bilgisini vermektedir. Gerilim düşmeleri tespiti için  $A(t)$  değeri genlik bilgisinin, nominal durumda olması gereken  $Set(1)$  değerinden çıkarılarak faz geriliminin genliğindeki hata (gerilim değişimi) tespit edilmektedir. Gerilim düşmeleri durumunda, hata (fark)'nın mutlak değeri 0,1 pu üzerine çıktığında histeresis ile karşılaştırılarak gerilim düşmeleri sezilmektedir. Gerilim düşmelerinin büyüklüğü Eş. 8'de tanımlanmaktadır.

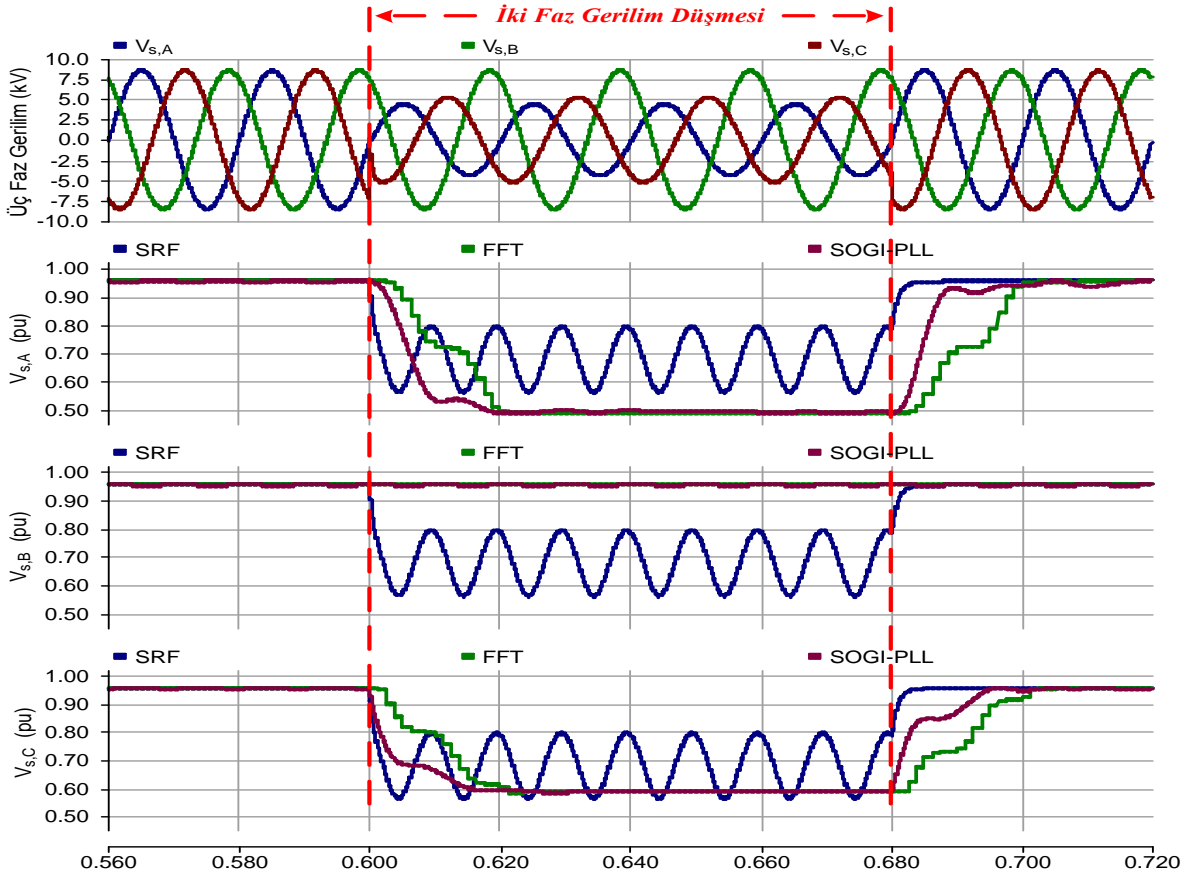
$$\text{Fark} = 1 - A(t) \quad (8)$$

DGI'de, "Inphase" telafi yöntemi ile şebekeye basması için oluşturulan referans sinyali, Geliştirilmiş SOGI-PLL'nin ürettiği faz bilgisi  $\theta$ 'nın sinüsü ile farkın çarpımından bulunmakta olup, eşitlik (9)'da verilmektedir.

$$\text{Referans} = (1 - A(t)) \sin(\omega t + \theta) \quad (9)$$



Şekil 4. DGİ denetim şeması (The control scheme of DVR)



Şekil 5. Dengesiz iki faz gerilim düşmesi durumu için yöntemlerin karşılaştırılması  
(Comparison of methods for unbalanced two phase voltage sags condition)

Gerilim düşmeleri olmadığı durumlarda DGİ'nin devreden çıkarılması gerekirken, gerilim düşmeleri durumunda ise devreye alınması gerekmektedir. Bu koşul, DGİ'nin çalışarak eviricideki anahtarlama elemanlarının sürekli olarak tetiklenmemesi ve sistemin efektif çalışması için önem taşımaktadır. DGİ'de eviricinin gerilim düşmeleri esnasında DGİ aktif (1)/ pasif (0) sinyal durumu Eş. 10 ve Eş. 11 ile ifade edilmektedir.

$$DGİ = 1 \quad \text{Fark} \geq 0.1pu \quad (10)$$

$$DGİ = 0 \quad \text{Fark} \leq 0.1pu \quad (11)$$

Gerilim düşmeleri durumunda, DGİ sinyalinin aktif olmasından dolayı referans sinyali ile üçgen sinyal karşılaştırılarak anahtarlama elemanları için tetikleme sinyalleri üretilmektedir. Bu şekilde hata oluşan şebeke fazına DGİ'nin eviricisi tarafından üretilen denetimli gerilim enjekte edilerek yük tarafındaki gerilim büyüklüğü sabit tutulmaktadır.

Gerilim düşmeleri oluşmayan durumlarda ise DGİ sinyalinin pasif olmasından dolayı darbe genişlik modülasyonunda (DGM) tetikleme sinyalleri üretilmeyerek hata oluşmayan fazlara gerilim enjekte edilmeyecektir.



### 3. SONUÇLAR VE TARTIŞMALAR (RESULTS AND DISCUSSIONS)

Bu bölümde geliştirilmiş SOGI-PLL kullanarak, elektrik şebekelerinde meydana gelen gerilim düşmelerinin tespiti ve DGI kullanılarak problemlerin çözümü sunulmaktadır. SOGI-PLL denetleyici kullanılarak arıza durumları için DGI için referans sinyalleri üretilmektedir. DGI cihazı  $11 kV_{pp}/50$  Hz'lik şebeke ve yük arasına seri bağlanarak 1 MVA gücünde hassas yükü korumaktadır. Benzetim çalışmalarında SOGI PLL'e ait katsayı değerleri  $K=1$ ,  $k_p=200$  ve  $k_i=2 \times 10^{-5}$  olarak seçilmiştir. Benzetim çalışmasında PSCAD/EMTDC programı ile oluşturulan sisteme ait parametre değerleri Tablo 1'de verilmektedir. Şebeke ve DGI'ye ait sistem parametreleri ise Tablo 2'de sunulmaktadır.

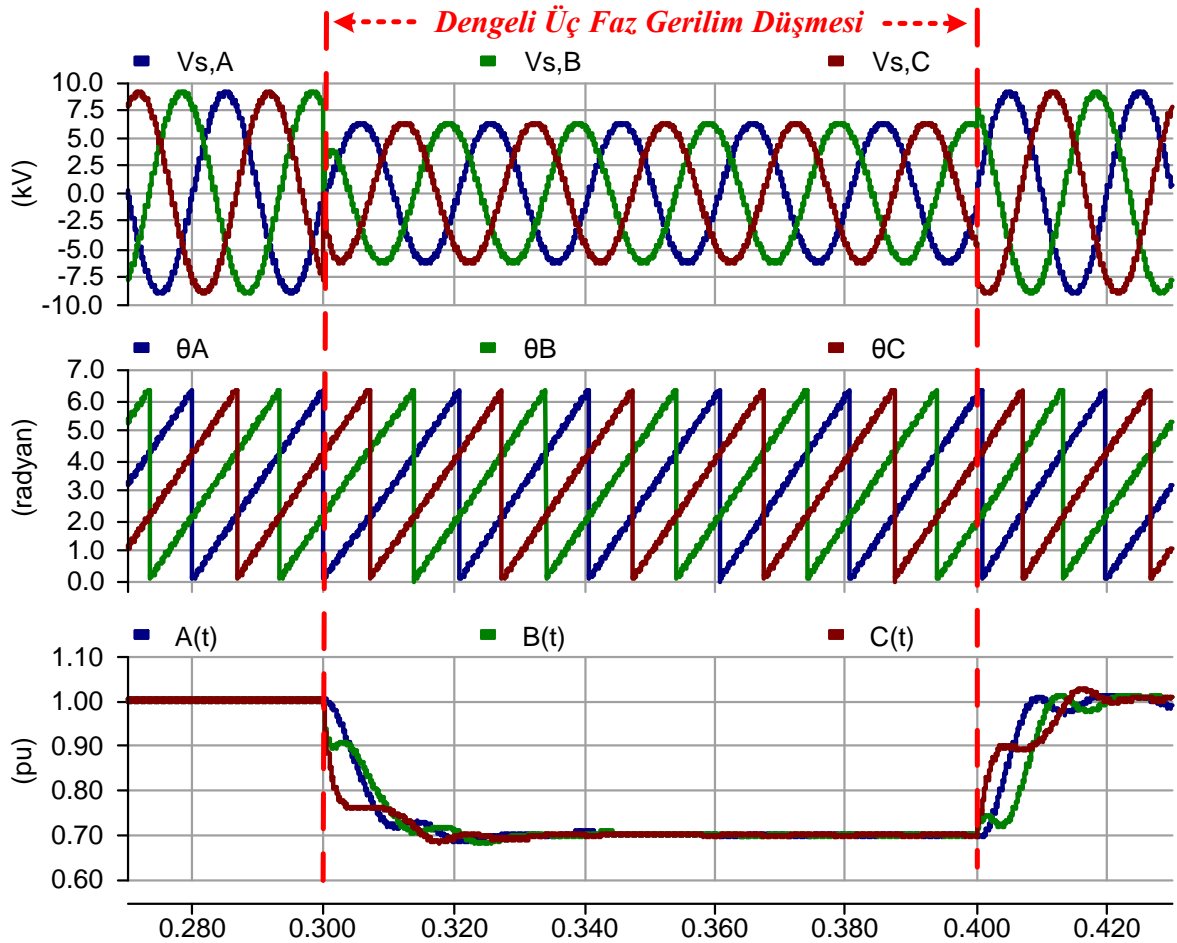
**Tablo 1.** Modelleme programına ait değerler  
(The values of simulation program)

PSCAD/EMTDC Parametreleri	
Çözümleme zaman aralığı	20 $\mu$ s
Grafik çözümleme aralığı	20 $\mu$ s
Benzetim süresi	2 s

**Tablo 2.** Sisteme ait değerler (The system values)

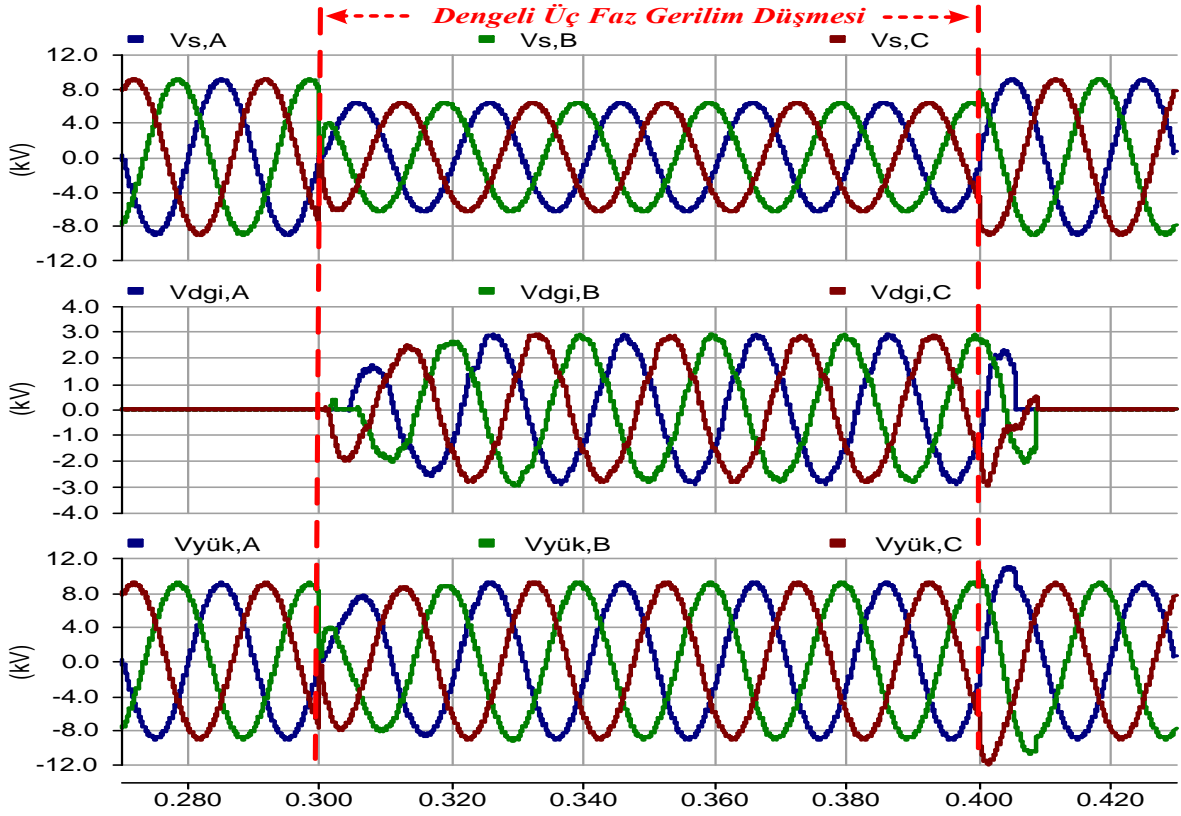
Şebeke Parametreleri	
Şebeke Frekansı	50 Hz
Şebeke Gerilimi	11 kV (hat-hat, tepe)
DGI Parametreleri	
Telafi Oranı	% 30
Süzgeç endüktansı	1,5 mH
Süzgeç sığası	150 $\mu$ F
Süzgeç direnci	0,05 ohm
Anma gücü	1200 kVA

Bu çalışmada öncelikle dengesiz gerilim düşmeleri durumu için SRF, FFT ve geliştirilmiş SOGI-PLL yöntemleri karşılaştırılmaktadır. Geliştirilmiş SOGI-PLL yapısı ile farklı gerilim düşmeleri olayları incelenmiştir. Benzetim sonuçları çalışma içeriğinde verilmektedir. İlk olarak, önerilen yöntem geleneksel SRF ve FFT yöntemleri ile karşılaştırılmaktadır. Şekil 5'de,  $t=0,6$  s anında başlayan dengesiz iki faz gerilim düşmesi durumu için üç yöntem ile elde edilen veriler sunulmaktadır. Bu durumda  $V_{s,A}$  ve  $V_{s,C}$  fazlarındaki gerilimlerde sırası ile %50 ve %40 oranlarında düşmektedir.  $V_{s,B}$  fazı ise gerilim düşmelerinden etkilenmeden kararlılığını devam ettirmektedir.

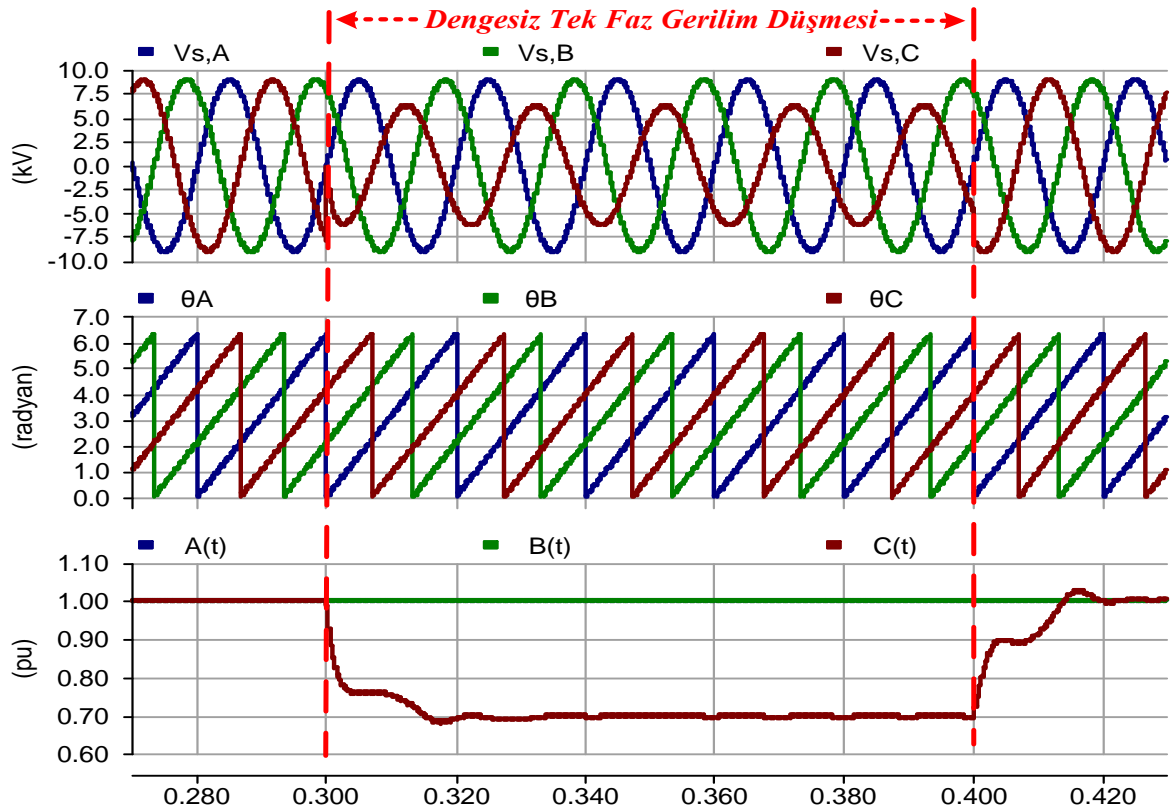


**Şekil 6.** SOGI-PLL yöntemi ile üç faz dengeli gerilim düşmeleri anında şebeke gerilimi, faz açısı ve gerilim genlik bilgileri ölçümü

(Grid side voltage, phase information and voltage magnitude information under three phase balanced voltage sag with SOGI-PLL method)



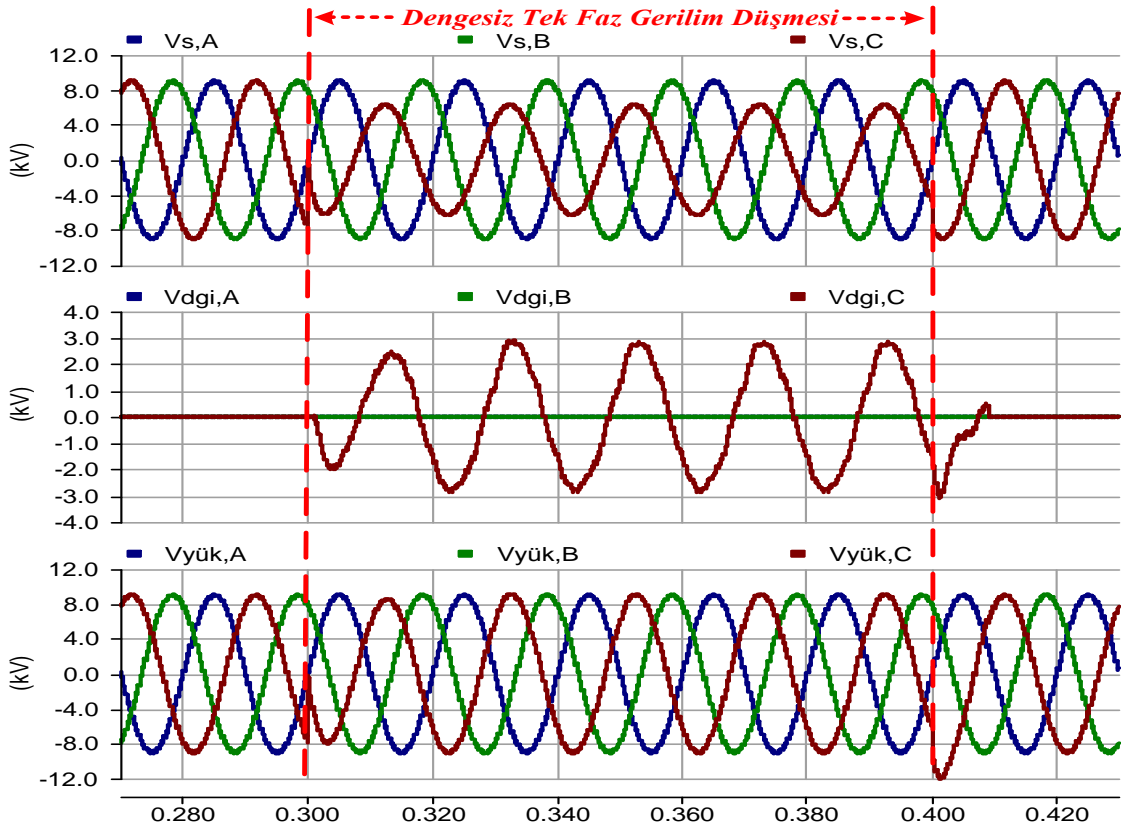
Şekil 7. Dengeli gerilim düşmeleri durumu: şebeke, enjekte edilen ve yük tarafı gerilimine ait dalga formları  
(Balanced voltage sag condition: the voltage waveforms of grid-side, injected and load side)



Şekil 8. SOGI-PLL yöntemi ile dengesiz (tek faz) gerilim düşmeleri anında şebeke gerilimi, faz açısı ve gerilim genlik bilgileri (Grid side voltage, phase information and voltage magnitude information under unbalanced (single phase) balanced voltage sag with SOGI-PLL method)

Bu yöntemler içerisinde SRF çıkışında ortalama gerilim elde ettiğinden dolayı, her üç faz için de eşit gerilim genlik bilgileri ortaya çıkarmaktadır.  $V_{s,B}$  fazında gerilim düşmeleri oluşmadığı halde gerilim düşmesi tespit etmesi, SRF yönteminin dengesiz sistemler için uygun olmadığını göstermektedir. Bir diğer yöntem FFT ise, tüm fazlardaki gerilim genliklerini doğru tespit etmektedir. Bununla birlikte, FFT yönteminin son bir periyod değerinin etkin değerini hesaplamasından dolayı gerilim düşmelerini SOGI-PLL yöntemine göre daha geç sezdiği dalga formlarından görülmektedir. Performans sonuçları karşılaştırıldığında; SOGI-PLL'in SRF ve FFT'ye göre daha doğru ve başarılı sonuçlar sunduğu açıkça görülmektedir. İkinci benzetim durumunda, üç faz dengeli gerilim düşmeleri durumu incelenmiştir. Şebekenin üç fazında ( $V_{s,A}$ ,  $V_{s,B}$  ve  $V_{s,C}$ ), 0,3s-0,4s zaman aralığında %30 büyüklüğünde dengeli gerilim düşmeleri oluşturulmuştur. Şebeke tarafındaki gerilim genlikleri 8,98 kV'den 6,26 kV değerlerine düşmektedir. Geliştirilmiş SOGI-PLL yapısı ile her üç fazda oluşan gerilim düşmeleri tespit edilerek, gerilim değişimleri için referans sinyalleri üretilmektedir. Şekil 6'da üç faz şebeke gerilimi ve geliştirilmiş SOGI-PLL tarafından elde edilen faz açısı/gerilim genlik bilgileri görülmektedir. Geliştirilmiş SOGI-PLL, üç faz şebekede meydana gelen gerilim değişimlerini, A fazında 2,9 ms'de, B fazında 3,5 ms'de C fazında 1,2 ms'de tespit etmektedir. Şekil 7, üç faz dengeli gerilim düşmeleri durumu için DGI tarafından gerilim telafisine ait dalga formlarını

göstermektedir. Geliştirilmiş SOGI-PLL tarafından üretilen referans sinyalleri, DGM'de üçgen sinyal (3 kHz) ile karşılaştırılarak evirici tarafından telafi gerilimleri ( $V_{dgi,A}$ ,  $V_{dgi,B}$  ve  $V_{dgi,C}$ ) üretilmektedir. Üretilen gerilimler, şebekeye seri şekilde enjekte edilerek yük tarafındaki gerilim büyüklükleri ( $V_{yük,A}$ ,  $V_{yük,B}$  ve  $V_{yük,C}$ ) korunmuş olmaktadır. Benzetim çalışmalarında, son durum olarak elektrik şebekelerinde en sık olarak gözlenen dengesiz tek faz gerilim düşmeleri olayı incelenmiştir. Bu durumda, şebeke tarafında sadece C fazı ( $V_{s,C}$ ) geriliminde %30 büyüklüğünde gerilim düşmeleri oluşturulmuş olup, A ve B fazları ( $V_{s,A}$  ve  $V_{s,B}$ ) gerilim değişiminden etkilenmemiştir. Şekil 8'de üç faz şebeke gerilimi ve geliştirilmiş SOGI-PLL tarafından elde edilen faz açısı/gerilim genlik bilgileri görülmektedir. B fazında oluşan gerilim düşmelerinden dolayı geliştirilmiş SOGI-PLL'in C(t) çıkış sinyalinde gerilim büyüklüğü 0,3s-0,4s aralığında 0,7 pu'ya düşmektedir. Geliştirilmiş SOGI-PLL, C fazında meydana gelen gerilim düşmelerini 1,2 ms gibi kısa bir süre içerisinde tespit etmektedir. Tek faz hata durumundaki B fazının gerilim tespit süresi ile üç faz hata durumundaki C fazının tespit sürelerinin aynı çıkması, SOGI-PLL yapısının her faza ayrı ayrı uygulanmasından kaynaklanmakta ve farklı hata durumları için aynı tespit süresine sahip olacaktır. A(t) ve B(t) sinyallerinde değişmeyen durum olduğu için, gerilim düşmeleri sinyali pasif (0) olacak ve eviriciler çıkış gerilimi üretmeyecektir. Tek faz dengesiz gerilim düşmelerinde, geliştirilmiş SOGI-PLL tarafından



Şekil 9. Dengesiz tek faz gerilim düşmeleri durumu: şebeke, enjekte edilen ve yük tarafı gerilime ait dalga formları (Unbalanced voltage sag condition: the voltage waveforms of grid-side, injected and load side)



üretile referans sinyali, DGM'de üçgen sinyal (3 kHz) ile karşılaştırılarak C fazı eviricisi tarafından telafi gerilimi ( $V_{dgi,c}$ ) üretilmektedir. Üretilen gerilim, şebekenin C fazına seri şekilde enjekte edilerek yük tarafındaki gerilim büyüklüğü ( $V_{yük,c}$ ) korunmuş olmaktadır. Şekil 9'da şebeke gerilimi, enjekte edilen gerilim ve yük tarafına ait gerilim dalga formları verilmiştir.

#### 4. SONUÇLAR (CONCLUSIONS)

Bu çalışmada, şebekelerde meydana gelen gerilim düşmelerinin hızlı/güvenilir bir şekilde tespit edilebilmesi için Geliştirilmiş İkinci Dereceden Genelleştirilmiş İntegratör Tabanlı Faz Kilitlemeli Döngü (Geliştirilmiş SOGI-PLL) yapısı geliştirilmiştir. Geliştirilmiş SOGI-PLL yapısı DGI'de uygulanarak performans (simülasyon) sonuçları sunulmuştur. Geliştirilmiş SOGI-PLL yapısı ile birlikte dengeli/dengesiz gerilim düşmeleri durumlarında hem faz bilgisi hem de gerilim büyüklüğünün bilgisi alınarak telafi işlemi gerçekleştirilmiştir. Geliştirilmiş SOGI-PLL, gerilim değişimlerini A, B ve C fazları için sırası ile 2,9 ms, 3,5 ms ve 1,2 ms gibi efektif süre aralığında tespit etmektedir. Bu değerler, geliştirilmiş SOGI-PLL'in gerilim düşmelerini hızlı ve başarılı bir şekilde tespit ettiğini göstermektedir. Geliştirilmiş SOGI-PLL'in çıkışında elde edilen gerilim genlikleri DGI'nin denetim sisteminde kullanılarak, 11 kV/1MVA sistemde % 30 büyüklüğünde gerilim düşmelerinin giderimi gerçekleştirilmiştir.

#### 5. SİMGELER (SYMBOLS)

°	derece
$\pi$	pi sayısı (3,14)
%	yüzde
$\mu$	mikro
$\theta$	faz açısı bilgisi
t	zaman

#### TEŞEKKÜR (ACKNOWLEDGEMENT)

Bu çalışma TÜBİTAK tarafından desteklenmektedir. (Proje Numarası: 115R304)

#### KAYNAKLAR (REFERENCES)

1. Ucar M., Ozdemir S., Ozdemir E., A four-leg unified series-parallel active filter system for periodic and non-periodic disturbance compensation, *Electric Power Systems Research*, 81 (5), 1132-1143, 2011.
2. Saribulut L., Teke A., Latran M.B., Multi-functional static synchronous compensator for distribution systems, *Journal of the Faculty of Engineering and Architecture of Gazi University*, 31 (3), 727-736, 2016.
3. Barghi Latran, M., Teke A., Investigation of Inverter Based Shunt Compensators for Mitigation of Power Quality Problems in Power Distribution System, *Journal of the Faculty of Engineering and Architecture of Gazi University*, 29 (4), 793-805, 2014.
4. Mishra S.P., Biswal B., Roselyn J.P., Devaraj D., Simulation and Analysis of DVR for Mitigating Voltage Sags and Swells, *Procedia Engineering*, 64, 341-350, 2013.
5. Bae B., Jeong J., Lee J., Han B., Novel Sag Detection Method for Line-Interactive Dynamic Voltage Restorer, *IEEE Transactions on Power Delivery*, 25 (2), 1210-1211, 2010.
6. Mahdianpoor F.M., Hooshmand R.A., Ataei M., A New Approach to Multifunctional Dynamic Voltage Restorer Implementation for Emergency Control in Distribution Systems, *IEEE Transactions on Power Delivery*, 26 (2), 882-890, 2011.
7. Kangarlu M.F., Hosseini S.H., Babaei E., Sadigh A.K., Transformerless DVR topology based on multilevel inverter with reduced number of switches, in *Power Electronic & Drive Systems & Technologies Conference (PEDSTC)*, Tehran-Iran, 371-375, 17-18 Şubat, 2010.
8. Somayajula D., Crow M.L., An Integrated Dynamic Voltage Restorer-Ultracapacitor Design for Improving Power Quality of the Distribution Grid, *IEEE Transactions on Sustainable Energy*, 6 (2), 616-624, 2015.
9. Shuai Z.K., Yao P., Shen Z.J., Tu C.M., Jiang F., Cheng Y., Design Considerations of a Fault Current Limiting Dynamic Voltage Restorer (FCL-DVR), *IEEE Transactions on Smart Grid*, 6 (1), 14-25, 2015.
10. Rauf A.M., Khadkikar V., An Enhanced Voltage Sag Compensation Scheme for Dynamic Voltage Restorer, *IEEE Transactions on Industrial Electronics*, 62 (5), 2683-2692, 2015.
11. Nicastrì A., Nagliero A., Comparison and evaluation of the PLL techniques for the design of the grid-connected inverter systems, 2010 IEEE International Symposium on Industrial Electronics (ISIE), Bari-Italy, 3865-3870, 4-7 Temmuz, 2010.
12. Guo X.Q., Wu W.Y., Gu H.R., Phase locked loop and synchronization methods for grid-interfaced converters: a review, *Przeglad Elektrotechniczny*, 87 (4), 182-187, 2011.
13. Ferreira R.J., Araujo R.E., Lopes J.A.P., A comparative analysis and implementation of various PLL techniques applied to single-phase grids, in *Energetics (IYCE)*, Proceedings of the 2011 3rd International Youth Conference on., Leiria-Portekiz, 1-8, 7-9 Temmuz, 2011.
14. Ciobotaru M., Teodorescu R., Blaabjerg F., A New Single-Phase PLL Structure Based on Second Order Generalized Integrator, *PESC '06 37th IEEE Power Electronics Specialists Conference*, Jeju-Güney Kore, 1-6, 18-22 Haziran, 2006.
15. Gao S., Barnes M., Phase-locked loop for AC systems: Analyses and comparisons, 6th IET International Conference on Power Electronics, Machines and Drives (PEMD 2012), Bristol- Birleşik Krallık, 1-6, 27-29 Mart, 2012.
16. Abdollahzadeh H., Jazaeri M., Tavighi A., A new fast-converged estimation approach for Dynamic Voltage

- Restorer (DVR) to compensate voltage sags in waveform distortion conditions, *International Journal of Electrical Power & Energy Systems*, 54, 598-609, 2014.
17. Chankhamrian W., Winittham C., Bhumkittipich K., Manmai S., Load-side Voltage Compensation of Small Hydropower Grid-connected System using DVR based on PV Source, *Energy Procedia*, 56, 610-620, 2014.
  18. Elserougi A., Massoud A.M., Abdel-Khalik, A.S., Ahmed, S., Hossam-Eldin, A.A., An Interline Dynamic Voltage Restoring and Displacement Factor Controlling Device (IVDFC), *IEEE Transactions on Power Electronics*, 29 (6), 2737-2749, 2014.
  19. Jayaprakash P., Singh B., Kothari D.P., Chandra A., Al-Haddad K., Control of Reduced-Rating Dynamic Voltage Restorer With a Battery Energy Storage System, *IEEE Transactions on Industry Applications*, 50 (2), 1295-1303, 2014.
  20. Kesler M., Ozdemir E., Synchronous-Reference-Frame-Based Control Method for UPQC Under Unbalanced and Distorted Load Conditions, *IEEE Transactions on Industrial Electronics*, 58 (9), 3967-3975, 2011.
  21. Al-Hadidi H.K., Gole A.M., Jacobson D.A., A novel configuration for a cascade inverter-based dynamic voltage restorer with reduced energy storage requirements, *IEEE Transactions on Power Delivery*, 23 (2), 881-888, 2008.
  22. Sadigh A.K., Smedley K.M., Fast and precise voltage sag detection method for dynamic voltage restorer (DVR) application, *Electric Power Systems Research*, 130, 192-207, 2016.
  23. Asiminoaei L., Blaabjerg F., Hansen S., Evaluation of harmonic detection methods for active power filter applications, *IEEE APEC 2005: Twentieth Annual IEEE Applied Power Electronics Conference and Exposition*, New York-ABD, 635-641, 6-10 Mart, 2005.
  24. Latran M.B., Teke A., A novel wavelet transform based voltage sag/swell detection algorithm, *International Journal of Electrical Power & Energy Systems*, 71, 131-139, 2015.