



A new operational amplifier model using a memristor emulator circuit and application to a phase-shifted oscillator circuit

İshak Parlar*^{ORCID}, M. Nuri Almalı^{ORCID}

Department of Electrical and Electronics Engineering, Faculty of Engineering, Van Yüzüncü Yıl University, 65040, Tuşba, Van, Türkiye

Highlights:

- The internal structure of the traditional operational amplifier has been redesigned using the memristor emulator circuit.
- New parameter values of the memristor based operational amplifier model have been determined.
- Significant improvements have been achieved in the oscillation settling and start times of the phase shifted oscillator circuit designed using the novel operational amplifier model.

Keywords:

- Operational amplifier (op-amp)
- LDDTM emulator model
- Phase shift oscillator
- Fast fourier transform
- Frequency regions

Article Info:

Research Article
Received: 04.11.2022
Accepted: 24.12.2023

DOI:

10.17341/gazimmfd.1199645

Correspondence:

Author: İshak Parlar
e-mail:
ishakparlar@yyu.edu.tr
phone: +90 552 013 9653

Graphical/Tabular Abstract

By redesigning the traditional operational amplifier (741 family) element with the memristor emulator circuit realized with the linear dopant drift TiO_2 memristor (LDDTM) emulator model, the optimized operating conditions and states were determined by numerical analysis and simulation studies. Frequency, unit, switching and electrical characteristic tests have been carried out in order to design operational amplifier model and achieve the ideal operating points. The novel op-amp model is compared with the traditional op-amp model. The phase shift oscillator (PSO) circuit implemented using the novel op-amp, oscillating start time, oscillating band settling time, fast fourier transform (FFT) analysis and output parameters were examined and compared with the oscillator circuit designed with the traditional op-amp model. In addition, the efficiency of these circuits has been integrated with the application circuits and the reliability of the novel model has been verified by the results. The op-amp model designed using the memristor that motivates this study is shown in Figure A.

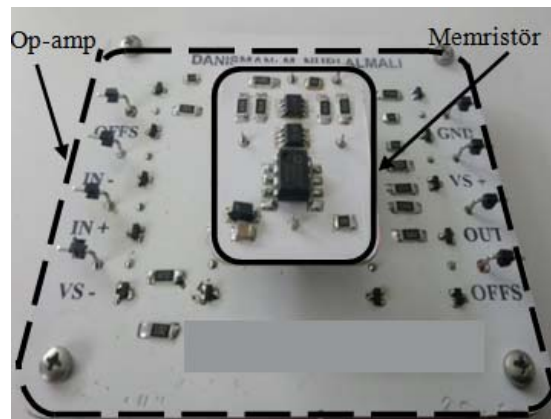


Figure A. Memristor-based opamp circuit and experimental setup

Purpose: With the novel new op-amp model, it is to redesign the phase shift oscillator circuit and to improve the oscillating start time and oscillating band settling time.

Theory and Methods: Test parameters were performed in Matlab/Simscape and Pspice circuit drawing programs using the linear dopant drift TiO_2 memristor (LDDTM) emulator model. The optimized operating conditions and values were presented in the experimental setup.

Results: In phase shift oscillator circuit simulations, it has been seen that the fundamental frequency is 3248Hz for traditional op-amp model simulation and approximately 3236Hz for op-amp simulation model designed using memristor. The difference of about 0.37% with the fundamental frequency is due to the unpredictable simulation parameters of the op-amp. In the phase shift oscillator circuit realized with the op-amp simulation model novel in the study, it was observed that there was an improvement of approximately 37% in the oscillation settling time. In addition, the oscillator circuit of the novel op-amp and conventional op-amp models, not only in the mid-frequency region, but also in the lowest and highest frequency regions where they can operate have been determined.

Conclusion: The expansion of the frequency regions of the phase shift oscillator realized with the novel op-amp model has been calculated and these regions have been presented in detailed tables. Thanks to the model parameters that can be preferred according to the purpose of use, the novel phase shift oscillator model will shed light on other future analog circuit studies.



Memristör taklit devresi kullanılarak yeni bir işlemsel yükselteç modeli ve faz kaydırmalı osilatör devresine uygulanması

İshak Parlar*^{ID}, M. Nuri Almalı^{ID}

Van Yüzüncü Yıl Üniversitesi, Mühendislik Fakültesi, Elektrik-Elektronik Mühendisliği Bölümü, 65040, Tuşba, Van, Türkiye

Ö N E Ç I K A N L A R

- Geleneksel işlemsel yükseltecin iç yapısı, memristör taklit devresi kullanılarak yeniden tasarlanmıştır
- Memristör tabanlı işlemsel yükselteç modelinin yeni parametre değerleri belirlenmiştir
- Önerilen osilatör devresinin osilasyona başlama ve oturma zamanlarında önemli iyileştirmeler elde edilmiştir

Makale Bilgileri

Araştırma Makalesi

Geliş: 04.11.2022

Kabul: 24.12.2023

DOI:

10.17341/gazimmfd.1199645

Anahtar Kelimeler:

İşlemsel yükselteç,
DTSHM taklit devresi
modeli,
faz kaydırmalı osilatör,
hızlı fourier dönüşümü,
frekans bölgeleri

ÖZ

Bu çalışmada, geleneksel işlemsel yükselteç (741 ailesi) devre elemanının iç yapısı doğrusal TiO₂ sürüklenme hızlı memristör (DTSHM) emulatör modeli ile yeniden tasarlanarak yeni bir op-amp modeli oluşturulmuştur. Önerilen bu op-amp modelinin optimize edilmiş çalışma koşulları ve durumları yeniden belirlendi. RC osilatörlerinden biri olan faz kaydırmalı osilatör (FKO) devresinde yükseltici eleman olarak memristör tabanlı op-amp modeli kullanılmıştır. Önerilen yeni FKO ile salınım başlama zamanı, yerleşme zamanı, hızlı fourier dönüşümü (FFT) analizi ve bunların çıkış parametreleri üzerindeki etkileri hem deneysel hem de simüle edilmiştir. Bu çalışmada önerilen yeni osilatör modeli, sadece orta frekans bölgesinde değil, aynı zamanda düşük ve yüksek frekans bölgelerinde de detaylı olarak değerlendirilmektedir. Ayrıca bu devrelerin verimliliği uygulama devreleri ile entegre edilmiş ve önerilen op-amp modelinin doğruluğu ve uygulanabilirliği teorik olarak kapsamlı bir şekilde çalışılmış ve deneysel ve simülasyon sonuçları ile desteklenmiştir. Son olarak önerilen op-amp modeli ile gerçekleştirilen osilatör devrelerinin hem simülasyonu hem de deneysel sonuçları tablolar halinde detaylı olarak sunulmuştur.

A new operational amplifier model using a memristor emulator circuit and application to a phase-shifted oscillator circuit

H I G H L I G H T S

- The internal structure of conventional operational amplifier has been redesigned using the memristor emulator circuit
- New parameter values of the memristor-based operational amplifier model have been determined
- Significant improvements have been achieved in the starting and settling times of the proposed oscillator circuit

Article Info

Research Article

Received: 04.11.2022

Accepted: 24.12.2023

DOI:

10.17341/gazimmfd.1199645

Keywords:

Operational amplifier (op-amp),
LDDTM emulator model,
phase shift oscillator (PSO),
fast fourier transform (FFT),
frequency regions

ABSTRACT

In this paper, a novel operational amplifier (op-amp) model was created by redesigning the internal structure of conventional op-amp (ua741 family) circuit element with the linear dopant drift TiO₂ memristor (LDDTM) emulator model. The optimized operating conditions and states of this novel op-amp model were determined. The memristor based op-amp model was used as an amplifier element in the phase shift oscillator (PSO) circuit which is one of the RC oscillators. With the novel new phase shift oscillator, the oscillation settling time, start time, fast Fourier transform (FFT) analysis and their effects on the output parameters are investigated both experimentally and simulated. The new oscillator model novel in this study is evaluated in detail not only in the middle frequency region, but also in the high and low frequency regions. In addition, the efficiency of these circuits has been merged with the experimental circuits, and the accuracy and practicality of the novel op-amp model has been comprehensively studied theoretically and supported by simulation and experimental results. Finally, both experimental and simulation results of the oscillator circuits realized with the novel op-amp model are shown in detail in tables.

1. Giriş (Introduction)

Günümüzde memristör elemanın hemen hemen tüm analog devrelere uygulanabilir hale geldiğini görmekteyiz [1-4]. Uygulamada, çoğunlukla emülatör devreleri ile yapılan çalışmalar çoğunluktadır ve Known adlı bir şirket memristör çipini üretmiş ve pazarlamıştır [5]. Ancak, memristör çipli analog çalışmalar henüz mevcut değildir. Özellikle son on yıla baktığımızda memristörün gelişimi hızlı bir ivme kazanmıştır. Yükselteç parçalarında, çıkış katmanlarında ve hatta güç katmanlarında analog veya dijital devrelerin yer aldığını görüyoruz [6-8]. Bu çalışmalar 1971 yılında Chua tarafından başlatılmış ve günümüze kadar devam etmektedir [9]. Bu çalışmalara dikkatle baktığımızda, memristör tabanlı analog osilatörlere yoğun bir ilginin olduğunu görebiliriz. Bu tip osilatör devreleri başta olmak üzere birçok analog devrede memristörler kullanılmaya başlamak üzere [10-12].

Osilatörler, tıpkı bir sinyal üretici gibi sinüs, kare, testere ve üçgen sinyalleri veren elektronik devrelerdir. Kısaca uygun koşullar sağlandığında kendi kendine sinyal üretebilen elektronik bir elemandır. Analog osilatörler, çıkış sinyallerinde harmonikler ve salınımlar üretir [4]. Genellikle analog veya dijital devrelerde üretilen bu sinüsoidal veya sinüsoidal olmayan salınımlar kontrol devrelerinin optimize çalışabilmesi için gerekli tetik sinyallerinin temelini oluştururlar. Bu nedenlerle çalışmanın en büyük motivasyonu, faz kaydırmalı osilatörde osilasyonun başlangıç süresi, oturma süresi ve çıkış parametre değerlerindeki kararsızlıkları optimize etmektir.

Bir analog osilatör devre yapısı, pozitif geri besleme aşaması, yükselteç elemanı, genlik sınırlayıcı ve rezonans devre yapılarının bir kombinasyonudur. Yükselteç elemanları kullanım amacına göre transistörler veya işlemsel yükselteçler tercih edilebilir. Bu çalışmanın konusu açısından işlemsel yükselteçler yükselteç elemanı olarak tercih edilmektedir. Osilatör devrelerinde geri besleme bölgesinde önemli bir özelliğe sahip olan geleneksel op-amp'ların maksimum sinyal işleme hızına göre giriş ve çıkış sinyali tepkileri arasında zaman farkı olabilir. Bu fark, osilasyon başlangıç noktasını, oturma noktasını ve osilasyon frekansının kararlılığını önemli ölçüde etkiler [11, 13, 14]. Bu çalışmada memristörün en önemli işlevi sistemin çalışmasını hızlandırarak işlemsel yükseltecin çıkış tepkilerinin önemli derecede yükseltilmesidir. Memristör kullanılarak yeniden tasarlanan op-amp'ın iç yapısı elektronik devre elemanları ile entegre bir yapıya dönüştürülerek op-amp'ın frekans, birim, elektriksel ve anahtarlar parametreleri önemli ölçüde iyileştirildi [15]. Önerilen bu op-amp ile RC osilatörlerin temel problemlerinden biri olan osilasyonun başlama süresi, osilasyon bandına oturma süresi, frekans kararlılığı ve çalışma aralığını önemli ölçüde iyileştireceği düşünülmüştür. Memristör kullanılarak tasarlanan op-amp ile gerçekleştirilen FKO devresinin önemli yönleri şu şekilde tanımlanabilir:

- Memristör kullanılarak yeniden tasarlanan op-amp modelinin iç yapısının elektronik devre elemanları ile bütünlük bir yapıya dönüştürülmesiyle elektriksel, frekans, birim ve anahtarlama parametrelerinin iyileştirilmesi amaçlandı.
- Önerilen op-amp modeli geleneksel op-amp modeli ile karşılaştırıldığında, FKO'lerin temel problemlerinden olan osilasyona başlama süresi, oturma süresi, frekans kararlılığı ve çıkış parametre tepkilerinin önemli ölçüde azaltılması hedeflendi.
- FKO devresinin osilasyon merkez frekansının kararlılığı, sadece orta frekans bölgesinde değil, aynı zamanda hem düşük hem de yüksek frekans bölgelerinde test edildi.
- Önerilen op-amp modeli ile gerçekleştirilen FKO devresinin doğruluğu ve uygulanabilirliğinin teorik olarak kapsamlı bir şekilde incelendi ve deneysel ve simülasyon sonuçları ile desteklendi.

- Tüm parametreler tek tek incelenerek simülasyon sonuçlarının uygulama sonuçları karşılaştırmalı tablolar halinde sunuldu.
- Kullanım amacına ve yerine göre tercih edilebilecek op-amp model parametreleri bundan sonra oluşturulacak birçok analog ve dijital devre çalışmalarına ilham sağlamak.

Çalışma genel olarak birden fazla bölümde ele alınarak detaylandırıldı. Öncelikle, bölüm 2'de memristör emülatör sistemi, konfigürasyonu ve teorik analizi daha sonra önerilen op-amp modeli ve faz kaydırmalı osilatör devresinin eşitlikleri verildi. Önerilen op-amp modeli ile gerçekleştirilen faz kaydırmalı osilatörün simülasyonu ve deneysel sonuçları Bölüm 3'te ayrıntılı olarak verildi. Son olarak, çalışmanın sonuçları detaylı olarak yorumlandı ve gelecek kapsam önerileri sunuldu.

2. Teorik ve Deneysel Metot (Theoretical and Experimental Method)

2.1. DTSHM Taklit Devresi Modeli (LDDTM Emulator Model)

Chua tarafından yıllar önce geliştirilen emülatör devresi birçok analog devre elemanından oluşmaktaydı [1, 16]. Tasarlanan bu emülatör devresi kullanılan elemanların hassasiyetinden dolayı manyetik akı ve yük arasındaki grafiksel ilişkiyi tam olarak ortaya koyamamaktaydı. Nano ölçekte çalışan bu devre daha sonraki yıllarda daha basitleştirilmiş biçimlere indirgenmeye çalışılmıştır [2, 3, 17-20]. Bu formlardan en yaygın olanı, bir diferansiyel yükselteç, bir entegratör devresi ve bir analog çarpıcıdan oluşan DTSHM emülatör devresi Şekil 1'de gösterilmektedir.

A ve B noktaları arasında sinüzoidal bir voltaj uygulandığında, R_3 direnci üzerindeki gerilim ifadesi Eş.1'deki gibi ifade edilir.

$$v_{R3} = i(t)R_3 \quad (1)$$

Analog sinyal çarpıcının çıkış gerilimi, V_{R3} gerilimine negatif geri besleme olarak eklenir. Böylece, A ve B terminallerindeki memristör emülatörü giriş gerilimi ifadesi Eş. 2'deki gibi elde edilebilir.

$$v_{U2} = v_{in} \frac{-R_2}{R_1} = i(t) \frac{-R_3 R_2}{R_1} \quad (2)$$

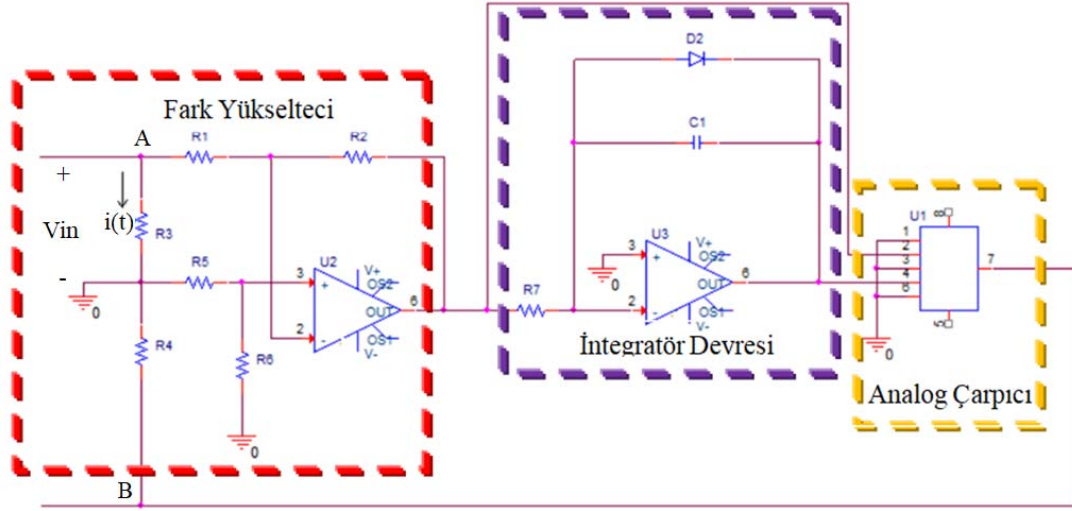
$$v_{Analog\ Çarpıcı} = -\left(\frac{R_2 R_3}{R_1}\right)^2 \frac{1}{R_7 C_1} q(t) i(t)$$

$$v_{mem} = \left(R_3 - \left(\frac{R_2 R_3}{R_1}\right)^2 \frac{1}{R_7 C_1} q(t) \right) i(t)$$

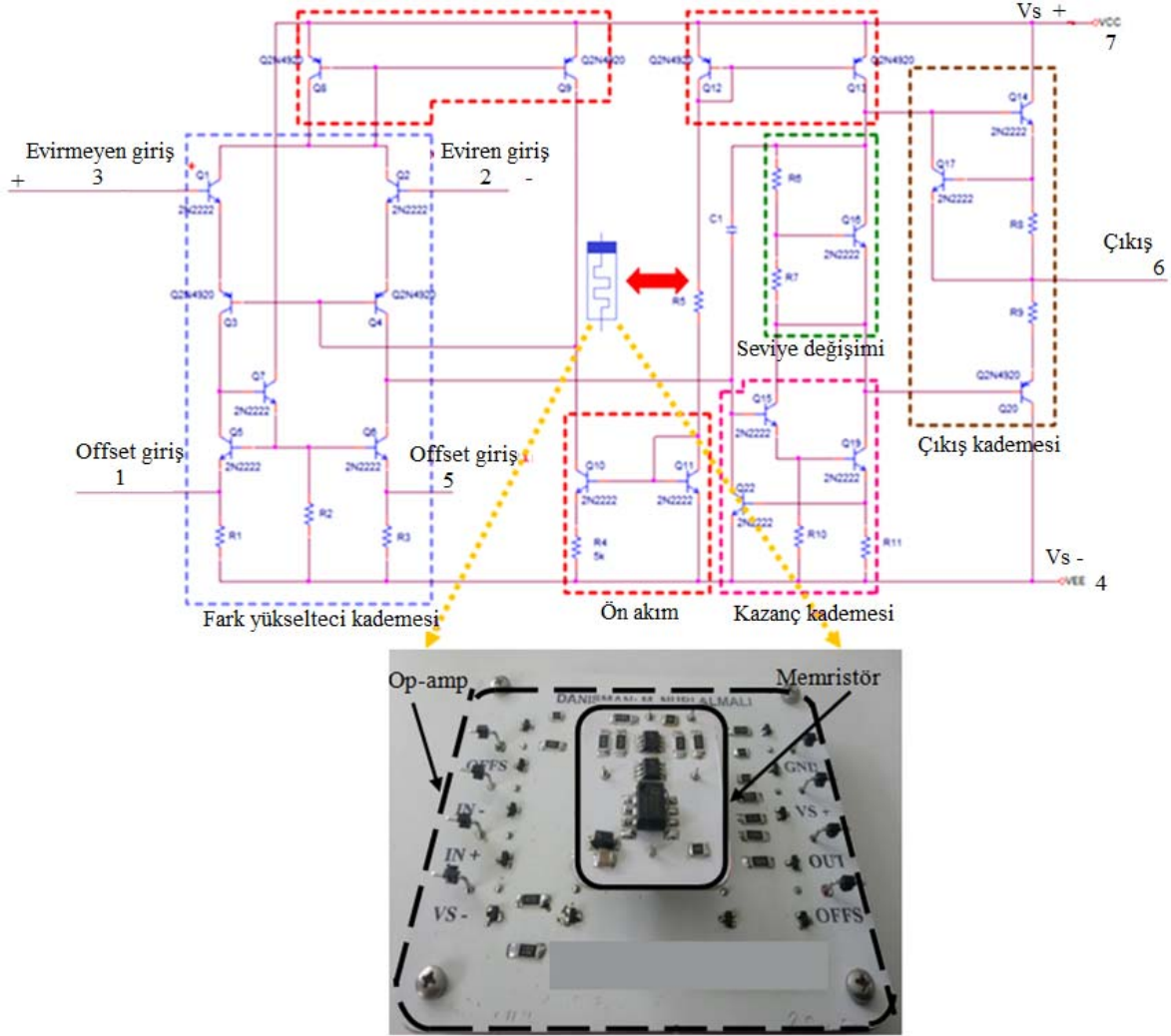
2.2. Önerilen Op-amp Modeli ve Konfigürasyonu (Configuration and The Novel Op-Amp Model)

Bu çalışmada, faz kaydırmalı osilatör devresinin osilasyona başlama ve osilasyon bandına oturma sürelerinin mevcut durumuna göre kısıtlanabilmesi için memristör emülatör devresi önerilmiştir. Bu emülatör devresi faz kaydırmalı osilatör devresindeki en önemli eleman olan işlemsel yükseltecin çalışmasını hızlandırarak faz kaydırmalı osilatörün çalışmasına doğrudan katkı sağlanması hedeflenmiştir. Bu nedenle memristör emülatör devresi işlemsel yükseltecin değişim katmanındaki direnç ile yer değiştirilerek bütünlük bir hale getirilmiştir. Şekil 2'de PSpice paket programında oluşturulan memristör emülatör devresi kullanılarak tasarlanan op-amp devresinin tüm katmanları detaylı olarak gösterilmiştir [21-24].

Bir op-amp'ın iç yapısı genellikle fark yükselticisi, ön akım kazanç, seviye değişimi ve çıkış katmanları olmak üzere 5 temel katmandan oluşur [24-26]. Op-amp iç devresine yerleştirilen memristör emülatör devresinin tepkileri her katmanda tek tek incelenmiştir. Devre



Şekil 1. DTSHM emülatör devre şeması (LDDTM emulator circuit diagram)



Şekil 2. Memristör emülatörü tabanlı op-amp devresi ve deneysel kurulumu (Memristor-based opamp circuit and experimental setup)

bulunan diğer tüm dirençler transistörlerin yük dirençleri olup sistemin kararlılığını ve eğilimleme yapısındaki beta değerlerini optimize etmek için kullanıldığından bu dirençlerin memristör taklit 1966

devresiyle değiştirilmesi sistemin parametre özelliklerini iyileştirmektedir. Memristörün buradaki işlevi akım ve gerilim değişimindeki hızlı değişimi lineer dirençten daha hızlı yaparak giriş

ve çıkış katmanı arasındaki bağlantıyı hızlandırma görevi görmektedir. Bu nedenle sadece seviye değişim katmanındaki R5 direncinin yerine optimum çıkış tepkisini vermesi nedeniyle yerleştirilebileceği belirlenmiştir [15]. Daha sonra hem deneysel hem de simülasyon sonuçlarından memristör emülatör devresinin memristans değeri $39K\Omega$ olarak ölçülmüştür. Bunun için, kesim frekansı bilinen bir alçak geçiren filtre devresinde M-C (1nF) test edilerek memristans değeri bulunmuştur. Çalışma sırasında kullanılan diğer eleman değerleri şekil açıklamalarında detaylı olarak verilmiştir.

Op-amp girişlerindeki (pin 2 ve 3) gerilim farkı V_{in} , Q1 ve Q2 tabanlarında küçük bir diferansiyel akım $i_{in} \approx V_{in}/(2h_{ie}h_{fe})$ neden olur. Bu diferansiyel taban akımı, $i_{in}h_{fe}$ ile her bacakta diferansiyel kollektör akımında bir değişikliğe neden olur. Q1, $g_m = h_{fe}/h_{ie}$ kollektör tarafına girildiğinde, Q15'in tabanındaki akım ifadesi aşağıdaki gibi olur.

$$\begin{aligned} V_{in} &= V_{S^+} - V_{S^-} \\ i_{in} &\approx \frac{V_{in}}{2h_{ie}h_{fe}} \approx I_{C11} \\ I_{B15} &= \frac{V_{in}g_m}{2} \end{aligned} \quad (3)$$

Bu devrede $39K\Omega$ yerine Şekil 1'de devre şeması verilen memristör emülatör devresi yerleştirilmiştir. Önerilen op-amp modelinin giriş ve çıkış parametreleri Eş.2 ve Eş. 3 kullanılarak düzenlenirse Eş.4 elde edilir.

$$\begin{aligned} I_{C11}xM(q) &= V_{mem} = V_{S^+} - V_{S^-} - 2V_{BE}, V_S = \pm 20V \\ I_{C11} &= \frac{V_{mem}}{\left(\left(R_3 - \left(\frac{R_2R_3}{R_1} \right)^2 \frac{1}{R_7C_1} \right) q(t) \right)}; i_{mem} \approx I_{C11} \end{aligned} \quad (4)$$

Daha sonra çıkış gerilim ifadesi Eş.5'teki gibi türetilir.

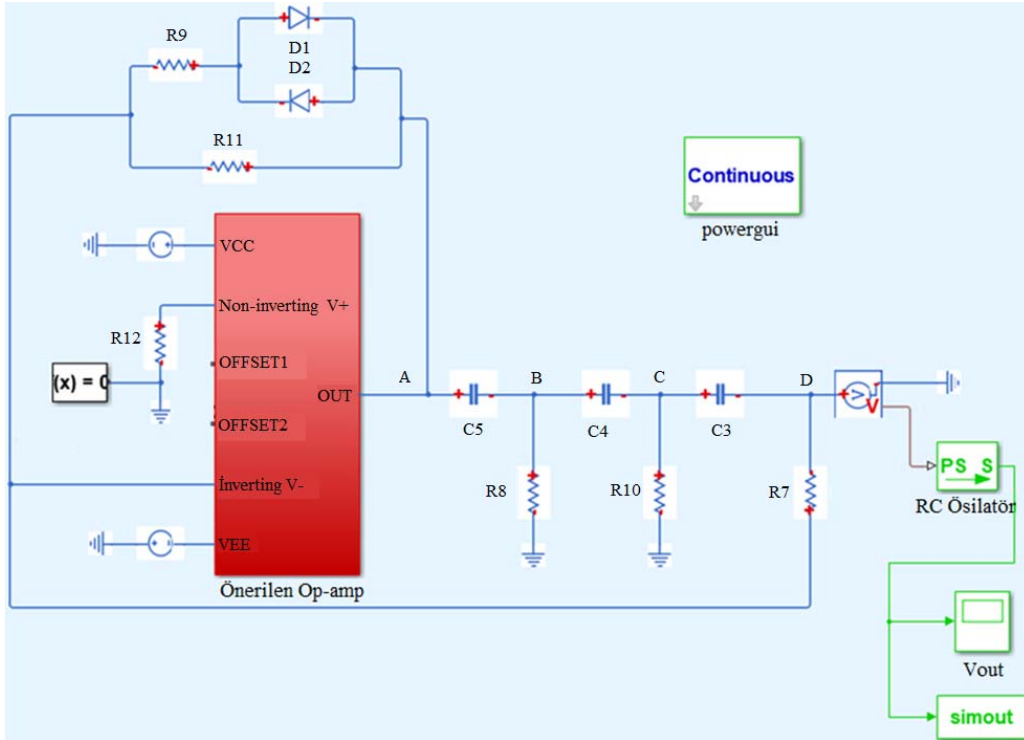
$$\begin{aligned} V_{CB16} &\approx 0.45V \Rightarrow V_{CE16} \approx |V_{BE14} - V_{BE20}| \approx 1.0V \\ I_{R4.5K} - I_{R7.5K} &\approx I_{B16} \\ V_{C1K15} &= |V_{BE14} - V_{BE20}| + R_{50\Omega}I_{E20} - R_{25\Omega}(\beta I_{B14} - I_{B17}) \\ V_{C1K15} &= |V_{BE14} - V_{BE20}| + R_{50\Omega}I_{E20} \\ &\quad - R_{25\Omega}(\beta(I_{C11} - I_{B16} - I_{C17}) - I_{B17}) \end{aligned} \quad (5)$$

Eş.6 ifadesi, Eş.4 ve Eş.5'teki memristör akım ve gerilim ifadeleri birbiri cinsinden dönüştürülerek ve yerlerine yazılarak elde edilebilir [15].

$$\begin{aligned} V_{C1K15} &= |V_{BE14} - V_{BE20}| + R_{50\Omega}I_{E20} \\ &\quad - R_{25\Omega} \left(\beta \left(\frac{V_{mem}}{\left(\left(R_3 - \left(\frac{R_2R_3}{R_1} \right)^2 \frac{1}{R_7C_1} \right) q(t) \right)} - I_{B16} - I_{C17} \right) - I_{B17} \right) \end{aligned} \quad (6)$$

2.3. Faz Kaydırmalı Osilatör (Phase shift oscillator)

Osilatörler, günümüzde kullandığımız tüm haberleşme araçları mevcut olmakla birlikte özellikle kontrol sistemleri, AM alıcılar, AM vericiler, FM alıcılar ve FM vericiler gibi pek çok elektronik alanda kullanılıyor. RC elemanı ile gerçekleştirilen faz kaydırmalı osilatör düşük frekans girişine sahip ve kararlı tepki oluşturacak neredeyse tüm analog çalışmalarda kendine yer bulmaktadır. Fazları kademeli olarak kaydırma mantığına dayanan bu osilatör çeşidi diğer osilatörlerden farklı olarak fazı tek seferde kaydırmaması açısından önem arz etmektedir. Önerilen op-amp ile tasarlanan faz kaydırmalı osilatör devresi, devrenin osilasyona başlama noktasını, osilasyon bandında ayar süresini ve çıkış yanlımlarını iyileştirmek için önerilmiştir [27-32]. Önerilen faz kaydırmalı osilatör devresinin sayısal analizleri detaylı olarak elde edilmiştir. Bir memristör kullanılarak tasarlanan op-amp ile gerçekleştirilen faz kaydırmalı osilatör devresinin Simulink/Simscape programındaki devre şeması Şekil 3'te gösterilmiştir. Bu devre üzerinden tüm parametre testleri gerçekleştirilmiştir.



Şekil 3. Önerilen op-amp simulink modeli ile gerçekleştirilen faz kaydırmalı osilatör devresi (Phase shift oscillator circuit realized with the novel op-amp simulink model)

Yukarıdaki devrede A-D noktaları arasındaki özdeş direnç ve kapasitör değerleri seçilerek sistemin kararlı halde çıkış vermesi sağlanmıştır. Aynı zamanda sistemin eşitlikleri daha sade hale getirilmesi amaçlanmıştır. D1-D2 diyotları ise, uygulama devrelerinde sistemin giriş ve çıkışı arasında izole görevi görmesi sağlanmıştır. Powergui bloğu kullanılarak sistemin tüm parametre testleri benzetimi yapılan bu devre üzerinden ilerlemiştir.

Transfer fonksiyonu, çıkış frekansı ve osilasyon koşulu için gerekli denklemleri elde etmek için faz kaydırmalı osilatör devresinin R-C çiftlerine Kirchoff gerilim kanunu (KKG) uygulandı. Hesaplamaları kolaylaştırmak için kapasitör ve direnç değerleri ($C_1, C_2, C_3 = C$) ve ($R_1, R_2, R_3 = R$) eşit seçilmiştir. Eş.7-10, ifadeleri sırasıyla bu model referans alınarak türetilmiştir.

$$V_{giris} = \left(R_1 + \frac{1}{sC_1} \right) I_1 - R_1 I_2 \quad (7)$$

$$R_1 I_1 = \left(2R_2 + \frac{1}{sC_2} \right) I_2 - R_2 I_3 \quad (8)$$

$$R_2 I_2 = \left(2R_3 + \frac{1}{sC_3} \right) I_3 \quad (9)$$

$$V_{cikis} = R_3 I_3 \quad (10)$$

Üçüncü mertebeden sistemin transfer fonksiyonunu elde etmek için yukarıdaki denklemler çözülerek Eş.11 elde edilmiştir.

$$\frac{V_{cikis}}{V_{giris}} = \frac{1}{\left(1 + \frac{1}{sR_1C_1} \right) + \left(2 + \frac{1}{sR_2C_2} \right)^2 - \left(3 + \frac{2}{sR_3C_3} \right)} \quad (11)$$

s düzleminden jw düzlemine geçerek ve Eş.11 ifadesini tekrar ele alırsak, transfer fonksiyonunun sadeleştirilmiş hali Eş. 12'deki gibi görünür.

$$\frac{V_{cikis}}{V_{giris}} = \frac{1}{\left(1 - \frac{5}{(wR_1C_1)^2} \right) - j \left(\frac{6}{(wR_3C_3)} - \frac{1}{(wR_2C_2)^2} \right)} \quad (12)$$

Barkhausen kararlılık kriterine göre toplam faz kaymasının sıfır olması gerektiğinden, transfer fonksiyonunun imajinel kısmı sıfıra eşit olmalıdır. Eş. 12'den imajinel tarafı sıfıra eşitlediğimizde Eş.13 elde edilir.

$$6(wRC)^2 = 1 \rightarrow f = \frac{1}{2\pi RC\sqrt{6}} \quad (13)$$

Eş. 12 ifadesi, Eş. 13'ye göre düzenlenip yeniden hesaplandığında, elde edilen ifade aşağıdaki gibi olur.

$$\frac{V_{cikis}}{V_{giris}} = \frac{1}{\left(1 - \frac{5}{(wRC)^2} \right)} = -\frac{1}{29} \quad (14)$$

$\beta A = 1$ olan Barkhausen kararlılık kriterini sağlamak için sistemin kapalı çevrim kazancı en az ≥ -29 olmalıdır. Memristörün direnci zamanla değiştiğinden, devrenin çıkış frekansını belirlemek için Eş. 13 ifadesi kullanılmıştır.

3. Bulgular (Results)

3.1. Sonuçların Analizi ve Performans Değerlendirmesi (Result analysis and performance evaluation)

Şekil 4'te önerilen op-amp modeli ve geleneksel op-amp modeli ile gerçekleştirilen faz kaydırmalı osilatör devrelerinin sırasıyla çıkış tepkileri incelenmiştir. Çalışmada önerilen op-amp simülasyon modeli ile gerçekleştirilen faz kaydırmalı osilatör devresinde,

osilasyona oturma süresinde ciddi bir iyileşme olduğu gözlemlenmiştir.

Önerilen op-amp tabanlı faz kaydırmalı osilatörün osilasyona başlama süresi ve oturma süreleri, Şekil 4'te yaklaşık olarak orta frekans bölgelerindeki geleneksel opamp tabanlı osilatör devresi ile karşılaştırılmıştır. Aynı merkez osilasyon frekansına sahip oldukları Şekil 5'te gösterilmiştir. Dolayısıyla, 0.05 saniyede tamamlanan çevrim sayısı Şekil 4'te karşılaştırılmamıştır. Bu şekilde ifade edilmek istenen, sadece orta frekans bölgesinde osilasyonun oturma süresi ile osilasyona başlama zamanının karşılaştırılmasıdır. Benzer döngüleri tamamlamak bu süreler için orta frekans bölgesinde doğrudan bir ilişki oluşturmamaktadır. Bu sürelere etki eden bazı dış etkenler olmakla birlikte, kullanılan yükseltiç, kararlılık kriteri ve pozitif geri besleme ana etkenlerdir.

Şekil 4b'de op-amp modelinin iç yapısının karmaşıklığı, başlangıç durum değerleri ve kapasitif etkiler gibi birçok fiziksel faktör nedeniyle çıkış yanıtında çok kısa bir süre (250µs) için artış olması beklenen bir sonuç olarak karşımıza çıkmıştır. Op-amp parametreleri üzerinden özellikle metasezgisel optimizasyon yöntemleri kullanılarak bu süreyi azaltmak hatta ortadan kaldırmak mümkün hale gelebilmektedir. Ayrıca sistemi belli bir gerilim sınırları içerisinde tutan ya da saturasyona sokan, sigorta görevi gören devreler kullanılarak ani gerilim yükselmesinin devredeki diğer pasif ve aktif devre üzerinde olumsuz etkileri önlenmektedir. Şekil 4c ve Şekil 4d'de geleneksel op-amp modeline göre osilasyona başlama zamanına bakıldığında 2 kat daha önce oturduğu görülmüştür. Ayrıca osilasyonun ilk başlama noktasından sonra osilasyon bandına oturma sürelerinde 3 kata varan bir iyileşme olduğu ortaya çıkmıştır.

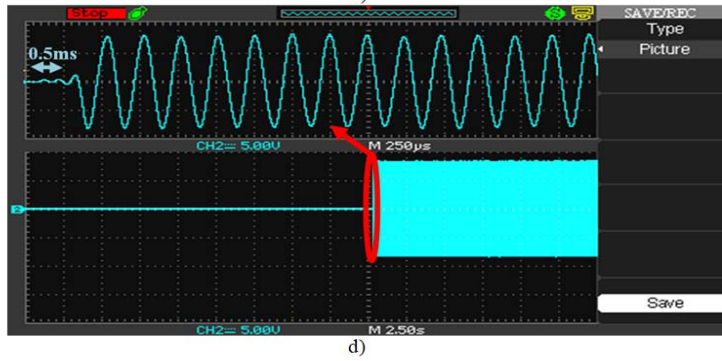
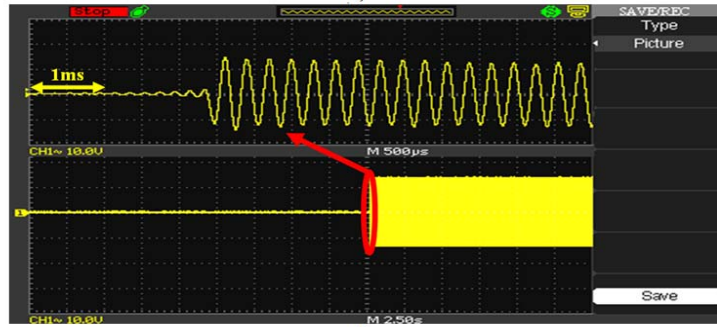
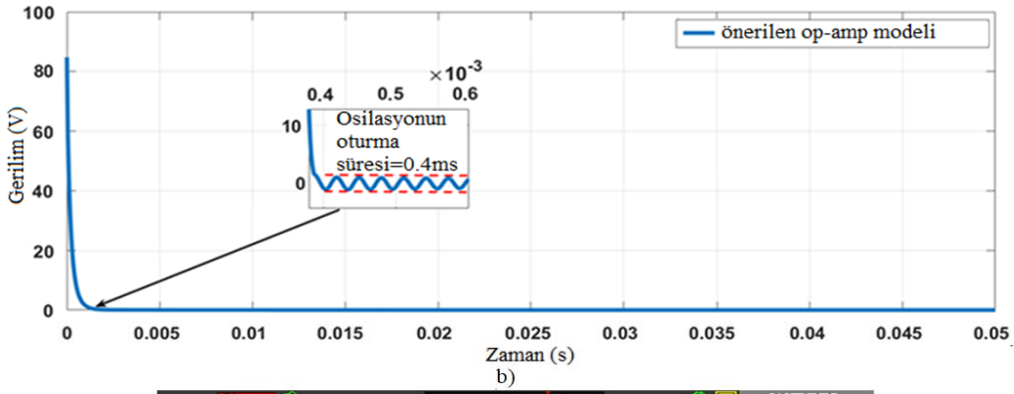
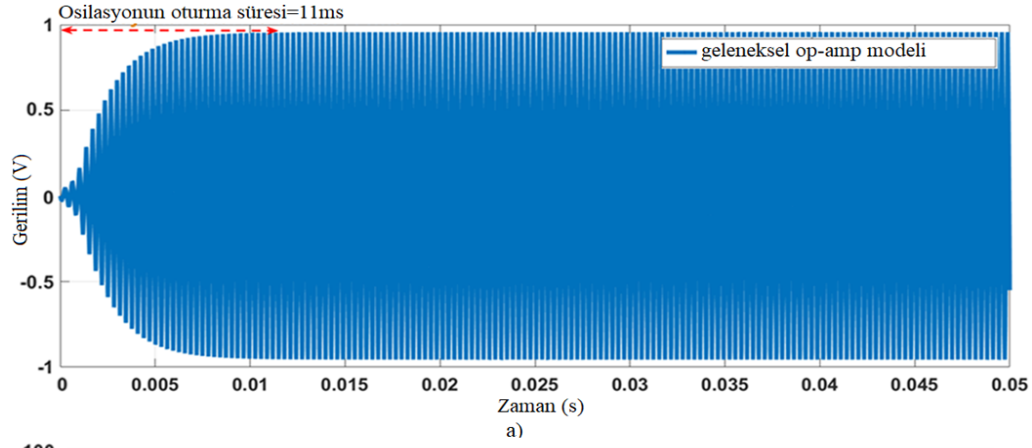
Orta frekanslarda osilasyona başlama ve osilasyon bandına oturma süreleri baz alındığında önerilen op-amp modelinin, bu sürelerin geleneksel op-amp modelinden önemli ölçüde daha kısa olduğu gözlemlenmiştir. Ayrıca, Şekil 5'te, faz kaydırmalı osilatör devresi için orta frekans bölgesindeki her iki op-amp modelinin frekans tepkileri de tartışılmıştır.

Önerilen op-amp modelinin faz kaydırmalı osilatör devresi üzerindeki etkileri daha geniş bir frekans aralığında da incelenmiştir. Bu nedenle her iki modelin düşük frekans aralığındaki ($\leq 10\text{Hz}$) osiloskop çıkışları Şekil 6'da detaylı olarak verilmiştir.

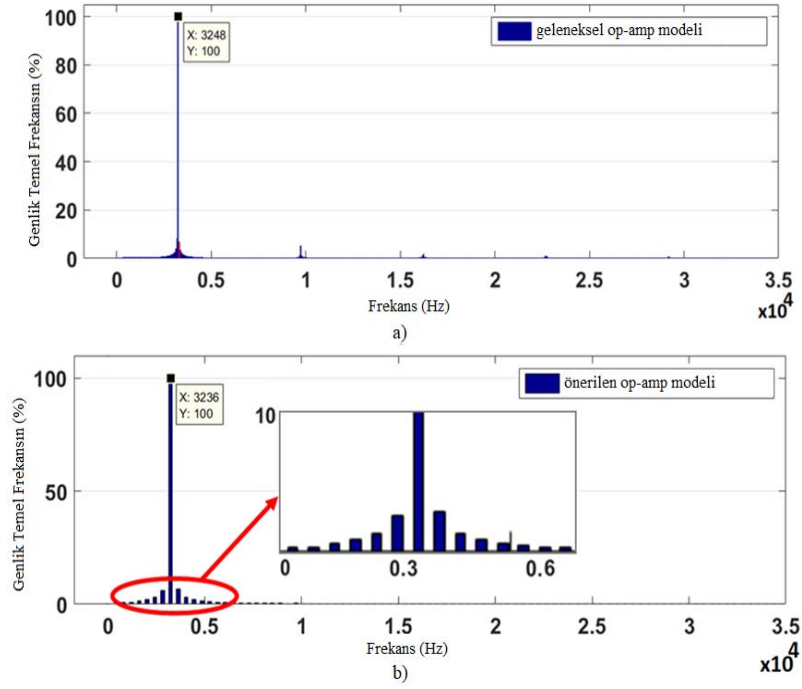
Geleneksel op-amp modeline baktığımızda düşük frekans bölgelerinde osilasyonu başlatmak için gerekli tepkinin, periyodik ve kararlı bir çıkış sinyalinin oluşmadığı görülmektedir. Önerilen op-amp modelinde, kısmi girişim olmakla birlikte periyodik ve sürekli bir sinüzoidal sinyalin oluştuğu gözlemlenmiştir. Osiloskop problemlerinin çok düşük frekans aralığı ve hassasiyeti doğal olarak parazit oluşumunu tetiklediği de göz önüne alınmıştır.

Şekil 7'de her iki op-amp modelinin yüksek frekans aralığındaki ($\approx 1\text{MHz}$) osiloskop çıkışları detaylı olarak verilmiştir. Burada her iki op-amp modelin maksimum salınım frekansları test edilmiştir.

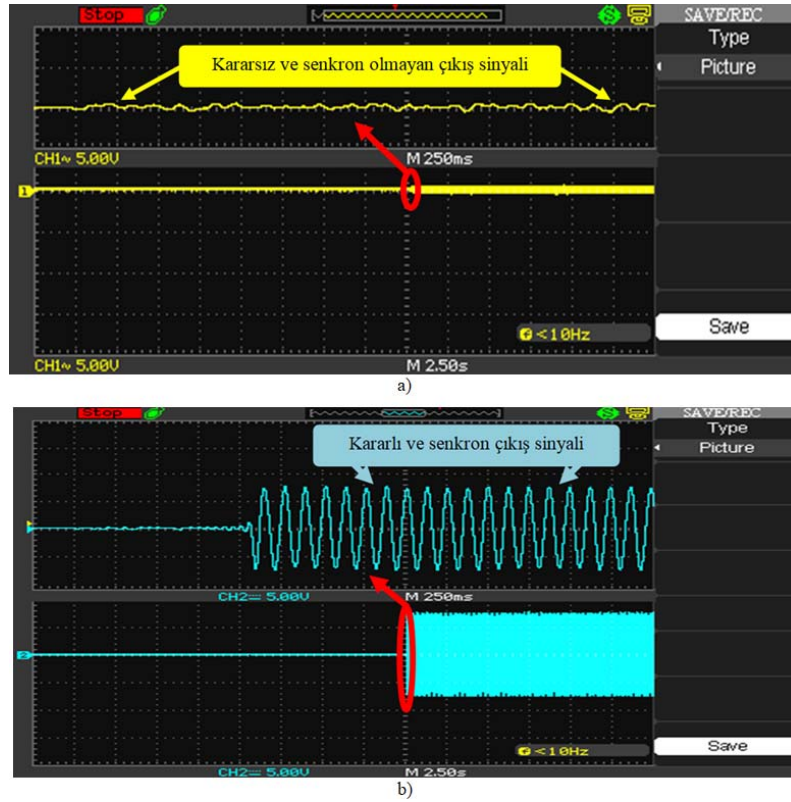
Yukarıdaki şekilde, her iki op-amp modelinin osilasyon frekansları, yüksek frekans noktasında test edilmiştir. Burada geleneksel bir op-amp modeli ile gerçekleştirilen faz kaydırmalı osilatör devresinde çıkış sinyalinin sürekli olduğu ancak periyodik olmadığı ve kararsız olduğu görülmüştür. Önerilen op-amp modeli ile gerçekleştirilen faz kaydırmalı osilatör devresinde ise çıkış sinyalinin periyodik ve sürekli olduğu gözlemlenmiştir. Yüksek frekanslarda oluşabilecek gerilim kazancındaki düşüşler ise harici bir yükselteç devresi ile ortadan kaldırılması mümkün hale gelmektedir. Ayrıca yüksek frekanslarda oluşabilecek kapasitif etkilerin kısmen sistemde gerilim düşmelerine ve parazite neden olabileceği göz önüne alınmıştır.



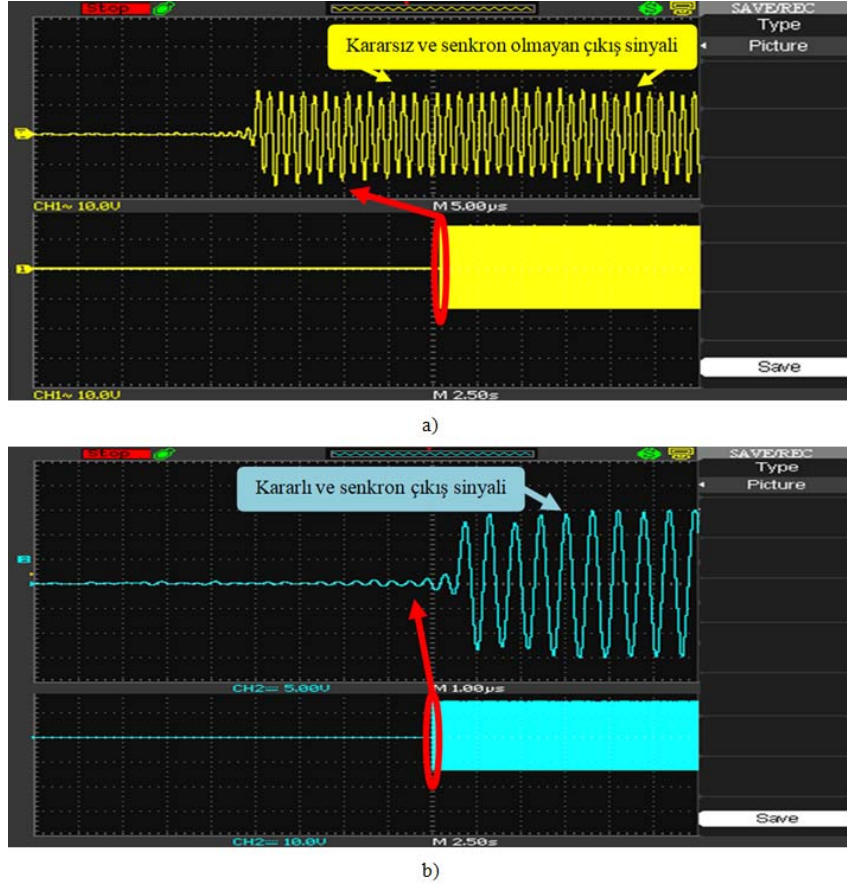
Şekil 4. Faz kaydırmalı osilatör devresinin orta frekans bölgelerindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu
(Experimental results of the phase shift oscillator circuit in middle frequency regions; a) result of experimental with conventional op-amp model and b) result of experimental with the novel op-amp model)



Şekil 5. Farklı op-amp modellerinin faz kaydırmalı osilatör üzerindeki FFT (Fast Fourier Transform) tepkileri; a) geleneksel op-amp benzetim modeli ve b) önerilen op-amp benzetim modeli (nominal test şartlarında) ($R_1 = R_2 = R_3 = 20K\Omega$, $C_1 = C_2 = C_3 = 1nF$) FFT (Fast Fourier Transform) responses of different op-amp models on a phase shift oscillator; a) conventional op-amp simulation model and b) novel op-amp simulation model (at nominal test conditions) ($R_1 = R_2 = R_3 = 20K\Omega$, $C_1 = C_2 = C_3 = 1nF$)



Şekil 6. Faz kaydırmalı osilatör devresinin düşük frekans bölgelerindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu (Experimental results of the phase shift oscillator circuit in low frequency regions; a) result of experimental with conventional op-amp model and b) result of experimental with the novel op-amp model)



Şekil 7. Faz kaydırmalı osilatör devresinin yüksek frekans bölgelerindeki uygulama sonuçları; a) geleneksel op-amp modeli ile gerçekleştirilen uygulama sonucu ve b) önerilen op-amp modeli ile gerçekleştirilen uygulama sonucu (Experimental results of the phase shift oscillator circuit in high frequency regions; a) result of experimental with conventional op-amp model and b) result of experimental with the novel op-amp model)

Tablo 1. Önerilen op-amp ve geleneksel op-amp modellerinin faz kaydırmalı osilatör üzerindeki frekans bölgeleri (Frequency regions of the novel op-amp and conventional op-amp models on phase shift oscillators)

Osilatör Modeli		Frekans Aralığı											
		Alçak (Hz)				Orta (KHz)				Yüksek (MHz)			
		4	8	10	20	1	2	3	4	0,8	1	1,6	2
Geleneksel faz kaydırmalı osilatör	Benzetim	x	✓	✓	✓	✓	✓	✓	✓	✓	✓	x	x
	DeneySEL	x	x	x	✓	✓	✓	✓	✓	✓	✓	x	x
Önerilen faz kaydırmalı osilatör	Benzetim	x	✓	✓	✓	✓	✓	✓	✓	✓	✓	✓	x
	DeneySEL	x	x	✓	✓	✓	✓	✓	✓	✓	✓	✓	x

Ayrıca önerilen op-amp ve geleneksel op-amp modellerinin her iki osilatör devresi üzerindeki sadece orta frekans bölgesinde değil, aynı zamanda alçak ve yüksek frekans bölgelerindeki sonuçları Tablo 1'de detaylı olarak verilmiştir.

Tablo 1'de ifade edilen durumlar geleneksel ve önerilen faz kaydırmalı osilatörlerin kararlı çıkış tepkisi verip vermediği bölgeleri göstermektedir. Frekans değeri yazılmayan yerler ara frekans bölgelerini ölçekli olarak ifade etmektedir.

4. Simgeler (Symbols)

μ	: 741 ailesi kodu
C_n	: Osilatör devre sıralı kapasitörü
M	: Memristans katsayısı
R_n	: Osilatör devre sıralı direnci
V_{BE}	: Yükselticinin beyz-emiter gerilimi

5. Sonuçlar (Conclusions)

Önerilen op-amp modelinin performans ve verimini ölçmek için RC osilatörlerinden biri olan faz kaydırmalı osilatör devresi tercih edilmiştir. Farklı op-amp modelleri ile gerçekleştirilen faz kaydırmalı osilatör devresi simülasyonları yapıldığında, temel frekansın geleneksel faz kaydırmalı osilatör için 3248Hz ve önerilen op-amp ile gerçekleştirilen faz kaydırmalı osilatör simülasyon modeli için ise yaklaşık 3236Hz olduğu görülmektedir. Merkez frekans noktalarında yakın sonuçların çıkması simülasyon sonuçlarının aynı eleman değerleri ile benzer tepkiler verdiği ve önerilen modelin kararlı çalıştığını göstermiştir. Temel osilasyon frekansıyla yaklaşık %0.37'lik farkın meydana gelmesinin ise, op-amp'in öngörülemez simülasyon parametrelerinden kaynaklandığı tespit edilmiştir. Simülasyon programının adım büyüklüğü hassasiyetinin seçimi, ODE fonksiyonu, devrede kullanılan direnç, kapasitör ve diyot gibi pasif devre elemanlarının başlangıç değerleri, op-amp modelindeki

yaklaşık 20 civarındaki transistörlerin beta değerleri gibi parametreler sistemin çalışmasını etkileyen faktörler olarak belirlenmiştir. Çalışmada önerilen op-amp simülasyon modeli ile gerçekleştirilen faz kaydırmalı osilatör devresinde, orta frekans bölgesinde osilasyona başlama süresinde yaklaşık %37'lik bir iyileşme olduğu gözlemlenmiştir. Ayrıca önerilen op-amp ve geleneksel op-amp modelleri kullanılarak gerçekleştirilen faz kaydırmalı osilatör devresinde sadece orta frekans bölgesi değil, çalışabilecekleri düşük ve yüksek frekans bölgeleri de belirlenmiştir. Önerilen op-amp modeli ile her iki osilatörün çalışabileceği frekans bölgelerinin genişlediği hesaplanmış ve bu bölgeler detaylı tablolar halinde sunulmuştur.

Sonuç olarak, tüm parametreler tek tek incelenip değerlendirildiğinde simülasyon sonuçlarının uygulama sonuçları ile benzer olduğu görülmüştür. Kullanım amacına ve yerine göre tercih edilebilecek önerilen faz kaydırmalı osilatör devreleri sayesinde bundan sonra oluşturulacak diğer analog osilatör devre çalışmalarına ilham vereceği kaçınılmaz olarak görülmektedir.

Kaynaklar (References)

- Mutlu R., Karakulak E., Memristor-Based Phase Shifter. In 2018 2nd International Symposium on Multidisciplinary Studies and Innovative Technologies (ISMSIT), 1-5, 2018, IEEE.
- Muthuswamy B., Implementing memristor based chaotic circuits. International Journal of Bifurcation and Chaos, 20 (05), 1335-1350, 2010.
- Ranjan R.K., Sagar S., Roushan S., Kumari B., Rani N., Khateb F., High-frequency floating memristor emulator and its experimental results. IET Circuits, Devices & Systems, 13 (3), 292-302, 2019.
- Westra J. R., Verhoeven C. J., Van Roermund A. H., Oscillators and Oscillator Systems, 2000, Kluwer.
- Ostrovskii, V., Fedoseev, P., Bobrova, Y., Butusov, D., Structural and Parametric Identification of Known Memristors. Nanomaterials, 12 (1), 63, 2021.
- Soni K., & Sahoo S., A Review On Different Memristor Modeling And Applications. In 2022 International Mobile and Embedded Technology Conference (MECON), 688-695, 2022, IEEE.
- Marani R., Gelao G., Perri A. G., A review on memristor applications. arXiv preprint arXiv:1506.06899, 2015.
- Li Z., Yu D., Ye Z., Iu H. H., Fernando T., Memristor-based logic gate and its application in pulse train controlled Buck converter. International Journal of Circuit Theory and Applications, 2022.
- Chua L., Memristor-the missing circuit element. IEEE Transactions on Circuit Theory, 18 (5), 507-519, 1971.
- Elsamman A. H., Radwan A. G., Madian A. H., Resistorless memristor based oscillator. In 2014 26th International Conference on Microelectronics (ICM), 168-171, 2014, IEEE.
- Tsuzuki Y., Adachi T., Zhang J. W., Fast start-up crystal oscillator circuits. In Proceedings of the 1995 IEEE International Frequency Control Symposium (49th Annual Symposium), 565-568, 1995, IEEE.
- Ghosh M., Singh A., Borah S. S., Vista J., Ranjan A., & Kumar A., 2022, MOSFET-Based Memristor for High-Frequency Signal Processing. IEEE Transactions on Electron Devices, 69 (5), 2248-2255, 2022.
- Robinson F.N.H. Ockendon H., A pure sine-wave oscillator with a fast settling time. European Journal of Applied Mathematics, 9 (2), 95-104, 1998.
- Toker A., Çiçekoğlu O., Kuntman H., On the oscillator implementations using a single current feedback op-amp. Computers & Electrical Engineering, 28 (5), 375-389, 2002.
- Parlar I., Almalı M. N., Comparison of the output parameters of the memristor-based op-amp model and conventional op-amp model. Journal of Electronic Testing, 28 (2), 131-143, 2022.
- Mutlu R., Karakulak E., A Memristor (Memory Resistor) Emulator Circuit that can Be used in Engineering Education. Electrical Electronics Computer Engineering Education Symposium, 2009.
- Sözen H., Çam U., New memristor emulator circuit using OTAs and CCII's. In 2015 9th International Conference on Electrical and Electronics Engineering (ELECO), 10-14, 2015, IEEE.
- López-Sánchez C., Carrasco-Aguilar M. A., Muñiz-Montero C., A 16Hz–160kHz memristor emulator circuit. AEU-International Journal of Electronics and Communications, 69 (9), 1208-1219, 2015.
- Vista J., Ranjan A., A simple floating MOS-memristor for high-frequency applications. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 27 (5), 1186-1195, 2019.
- Kim H., Sah M. P., Yang C., Cho S., Chua L. O., Memristor emulator for memristor circuit applications. IEEE Transactions on Circuits and Systems I: Regular Papers, 59 (10), 2422-2431, 2012.
- Jung W., Op-Amp applications handbook, 2015, Newnes.
- Mancini R., Op amps for everyone: design reference, 2003, Newnes.
- Boylestad R. L., Louis N., Electronic Devices and Circuit Theory, Palme Publishing, 10th Edition, 2015, Ankara.
- Information D., Schematic S., μ A741 general-purpose operational amplifiers, Texas Instruments 2018.
- Huijsing J.H., Design and applications of the operational floating amplifier (OFA): The most universal operational amplifier. Analog Integrated Circuits and Signal Processing, 4 (2), 115-129, 1993.
- Kapil A., Shah A., Agarwal R., Sharma S., Analysis and Comparative Study of Different Parameters of Operational Amplifier Using Bipolar Junction Transistor and Complementary Metal Oxide Semiconductor Using Tanner Tools. International Journal of Soft Computing and Engineering, 2 (5), 19-23, 2012.
- Mehta H., Agarwal N., Dutt K., Jain S., Effect of Current Feedback Operational Amplifiers using BJT and CMOS. International Journal of Advanced Research in Computer Science and Software Engineering, 3 (4), 1081-1087, 2013.
- Itoh M., Chua L. O., Memristor oscillators. International journal of bifurcation and chaos, 18 (11), 3183-3206, 2008.
- Yumrukaya E., Memristörler Kullanan Osilatör Devrelerinin Analizi ve Tasarımı (Master). Dokuz Eylül Üniversitesi, Fen Bilimleri Enstitüsü, 2017, İzmir, Türkiye.
- Anand A., Aggarwal B., Singh K., Memristor Based Oscillator. In 2019 International Conference on Computing, Power and Communication Technologies (GUCON), 89-92, 2019, IEEE.
- Taşkıran Z.G.Ç., Sedef H., Memristor based chaotic Rössler circuit implementation, Journal of Gazi University Faculty of Engineering and Architecture, 35 (2), 765-774, 2020.
- Sunca Ş., Alçı M., CNTFET VDGA based ultra low power low voltage high frequency filter applications, Journal of Gazi University Faculty of Engineering and Architecture, 39 (3), 1555-1566, 2024.