



POLİTEKNİK DERGİSİ

JOURNAL of POLYTECHNIC

ISSN: 1302-0900 (PRINT), ISSN: 2147-9429 (ONLINE)

URL: <http://dergipark.gov.tr/politeknik>

Darbe genişlik modülasyonlu DA–DA dönüştürücüler için yeni bir yumuşak anahtarlama pasif bastırma hücresi

A novel soft switching passive snubber cell for pulse width modulation DC–DC converters

Yazar(lar) (Author(s)): Yakup ŞAHİN¹, Naim Süleyman TİNĞ²

ORCID¹: 0000-0001-6792-2550

ORCID²: 0000-0003-3743-0824

Bu makaleye şu şekilde atıfta bulunabilirsiniz (To cite to this article): Şahin Y. ve Tınğ N. S., “Darbe genişlik modülasyonlu DA–DA dönüştürücüler için yeni bir yumuşak anahtarlama pasif bastırma hücresi”, *Politeknik Dergisi*, 21(1): 183-192, (2018).

Erişim linki (To link to this article): <http://dergipark.gov.tr/politeknik/archive>

DOI: 10.2339/politeknik.371477

Darbe Genişlik Modülasyonlu DA–DA Dönüştürücüler İçin Yeni Bir Yumuşak Anahtarlama Pasif Bastırma Hücresi

Araştırma Makalesi / Research Article

Yakup ŞAHİN^{1*}, Naim Süleyman TINÇ²

¹Mühendislik-Mimarlık Fakültesi, Elektrik-Elektronik Müh. Bölümü, Bitlis Eren Üniversitesi, Türkiye

²Mühendislik Fakültesi, Elektrik-Elektronik Müh. Bölümü, Erzincan Üniversitesi, Türkiye

(Geliş/Received : 03.02.2017 ; Kabul/Accepted : 29.04.2017)

ÖZ

Bu çalışmada darbe genişlik modülasyonuna (DGM) sahip DA–DA dönüştürücüler için yeni bir yumuşak anahtarlama pasif bastırma hücresi sunulmuştur. Bu yeni dönüştürücüde anahtar sıfır akımda anahtarlama (SAA) ile iletme girer ve sıfır gerilimde anahtarlama (SGA) ile kesime girer. Bununla beraber, ana diyot ise sırasıyla SGA ile iletme ve SAA ile kesime girer. Böylece hem anahtar hem de ana diyot için anahtarlama kayıpları azaltılmış olur. Ayrıca, ana diyotun ters toparlanma kayıpları da önemli ölçüde azaltılır. Dönüştürücüdeki yardımcı yarıiletkenlerde tamamen yumuşak anahtarlama ile anahtarlanır. Önerilen dönüştürücü basit bir yapıya, düşük maliyete ve uygulama kolaylığına sahiptir. Bu çalışmada önerilen yeni dönüştürücünün detaylı teorik analizi yapılmış ve 200 W gücünde bir laboratuvar çalışması yapılmıştır. Sonuçta, elde edilen deneysel sonuçlar ile teorik analizler doğrulanmıştır.

Anahtar Kelimeler: DA–DA dönüştürücüler, sıfır akımda anahtarlama (SAA), sıfır gerilimde anahtarlama (SGA), yumuşak anahtarlama.

A Novel Soft Switching Passive Snubber Cell for Pulse Width Modulation DC–DC Converters

ABSTRACT

A new soft switching passive snubber cell for pulse width modulation (PWM) DC–DC converters is proposed in this paper. In the new converter, the switch is turned on with zero current switching (ZCS) and is turned off with zero voltage switching (ZVS). Besides, the main diode is turned on and off with ZVS and ZCS, respectively. Thus, the switching losses both of switch and main diode are reduced. In addition, the reverse recovery losses of main diode are significantly minimized. The auxiliary semiconductors in the snubber cell are completely operated with soft switching. The proposed converter has a simple structure, low cost and ease of application. In this study, the detailed theoretical analysis of new converter is made and a 200 W laboratory prototype is implemented. Finally, the theoretical analyses are verified with the experimental results.

Keywords: DC–DC converters, zero current switching (ZCS), zero voltage switching (ZVS), soft switching

1. GİRİŞ (INTRODUCTION)

Darbe genişlik modülasyonuna (DGM) sahip DA–DA dönüştürücüler hızlı dinamik cevap, kolay kontrol ve ucuz yapılarından dolayı endüstride yaygın bir şekilde kullanılmaktadırlar. Bu dönüştürücülerde güç yoğunluğunu artırmak için anahtarlama frekansı artırılmalıdır. Çünkü anahtarlama frekansı artırılınca giriş filtre endüktansının ve çıkış filtre kondansatörünün boyutları önemli ölçüde küçülür. Bu sayede güç yoğunluğu artırılmış olur. Fakat anahtarlama frekansının artırılması anahtarlama kayıplarına ve elektromanyetik girişime (EMG) neden olur. DA–DA dönüştürücülerde ortaya çıkan bu sorunların üstesinden gelebilmek için yumuşak anahtarlama (YA) teknikleri kullanılmaktadır.

DGM dönüştürücülerde YA teknikleri modern YA teknikleri ve klasik YA teknikleri olmak üzere ikiye ayrılır. YA tekniklerinin uygulanması için dönüştürücüye ilave düzenler eklenmesi gerekir. Eklenen bu ilave düzenlere bastırma hücresi adı verilir [1-2]. Modern YA bastırma hücrelerinde anahtarlama kayıpları tamamen sıfırlanır [3–7]. Böylece anahtarlama kayıpları bakımından etkili sonuçlar alınır. Ancak bu dönüştürücülerde en az bir ilave yardımcı anahtara ve bunun haricinde yardımcı yarıiletkenlere ihtiyaç duyulur. Eklenen bu yardımcı elemanlar dönüştürücü maliyetini artırır ve uygulama zorluğuna yol açar. Ayrıca ilave yardımcı anahtar için ilave bir kontrol sinyali gerekir. İkinci bir kontrol sinyali ise dönüştürücünün kontrolünün zorlaştırır

Modern YA hücrelerinin aksine, klasik YA hücreleri düşük maliyet, basit kontrol ve uygulama kolaylığı gibi özelliklere sahiptir. Klasik YA hücrelerinin en önemli

*Sorumlu Yazar (Corresponding Author)
e-posta : eee.yakupsahin@gmail.com

özelliği ilave yardımcı anahtara ihtiyaç duymamasıdır. Böylece dönüştürücünün kontrolü çok basitleşir ve maliyet kayda değer ölçüde artmaz. Klasik YA hücreleri her ne kadar avantajlı yapılar sunsa da onlarında kendi içinde aşılması gereken problemleri vardır. Bazı dönüştürücülerde iletme girmede çok iyi SAA sağlansa da kesime girmede yarı-SGA ile anahtarlama gerçekleşir [8], bazılarında ise iletme girmede SAA yeterince iyi değildir [9–10]. Ana akım yolları üzerinde yardımcı yarıiletkenlerin olması ise dönüştürücünün toplam verimini önemli ölçüde düşürür [11]. Bastırma hücresindeki yardımcı yarıiletken elemanların sayısının artması hem dönüştürücü maliyetini artırır hem de uygulama gücü oluşturur [12–16]. Bazı bastırma hücreleri ise sadece özel DA–DA dönüştürücü topolojilerine uygulanabilir ve temel DA–DA dönüştürücülere uygulanamaz [17–19].

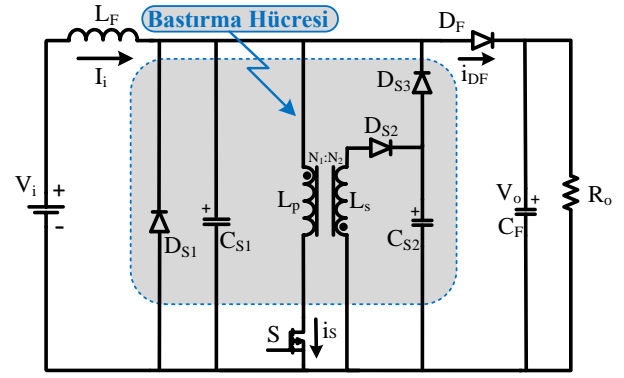
Bu çalışmada DGM DA–DA dönüştürücüler için bir yeni yumuşak anahtarlama hücresi sunulmuştur. Sunulan bu dönüştürücüde anahtar SAA ile iletme ve SGA ile kesime girer. Ana diyot ise SGA ile iletme ve SAA ile kesime girer. Ayrıca bu diyotun ters toparlanma kayıpları önemli ölçüde azaltılır. Diğer tüm yarıiletkenlerin YA ile anahtarlандığı bu dönüştürücü hafif yüklerde YA altında çalışabilmekte ve etkili sonuçlar vermektedir. Sunulan dönüştürücü ucuz bir maliyete ve basit bir yapıya sahiptir. Ayrıca sadece ana anahtar için DGM sahip bir kontrol sinyaline ihtiyaç duymasın dolayı kontrolünü oldukça kolaydır.

Bu çalışmada, Bölüm 2’de önerilen dönüştürücünün teorik analizi yapılmış ve Bölüm 3’te tasarım kriterleri sunulmuştur. Son bölüm olan Bölüm 4’te önerilen dönüştürücüye ait deneysel sonuçlar verilmiştir. Bu bölümde sert anahtarlama (SA) ve YA deneysel sonuçları karşılaştırılmıştır.

2. ÖNERİLEN DÖNÜŞTÜRÜCÜ VE ÇALIŞMA ARALIKLARI (PROPOSED CONVERTER AND OPERATING INTERVALS)

Önerilen yeni YA hücresine sahip DGM DA–DA dönüştürücü Şekil 1’de sunulmuştur. Bu dönüştürücüde V_i giriş gerilim kaynağı, V_o çıkış gerilim kaynağı, L_F giriş filtre endüktansı ve C_F çıkış filtre kondansatörü, S anahtar, D_F ana diyot, D_{S1} , D_{S2} , ve D_{S3} yardımcı diyotlar, C_{S1} ve C_{S2} bastırma kondansatörleri, L_p ile L_s ise geri dönüşlü transformatorün primer ve sekonder endüktanslarıdır.

test cihazlarından oluşmaktadır. Kollektörler aktif tip ve tek geçişli olarak tasarlanmıştır. Kollektörlerin yutucu plaka geometrisi haricinde tüm özellikleri aynıdır. İmalatı yapılan kollektörlerin teknik özellikleri Çizelge 1.’de verilmiştir. Kollektörlerin izolasyon ve montajı termal kamera yardımı ile test edilmiş ve gerekli iyileştirmeler yapılmıştır. Kurulan deney düzeneği Şekil 2.’de gösterilmiştir.



Şekil 1. Önerilen DGM DA–DA Dönüştürücü (Proposed PWM DC–DC Converter)

Önerilen dönüştürücünün bir periyot kararlı hal analizinde yedi çalışma aralığı oluşur. Çalışma aralıklarına ait eşdeğer devre şemaları Şekil 2’de verilmiştir. Teorik dalga şekilleri ise Şekil 3’te verilmiştir.

Aralık 1: [$t_0 < t < t_2$: Fig. 2 (a)]: t_0 anından önce anahtar kesim durumunda, C_{S1} ve C_{S2} kondansatörleri çıkış gerilimine şarj olmuş durumda ve ana diyot ana akımı iletmektedir. t_0 anında anahtara iletim sinyali verilmesiyle bu aralık başlar. Bu aralık süresince ana diyot akımı lineer bir şekilde azalırken anahtar akımı lineer bir şekilde artar. t_1 anında anahtar akımı giriş akımı seviyesine erişince ana diyot akımı sıfır seviyesine düşer. Bu aralıkta anahtar, seri L_p endüktansı sayesinde SAA ile iletme girer. Bu aralık için aşağıdaki denklemler geçerlidir:

$$i_{Lp}(t) = i_s(t) = \frac{V_o}{L_p}(t - t_0) \quad (1)$$

$$i_{DF}(t) = I_i - i_{Lp} = I_i - \frac{V_o}{L_p}(t - t_0) \quad (2)$$

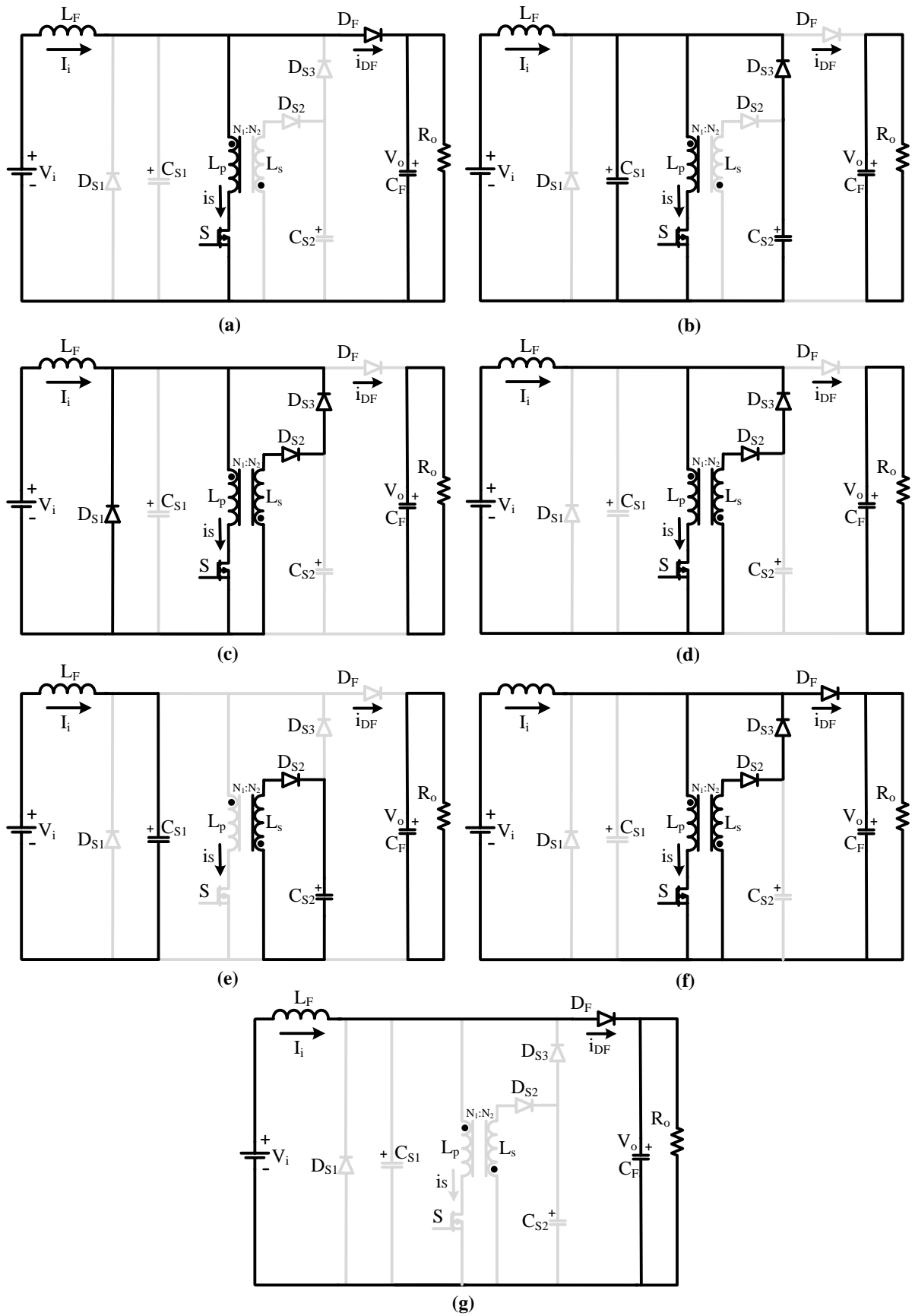
t_1 anından sonra ana diyotun ters toparlanma süresi boyunca anahtar akımı lineer bir şekilde artmaya devam eder. t_2 anında ana diyot akımı $-I_{rr}$ değerine düşer ve bu aralık sona erer. Diyot kesime girdiğinde C_{S1} ve C_{S2} kondansatörlerinin gerilim değeri çıkış gerilimine eşit olduğu için ana diyot SGA ile kesime girer. Bu aralık için aşağıdaki eşitlikler geçerlidir:

$$i_{Lp}(t) = i_s(t) = I_i + \frac{V_o}{L_p}(t - t_1) \quad (3)$$

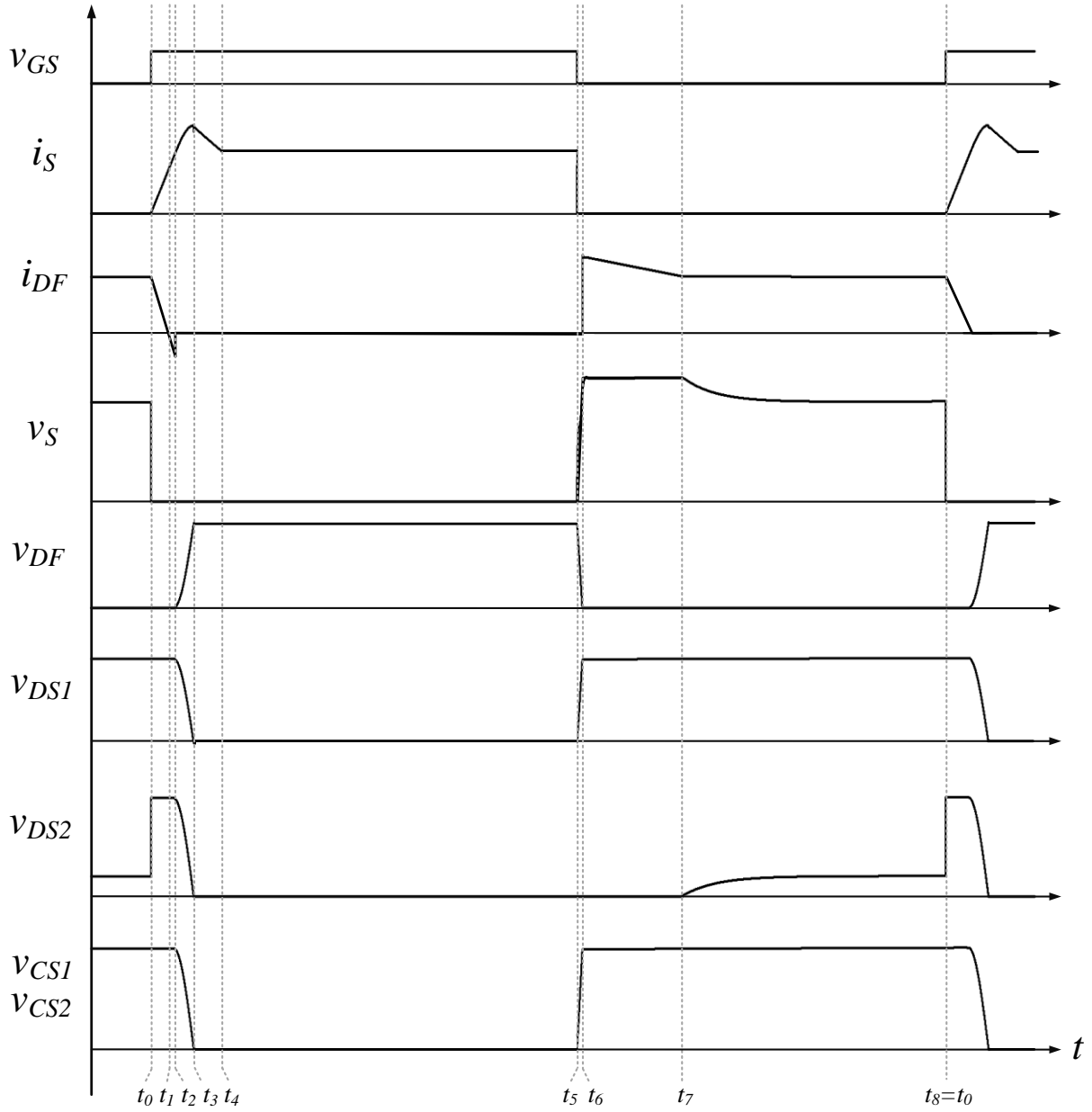
$$i_{DF}(t) = -\frac{V_o}{L_p}(t - t_1) \quad (4)$$

$$I_{Lp2} = i_{Lp}(t_2) = i_s(t_2) = I_i + I_{rr} \quad (5)$$

$$I_{DF2} = i_{DF}(t_2) = -I_{rr} \quad (6)$$



Şekil 2. Çalışma aralıklarına ait eşdeğer devre şemaları (Equivalent circuit schemes for operating intervals)



Şekil 3. Çalışma aralıklarına ait teorik dalga şekilleri (Theoretical waveforms for operating intervals)

Aralık 2: [$t_2 < t < t_3$: Fig. 2 (b)]: t_2 anında $L_p - C_{S1} - C_{S2}$ arasında başlayan rezonans ile ikinci aralık başlar. İki kondansatör direkt olarak L_p endüktansının uçlarına bağlı olduğu için bu elemanlar arasında bir L - C rezonansı oluşur. C_{S1} ve C_{S2} kondansatörleri paralel bağlı olduğundan bu iki kondansatör rezonansa eşzamanlı katılır. Dolayısıyla iki kondansatörün gerilimi de eş zamanlı olarak azalır. Bu aralığın sonunda kondansatörlerin gerilimi sıfıra düşmesiyle bu aralık sona erer.

$$i_{Lp}(t) = i_s(t) = I_i + I_{rr} \cos \omega_1(t-t_2) + \frac{V_o}{Z_1} \sin \omega_1(t-t_2) \quad (7)$$

$$v_{Cs1}(t) = v_{Cs2}(t) = V_o \cos \omega_1(t-t_2) - I_{rr} Z_1 \sin \omega_1(t-t_2) \quad (8)$$

$$I_{Lp \max} = I_i + \sqrt{V_o^2 + Z_1^2 I_{rr}^2} / Z_1 \quad (9)$$

$$W_{Lp \max} = \frac{1}{2} L_p (I_i + I_{rr})^2 + \frac{1}{2} (C_{S1} + C_{S2}) V_o^2 \quad (10)$$

$$\omega_1 = 1 / \sqrt{L_p (C_{S1} + C_{S2})} \quad (11)$$

$$Z_1 = \sqrt{L_p / (C_{S1} + C_{S2})} \quad (12)$$

Aralık 3: [$t_3 < t < t_4$: Fig. 2 (c)]: t_3 anında D_{S1} ve D_{S2} diyotları eş zamanlı olarak iletme girer. Primer endüktansındaki giriş akımının üstünde kalan akım D_{S1} diyotundan akmaya başlar. D_{S2} diyotunun akımı sıfırdan itibaren artmaya başlarken D_{S1} diyotundaki akım ise tepe değerinden sıfıra doğru azalmaya başlar. t_4 anında D_{S1} diyotunun akımı sıfıra düşünce D_{S2} diyotunun akımı tepe değerine erişir. Böylece primer ile sekonder arasında akım paylaşımı gerçekleşir ve bu aralık sona erer. Bu aralık için aşağıdaki eşitlikler yazılır:

$$I_{Ls4} = (I_{Lp\max} - I_i) \frac{N_1}{N_2} = \frac{\sqrt{V_o^2 + Z_1^2 I_{rr}^2}}{Z_1} \cdot \frac{N_1}{N_2} \quad (13)$$

$$I_{Lp4} = I_i + I_{Ls4} = I_i + \frac{\sqrt{V_o^2 + Z_1^2 I_{rr}^2}}{Z_1} \cdot \frac{N_1}{N_2} \quad (14)$$

Aralık 4: [$t_4 < t < t_5$: Fig. 2 (d)]: Bu aralık boyunca giriş filtre endüktansı giriş gerilim kaynağı altında enerjilenir. Bu aralık klasik yükseltici dönüştürücünün iletim aralığıdır.

$$I_S = I_{Lp4} \quad (15)$$

Aralık 5: [$t_5 < t < t_6$: Fig. 2 (e)]: t_5 anında anahtarın kontrol sinyalinin kesilmesiyle bu aralık başlar. Anahtara paralel C_{S2} kondansatörü yardımıyla anahtar SGA ile kesime girer. Bu esnada giriş akımı da C_{S1} kondansatörünü şarj eder ve C_{S1} kondansatörünün gerilimi lineer olarak artar. t_6 anında C_{S1} ve C_{S2} kondansatörlerinin gerilimi çıkış gerilimine ulaşınca D_F ana diyotu SGA ile iletime girer ve aralık sona erer. Bu aralık için aşağıdaki eşitlikler yazılır:

$$i_{Ls}(t) = I_{Ls\max} \cos \omega_2(t - t_5) \quad (16)$$

$$v_{Cs1}(t) = \frac{I_i}{C_{S1}}(t - t_5) \quad (17)$$

$$v_{Cs2}(t) = I_{Ls\max} Z_2 \sin \omega_2(t - t_5) \quad (18)$$

$$I_{Ls\max} = \sqrt{\left(1 + n^2\right) \frac{V_o^2 + Z_1^2 I_{rr}^2}{Z_1^2 n^4} + \frac{2I_i(V_o^2 + Z_1^2 I_{rr}^2)^{1/2}}{Z_1^2 n^3}} \quad (19)$$

$$\omega_2 = 1 / \sqrt{L_S C_{S2}} \quad (20)$$

$$Z_2 = \sqrt{L_S / C_{S2}} \quad (21)$$

Aralık 6: [$t_6 < t < t_7$: Fig. 2 (f)]: Önceki aralıkta tam olarak deşarj olamayan L_S sekonder endüktansı bu aralık boyunca deşarj olmaya devam eder. L_S endüktansının akımı lineer bir şekilde azalır ve t_7 anında sıfır seviyesine düşüncü bu aralık sona erer. Bu aralık için aşağıdaki denklemler geçerlidir:

$$i_{Ls}(t) = I_{Ls6} - \frac{V_o}{L_S}(t - t_6) \quad (22)$$

$$i_{DF} = I_i + i_{Ls}(t) \quad (23)$$

Aralık 7: [$t_7 < t < t_8 = t_0$: Fig. 2 (g)]: Bu aralık klasik yükseltici dönüştürücünün kesim aralığıdır. Aralık boyunca anahtar kesim durumunda ve ana diyot giriş akımını geçirir. Anahtara tekrardan kontrol sinyali uygulanınca bir periyot çalışma tamalanır ve başlangıç koşullarına geri dönlür. Bu aralık için aşağıdaki denklem geçerlidir:

$$I_{DF} = I_i \quad (24)$$

3. TASARIM PROSEDÜRÜ (DESIGN PROCEDURE)

Bu bölümde önerilen dönüştürücü için tasarım kriterleri sunulmuştur. Tasarım yapılırken 50 V giriş ve 100 V çıkış gerilimleri, 100 kHz anahtarlama frekansı ve 200 W çıkış gücü koşulları göz önüne alınmıştır.

a) L_F Filtre Endüktansı Seçimi:

Yüksek bir güç yoğunluğu için filtre endüktansındaki akım dalgalanması (ΔI_{LF}) %20 olarak alınmıştır. Bu varsayma göre aşağıdaki denklemler yazılabilir:

$$\Delta I_{Lr} = 0.2 I_o \frac{V_o}{V_i} = 0.8 A \quad (25)$$

$$L_F = \frac{V_i(V_o - V_i)}{\Delta I_{LF} f_s V_o} = 312 \mu H \quad (26)$$

Uygulamada filtre endüktans değeri 320 μH olarak seçilmiştir.

b) C_F Filtre Kondansatörü Seçimi:

DA-DA dönüştürücülerde çıkış gerilim dalgalanmasının (ΔV_o) %1 olması istenir. Bu çerçevede, filtre kondansatörünün değeri aşağıdaki eşitlikle belirlenebilir:

$$C_F = \frac{I_o D}{\Delta V_o f_s} = 10 \mu F \quad (27)$$

Uygulamada iki adet 5 μF kondansatör paralel olarak bağlanmıştır.

c) L_p Endüktansı Seçimi:

Bu endüktans seçilirken ana diyotun ters toparlanma süresi t_{tr} dikkate alınmıştır. Ana diyotun ters toparlanma kayıplarının minimum olabilmesi için anahtar iletime girdiğinde içinden geçen akımın giriş akımına erişme süresi en az $3t_{tr}$ olmalıdır. Buna göre L_p endüktansı seçilirken şu eşitlik göz önüne alınabilir:

$$L_p \geq 3t_{tr} \frac{V_o}{I_i} \approx 4.9 \mu H \quad (28)$$

d) Sarım Oranının Seçimi:

Bastırma hücresindeki geri dönüşlü transformatörün sarımlar oranı seçilirken yarıiletkenlerde oluşan gerilim stresleri dikkate alınır. Sarım oranı $n = N_2/N_1$ ile yarıiletkenler üzerinde oluşan gerilim stresleri arasındaki eşitlik şöyledir:

$$V_s = V_o \left(1 + \frac{1}{n}\right) \quad (29)$$

$$V_{DS2} = V_o(1 + n) \quad (30)$$

Denklem (29) anahtar üzerinde oluşan gerilim stresini Denklem (30) ise D_{S2} yardımcı diyotunda oluşan gerilim stresini ifade eder. Bu eşitlikler referans alınarak n değeri uygulamada 4 olarak seçilmiştir.

e) C_{S1} ve C_{S2} Kondansatörlerinin Seçimi:

Anahtar kesime girdiğinde üzerindeki gerilimin çıkış gerilimine erişme süresi anahtarın kesime girme süresi t_f değerinden uzun olmalıdır. Buna göre C_{S1} aşağıdaki eşitliğe göre seçilebilir:

$$\frac{C_{S1}}{I_i} V_o \geq t_f \quad (31)$$

C_{S2} kondansatörü için ise aşağıdaki eşitlik yazılabilir.

$$\frac{C_{S2}}{I_{LS \max}} V_o \geq t_f \quad (32)$$

Uygulamada C_{S1} kondansatörü 2.2 nF ve C_{S2} kondansatörü 3.3 nF olarak seçilmiştir.

4. DÖNÜŞTÜRÜCÜ ÖZELLİKLERİ (CONVERTER FEATURES)

Önerilen YA hücreğine sahip PWM DC-DC dönüştürücüye ait özellikler aşağıda sunulmuştur:

1. Anahtar SAA ile iletme girer ve SGA ile kesime girer. Böylece anahtarın anahtarlama kayıpları önemli ölçüde azaltılır.
2. Ana diyot SAA ile kesime girer ve SGA ile iletme girer. Böylece ana diyotun ters toparlanma kayıpları önemli ölçüde azaltılır.
3. Yardımcı diyotlar tamamen YA ile anahtarlanır. YA tekniğiyle yardımcı diyotların anahtarlama kaybı oluşturması engellenir.
4. Anahtar üzerindeki gerilim stresi çok küçük seviyede olduğu için daha büyük değerlerde bir anahtar seçilmesi gerekmez.
5. Ana diyot üzerinde herhangi bir gerilim ya da akım stresi oluşmaz.
6. YA anahtarlama koşulları geniş bir yük aralığında sağlanır.
7. Geçici rejim aralıkları periyodun çok küçük bir kısmını işgal eder.
8. Yüksek frekans koşullarında bile PWM çalışma korunur.
9. Dönüştürücüde ilave yardımcı anahtar bulunmadığı için kontrolü çok kolaydır.
10. Önerilen dönüştürücü basit bir yapıya sahiptir.
11. Bastırma hücreğinin maliyeti düşüktür.

5. DENEYSSEL SONUÇLAR (EXPERIMENTAL RESULTS)

Çizelge 1'de verilen çalışma değerleri ve yarıiletken elemanlar kullanılarak, önerilen dönüştürücünün 200 W güç değerinde deneysel çalışması yapılmıştır.

Şekil 4'te 200 W güç değerinde, anahtara ait SA ve YA anahtarlama deneysel sonuçlar verilmiştir. Şekil 4(a)'da anahtarın iletme girmesi aşamasında akım ve gerilimin üst üste binmesi sonucu oluşan anahtarlama kayıpları ve akım pikleri görülmektedir. SA ile anahtarlama akım yükselme hızı di/dt çok yüksektir ve bu yükselme hızı şöyle ifade edilir:

$$\left(\frac{di_s}{dt} \right)_{HS} = \frac{I_i}{t_r} = \frac{4}{44 \cdot 10^{-9}} = 90.9 \text{ A} / \mu\text{s} \quad (33)$$

Şekil 4(c)'de YA hücreği yardımıyla SAA ile anahtarlama sağlanarak akımın yükselme hızı yavaşlatılmıştır. Böylece akım ile gerilimin üst üste binmesi azaltılarak iletme girme kayıplarının azaltıldığı görülmektedir. YA ile iletme girme anında yavaşlatılan akım yükselme hızı değeri şöyle ifade edilir:

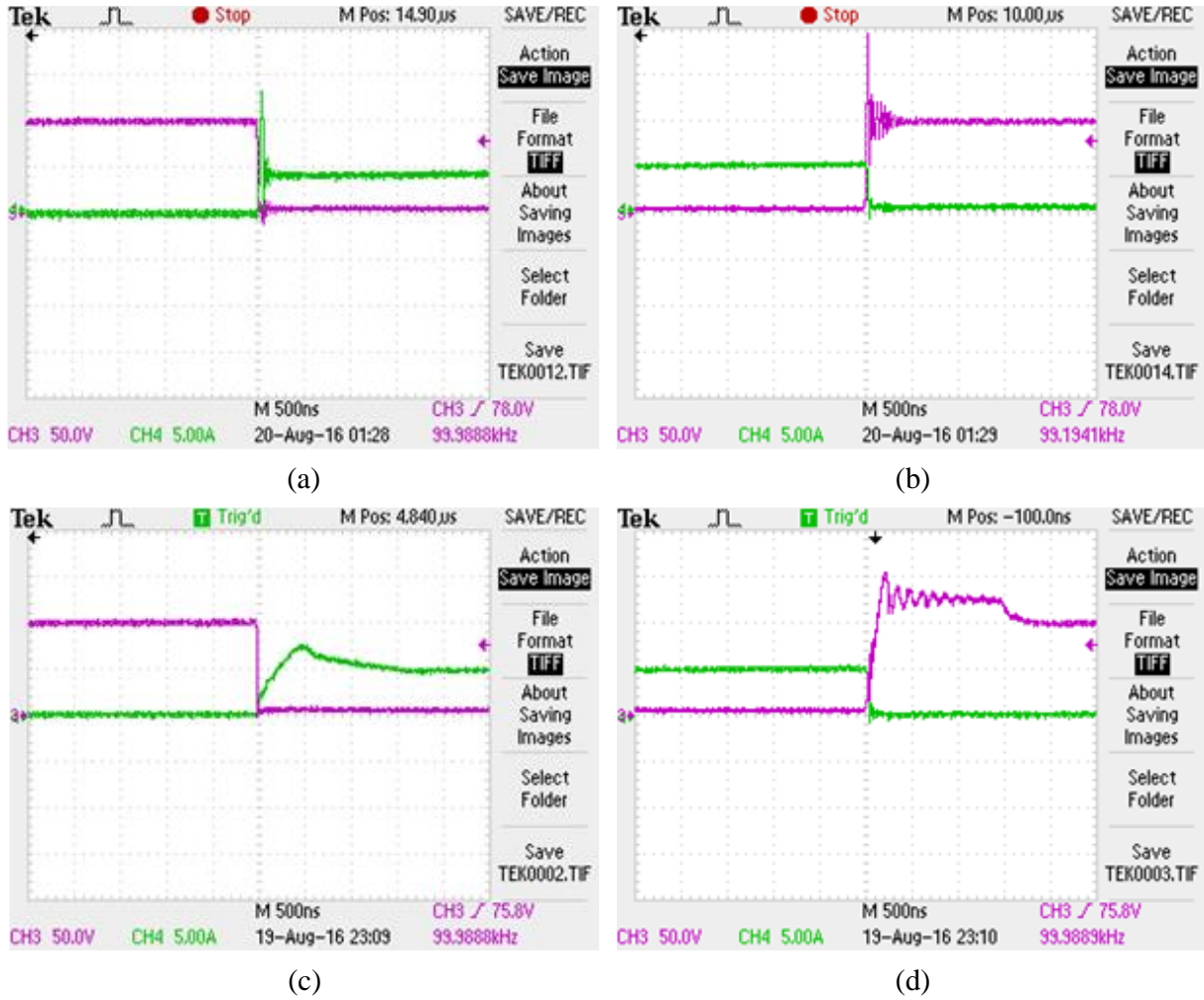
$$\left(\frac{di_s}{dt} \right)_{SS} = \frac{V_o}{L_p} = \frac{100}{5 \cdot 10^{-6}} = 20 \text{ A} / \mu\text{s} \quad (34)$$

Çizelge 1. Deneysel çalışmada kullanılan yarıiletken elemanlar ve çalışma koşulları (Semiconductor elements and specifications used in the experimental prototype)

Parametre & Sembol	Değer & Birim
DA giriş gerilimi, V_i	50 V
DA çıkış gerilimi, V_o	100 V
Çıkış gücü, P_o	200 W
Anahtarlama frekansı, f_s	100 kHz
Filtre endüktansı, L_F	320 μ H
Primer endüktansı, L_p	5 μ H
Filtre kondansatörü, C_F	2*5 μ F
Bastırma kondansatörü, C_{S1}	2.2 nF
Bastırma kondansatörü, C_{S2}	3.3 nF
Sarım oranı, $N_2/N_1 = n$	4
Yarıiletkenler	Elektriksel Değerler
S:STW40NF20	(200 V, 4 A)
D _F :MUR460	(600 V, 4 A)
D _{S1} : UF4004	(400 V, 1 A)
D _{S2} : UF4006	(800 V, 1 A)
D _{S3} : UF4004	(400 V, 1 A)

Benzer şekilde Şekil 4(b)'de anahtarın kesime girmesi aşamasında anahtar üzerinde kesime girme anahtarlama kayıpları görülmektedir. Ayrıca dikkat edilirse anahtar üzerinde hem gerilim pikleri hem de yüksek frekanslı salınımlar oluşur. Gerilim pikleri anahtarın daha büyük seçilmesini zorunlu kıldığı için maliyeti artırır. Kesime girmede oluşan salınımlar ise EMG gürültülerine neden olur. Kesime girme anında kesime girme anahtarlama kayıplarının oluşmasının nedeni gerilim yükselme hızının dv/dt yüksek olmasıdır. SA ile anahtarlama kesime girme anında gerilim yükselme hızı şöyle ifade edilir:

$$\left(\frac{dv_s}{dt} \right)_{HS} = \frac{I_i}{C_{oss}} = \frac{4}{0.5 \cdot 10^{-9}} = 8 \text{ kV} / \mu\text{s} \quad (35)$$



Şekil 4. 200 W güç değerinde anahtar için SA sonuçları iletime girme (a) kesime girme (b) ve YA sonuçları iletime girme (c) kesime girme (d). [akımlar: yeşil, gerilimler: pembe, 50 V/div, 5 A/div, 500 ns/div] (For 200 W power, hard switched (a)turned-on, (b) turned-off and soft switching (c) turned-on (d) turned-off for switch [currents: green, voltages: pink, 50 V/div, 5 A/div, 500 ns/div])

Şekil 4(d)'de SGA tekniğiyle kesime girme anında gerilim yükselme hızı azaltılarak kesime girme anahtarlama kayıpları azaltılmış ve anahtar üzerinde oluşan EMG gürültüleri dikkate değer ölçüde azaltılmıştır. SGA ile anahtarlama gerilim yükselme hızı şöyle ifade edilir:

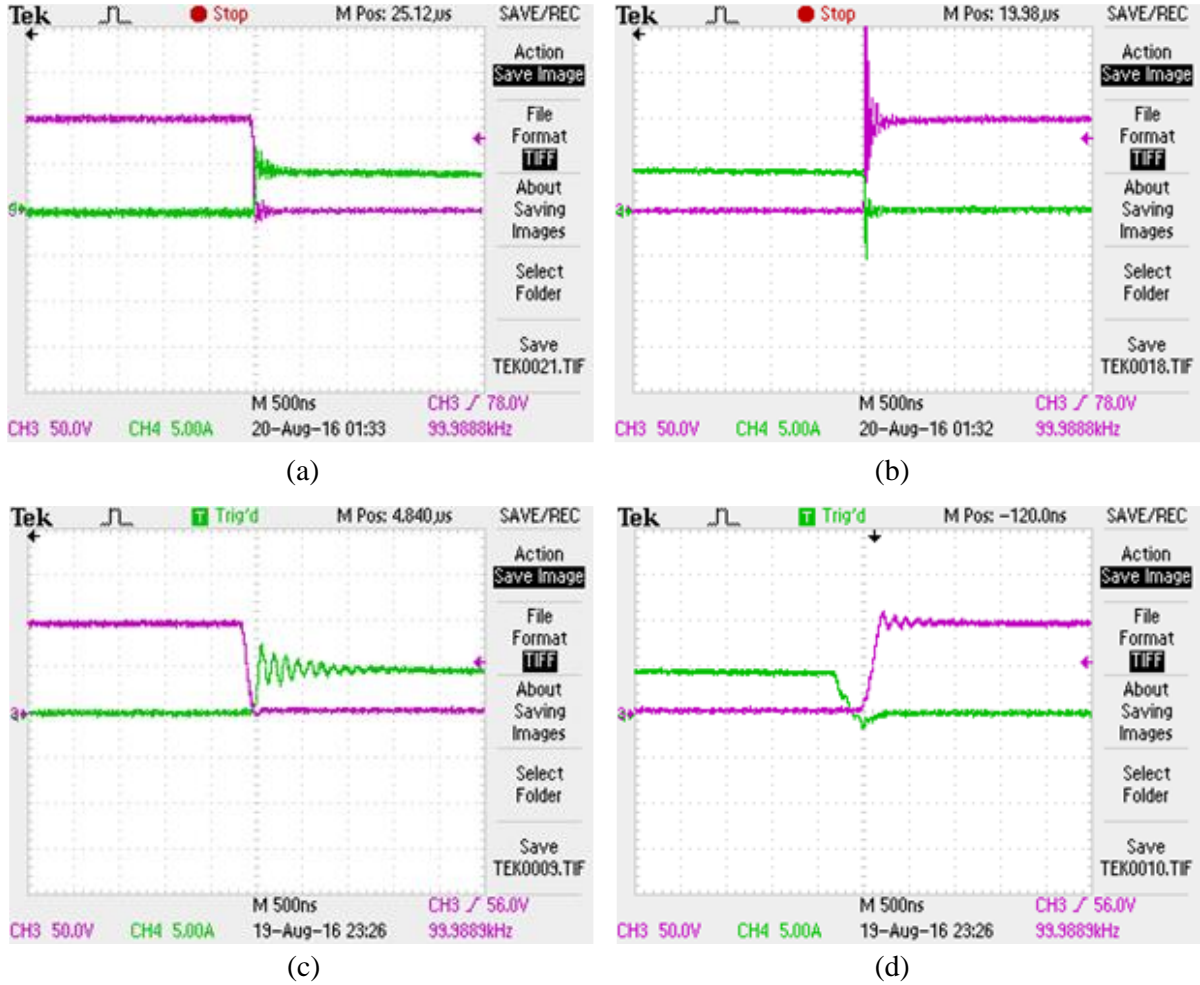
$$\left(\frac{dv_s}{dt}\right)_{SS} = \frac{I_i + I_{Ls\max}}{C_{S1} + C_{S2}} = \frac{5.6}{5.5 \cdot 10^{-9}} \cong 1 \text{ kV} / \mu\text{s} \quad (36)$$

Şekil 5'te 200 W güç değerinde ana diyota ait SA ve YA anahtarlama deneysel sonuçlar verilmiştir. Şekil 5(a)'da diyot iletime girerken akım ve gerilimin üst üste binmesi sonucu oluşan anahtarlama kayıpları görülmektedir. Şekil 5(c)'de YA hücresi yardımıyla SGA ile anahtarlama sağlanarak iletime girme kayıplarının azaltıldığı görülmektedir. Benzer şekilde Şekil 5(b)'de diyotun kesime girme aşamasında üzerinde gerilim piklerinin oluştuğu görülmektedir. Bununla beraber diyotun ters toparlanma akımının yaklaşık olarak giriş akımı kadar olduğuna da dikkat edilmelidir. SA ile

anahtarlama ana diyotun ters toparlanma anındaki akım yükselme hızının yüksek olması ters toparlanma kayıplarını artırır. D_F ana diyotunda ters toparlanma akım yükselme hızı şöyledir:

$$\left(\frac{di_{DF}}{dt}\right)_{HS} = \frac{I_i}{t_r} = \frac{4}{50 \cdot 10^{-9}} = 80 \text{ A} / \mu\text{s} \quad (37)$$

Diyotlarda ters toparlanma, diyot tabanlarında biriken yük değerine (Q_{RR}) bağlıdır. Bu yük değeri de ters toparlanma süresini etkiler. Yük akımının artması durumunda diyot tabanında biriken yük artar. Buna bağlı olarak artan ters toparlanma süresi ise diyotun ters toparlanma kayıplarını artırır.



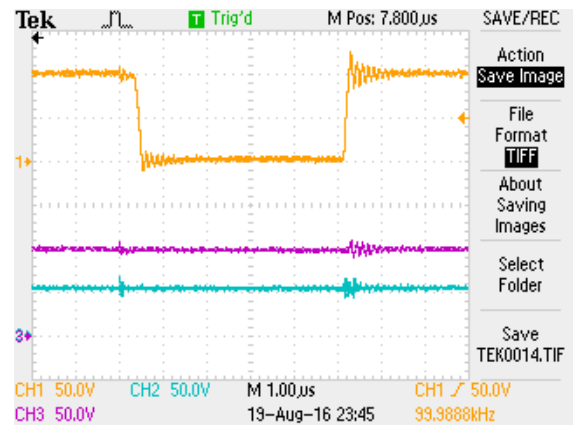
Şekil 5. 200 W güç değerinde ana diyot için SA sonuçları iletme girme (a), kesime girme (b) ve YA sonuçları iletme girme (c) kesime girme (d). [akımlar: yeşil, gerilimler: pembe, 50 V/div, 5 A/div, 500 ns/div] (For 200 W power, hard switched (a) turned-on, (b) turned-off and soft switching (c) turned-on (d) turned-off for switch [currents: green, voltages: pink, 50 V/div, 5 A/div, 500 ns/div])

Şekil 5(d)'de SAA tekniğiyle hem kesime girmede gerilim pikleri tamamen yok edilmiş hem de diyotun ters toparlanma kayıpları önemli ölçüde azaltılmıştır. Buna göre SAA tekniğiyle ana diyotun ters toparlanma anındaki akım yükselme hızı sınırlandırılmış ve daha düşük bir değere indirilmiştir:

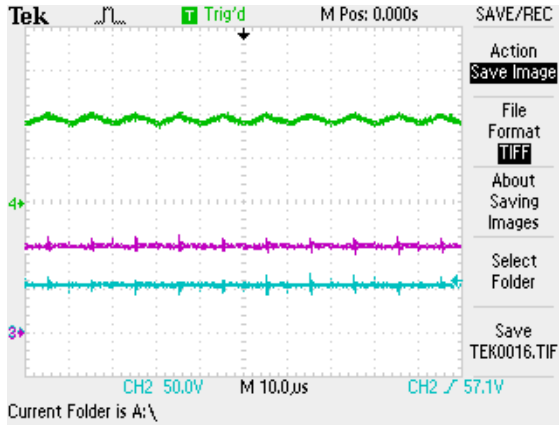
$$\left(\frac{di_{DF}}{dt}\right)_{SS} = \frac{V_o}{L_p} = \frac{100}{5 \cdot 10^{-6}} = 20 \text{ A} / \mu\text{s} \quad (38)$$

Şekil 6'da giriş gerilimi, çıkış gerilimi ve C_{S1} kondansatörünün gerilimi sunulmuştur. Şekilden C_{S1} kondansatörünün geriliminin çıkış gerilimini aşmadığı görülmektedir. Ayrıca çıkış gerilimindeki dalgalanma çok küçüktür.

Şekil 7'de giriş ve çıkış gerilimleri ile beraber giriş endüktansı akımı sunulmuştur. Şekilden, akım dalgalanmasının hesaplanan değere yakın olduğu görülebilir. Böylece yüksek bir güç yoğunluğu elde edilmiş ve akım dalgalanması düşük olduğu için DA giriş kaynağının ömrü korunmuştur.

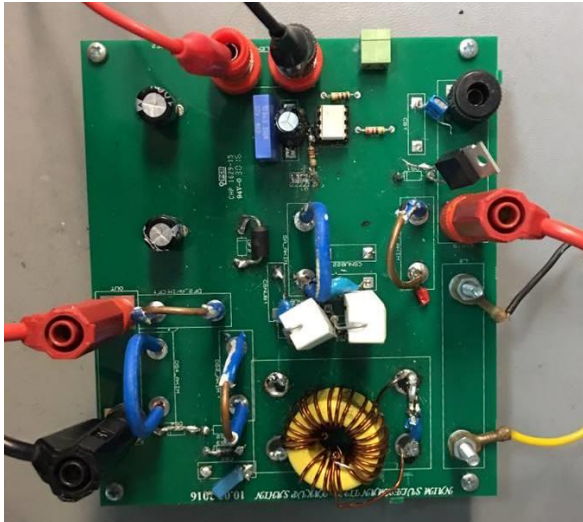


Şekil 6. C_{S1} kondansatörü gerilimi (sarı), giriş gerilimi (mavi) ve çıkış gerilimi (pembe) [50 V/div, 1 µs/div] (Voltage of C_{S1} (yellow), input voltage (blue) and output voltage (pink) [50 V/div, 1 µs/div])



Şekil 7. Giriş endüktansı akımı (yeşil), giriş gerilimi (mavi) ve çıkış gerilimi (pembe) [50 V/div, 2 A/div, 10 µs/div] (input inductance current (green), input voltage (blue) and output voltage (pink) [50 V/div, 2 A/div, 10 µs/div])

Önerilen YA anahtarlama hücresine sahip yükseltici DC-DC dönüştürücünün deneysel çalışmasına ait fotoğraf Şekil 8'de gösterilmiştir.



Şekil 8. Deneysel çalışmaya ait fotoğraf (The photo of experimental prototype)

Çizelge 2. Önerilen dönüştürücü için SA ve YA çalışmaların karşılaştırılması (Comparison of HS ve SS operations for the proposed converters)

	S				D _F		
	İletime Girme		Kesime Girme		Kesime Girme		
	di/dt	Akım Stresi	dv/dt	Gerilim Stresi	I _{rr}	di/dt	Gerilim Stresi
SA	90.9 (A/µs)	3I _i (A)	8 (kV/µs)	2V _o	1.25I _i (A)	80 (A/µs)	2V _o
YA	20 (A/µs)	1.5I _i (A)	1 (kV/µs)	1.5 V _o	0.5I _i (A)	20 (A/µs)	Hayır

Önerilen dönüştürücünün 200 W güç değerinde SA verimi %92,5 değerinde iken YA verimi ise %95.9 değerinde ölçülmüştür. Ölçümler yüksek hassasiyetli güç analizörü ile elde edilmiştir. Tam yükteki verim sonuçları Şekil 9'da gösterilmiştir.



Şekil 9. Tam yükte verim (The efficiency at nominal power)

Gerekli matematiksel analiz yapıldıktan sonra SA ve YA çalışmalarının, akım yükselme hızları, gerilim yükselme hızları ile akım-gerilim stresleri bakımından karşılaştırılması Çizelge 2'de verilmiştir. Çizelgeye göre, SA çalışmada akım yükselme hızı YA akım yükselme hızının 4.5 katıdır. Ayrıca yine SA akım stresi 2 kat daha fazladır. Yine anahtar için kesime girmede, SA durumunda gerilim yükselme hızı 8 kat daha fazladır. Ayrıca gerilim stresi SA durumunda daha yüksektir. Bu da analiz gösteriyor ki YA ile anahtarlama durumunda anahtardaki fiziksel değerler daha makul düzeylerde olmaktadır.

Ana diyot için YA anahtarlama durumunda ters toparlanma akımı daha düşük seviyelerdedir. Ayrıca YA ile anahtarlama, kesime girme anında akım yükselme hızının 4 kat azaltıldığına dikkat edilmelidir. Son olarak YA hücresi yardımıyla ana diyot üzerinde oluşan gerilim stresleri tamamen yok edilmiştir. Sonuç olarak önerilen YA hücresi yardımıyla, ana diyotun dönüştürücüde daha az fiziksel zorlanmaya maruz kalarak çalışması sağlanmıştır.

6. SONUÇ (CONCLUSION)

Bu çalışmada yeni bir pasif bastırma hücresine sahip yumuşak anahtarlama DGM DA-DA yükseltici dönüştürücü sunulmuştur. Sunulan çalışmada yumuşak anahtarlama teknikleri kullanılarak ana yarıiletkenlerdeki anahtarlama kayıplarının ve EMG

analiz edilmiştir. Elde edilen ölçümler, sunulan bastırma hücresinin tam yükte sert anahtarlama çalışmaya göre %3,4 verim kazancı sağladığını göstermiştir. Önerilen dönüştürücü basit yapısı ve ucuz maliyeti sayesinde diğer temel DGM DA-DA dönüştürücülere de kolaylıkla uygulanabilir.

KAYNAKLAR (REFERENCES)

- [1] Aksoy I., “Yeni bir yumuşak anahtarlama DC-DC PWM dönüştürücünün tasarım, analiz ve uygulaması,” *Doktora Tezi*, Yıldız Teknik Üniversitesi, Fen Bilimleri Enstitüsü (2007).
- [2] Sahin Y., “PWM DC-DC dönüştürücü ailesi için yeni bir yumuşak anahtarlama hücresinin tasarımı, uygulaması ve karşılaştırmalı analizi,” *Doktora Tezi*, Yıldız Teknik Üniversitesi, Fen Bilimleri Enstitüsü (2016).
- [3] Ting N. S., Sahin Y. and Aksoy I., “Analysis, design and implementation of a zero-voltage-transition interleaved boost converter,” *Journal of Power Electronics*, 17(1): 41–55, (2017).
- [4] Ting N. S., Aksoy I. and Sahin Y., “ZVT-PWM DC-DC boost converter with active snubber cell”, *IET Power Electronics*, 10(2): 251-260, (2017).
- [5] Sahin Y., Aksoy I. and Ting N. S. "An improved ZCZVT PWM DC-DC boost converter" *Sigma Journal of Engineering and Natural Sciences*, 33(4): 639-651, (2015).
- [6] Wang C. M., Lin C. H., Lu C. M. and Li J. C., “Design and realisation of a zero-voltage transition pulse-width modulation interleaved boost power factor correction converter”, *IET Power Electronics*, 8(8): 1542–1551, (2015).
- [7] Sahin Y., Ting N. S. and Aksoy I., “A highly efficient zvt-zct pwm boost converter with direct power transfer”, *Electrical Engineering*, doi:10.1007/s00202-017-0546-y
- [8] Li R. T. H., Chung H. S. H. and Sung A. K. T., “Passive lossless snubber for boost PFC with minimum voltage and current stress”, *IEEE Transactions on Power Electronics*, 25(3): 602–613, (2010).
- [9] Mohammadi M. and Adib E., “Reducing turn off losses with a passive lossless snubber for boost converter”, *The 5th Power Electronics, Drive Systems and Technologies Conference (PEDSTC)*, Tehran: 385–389, (2014).
- [10] Mohammadi M. and Adib E., “Lossless passive snubber for half bridge interleaved flyback converter”, *IET Power Electronics*, 7(6): 1475–1481, (2014).
- [11] M. Mohammadi and E. Adib, “Lossless passive snubber for half bridge interleaved flyback converter”, *IET Power Electronics*, 7(6): 1475–1481, (2014).
- [12] Mohammadi M., Adib E. and Farzanehfard H., “Passive lossless snubber for double-ended flyback converter”, *IET Power Electronics*, 8(1): 56–62, (2015).
- [13] Choi B. H., Lee S. W., Thai V. X. and Rim C. T., “A Novel Single-SiC-Switch-Based ZVZCS Tapped Boost Converter”, *IEEE Transactions on Power Electronics*, 20(10): 5181–5194, (2014).
- [14] Mohammadi M., Adib E. and Farzanehfard H., “Lossless passive snubber for double ended flyback converter with passive clamp circuit”, *IET Power Electronics*, 7(2): 245–250, (2014).
- [15] Kim S. J. and Do H. L., “Coupled-inductor boost integrated flyback converter with high-voltage gain and ripple-free input current”, *IEEE Transactions on Power Electronics*, 31(8): 5618–5624, (2016).
- [16] Do H. L., “A soft-switching DC/DC converter with high voltage gain,” *IEEE Transactions on Power Electronics*, 25(5): 1193–1200, (2010).
- [17] Chen Z., Zhou Q. and Xu J. “Novel family of PWM soft-single-switched DC-DC converters with coupled inductors”, *IET Power Electronics*, 8(2): 245–250, (2014).
- [18] Zhan T., Zhang Y., Nie J., Zhang Y. and Zhao Z., “A novel soft-switching boost converter with magnetically coupled resonant snubber”, *IEEE Transactions on Power Electronics*, 29(11): 5680–5687, (2014).
- [19] Mohammadi M., Adib E. and Yazdani M. R., “Family of soft-switching single-switch PWM converters with lossless passive snubber”, *IEEE Transactions on Industrial Electronics*, 62(6): 3473–3481, (2015).