

FPGA TABANLI DİJİTAL HABERLEŞME SİSTEMLERİNİN SYSTEM GENERATOR ARACI İLE ANALİZİ

¹İbrahim IŞIK, ²Mehmet Emin TAĞLUK

^{1,2} İnönü Üniversitesi, Elektrik Elektronik Mühendisliği, 44000, Malatya, Türkiye
¹ibrahim.isik@inonu.edu.tr, ²mehmet.tagluk@inonu.edu.tr

(Geliş/Received: 01.06.2017; Kabul/Accepted in Revised Form: 02.10.2017)

ÖZ: Sayısal haberleşme sistemlerinde, verici tarafından iletilen verinin alıcı tarafına minimum hata ile ulaştırılması arzu edilmektedir. Ancak iletilen veri, kullanılan modülasyon tekniği, kodlama ve kanal yapısına dayalı çeşitli sebeplerden dolayı bozulmaya maruz kalmaktadır. Bu bozulma, iletim süresince alıcıya ulaşan hatalı bitlerin sayısının bütün bitlere oranı “bit hata oranı” BER olarak tanımlanmaktadır ve bu oran iletişim sisteminin kalitesini belirlemektedir. Günümüzde yapılan akademik çalışmalarda haberleşme sistemlerini analiz etmek için genellikle Matlab benzetim programları kullanılmaktadır. Ancak, bu şekilde yapılan ölçümlerin zaman alıcı olmasının yanı sıra benzetim programlarının da gerçek bir haberleşme sistemini tam olarak temsil etmediği düşünülmektedir. Bu sebeple, bir haberleşme sisteminin FPGA gibi paralel çalışan hızlı modüllerle gerçekleştirilmesi ve bu sistem üzerinden gerekli ölçümleri yapılmasının daha hızlı, gerçeğe yakın ve özgün olacağı düşünülmektedir.

Bu çalışma ile BPSK (iki seviyeli faz kaydırmalı anahtarlama) ve QPSK (dört seviyeli faz kaydırmalı anahtarlama) modellerine uyarlanabilen FPGA (Alan Programlanabilir Kapı Dizileri) tabanlı bir gömülü haberleşme sistem tasarımı gerçekleştirilmiştir. Tasarlanan sistem daha sonra FPGA tabanlı sistemleri analiz etmek için kullanılan Xilinx firmasının geliştirdiği System Generator aracı ile analiz edilmiştir. İletilen veri minimum hata ile tekrar elde edilmeye çalışılmıştır.

Anahtar Kelimeler: Demodülasyon, FPGA, Modülasyon, Sayısal haberleşme sistemi

Analysis of FPGA Based Digital Communication Systems with System Generator Tool

ABSTRACT: In digital communication systems, it is desired that the data transmitted by the transmitter to reach at the receiving end with a minimum error. However, for some reasons which depend on the used modulation technique and channel type the data subject to corruption. This kind of corruption, so called “bit error rate”, is defined as the number of erroneous bits divided to the number of total received bits, and this rate determines the quality of the system. In the currently conducted academic studies analysis of communication system generally performed through simulation programs. It is considered that the simulation programs may not represent a real communication system. Also the values measured in this way are quite time consuming. However, it is believed that realizing communication systems with parallel processing and fast modules such as FPGA and performing measurements of communication system on this modules will be much faster, closer to real and original.

The design of an FPGA (Field Programmable Gate Arrays) based adaptable embedded communication system which BPSK (binary phase shift keying) and QPSK (quadrature PSK) are realized with this study. Designed system analyzed with System Generator Tool which is developed by Xilinx company and used to analyze FPGA based systems. Transmitted information is tried to obtain at received site with minimum error.

Key Words: Demodulation, FPGA, Modulation, Digital communication system

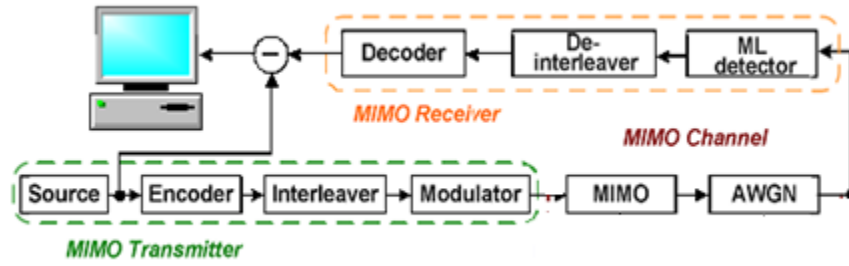
GİRİŞ (INTRODUCTION)

Haberleşme sisteminde kullanılan modülasyon biçimi (sembollerin yapısı) sistemin verimini ve kalitesini etkileyen önemli bir kriterdir. Araştırmacılar iletişim sisteminin kalitesini, veriyi daha çok mümkün olan en düşük bit hata oranı ile fazla elektriksel güç kullanmadan karşı tarafa iletilmesi olarak ifade etmişlerdir (Masud ve diğ., 2010). Bu bağlamda birçok araştırma yapılmış ve çeşitli modülasyon biçimleri için sinyal gürültü oranı (SNR) ve bit hata oranı (BER) değişimleri ölçülmüştür (Roy, 2012).

Sembol tabanlı iletişimi sağlayan sistemlere yönelik birçok çalışma literatürde mevcuttur. Bazı çalışmalarda Dik Frekans Bölmeli Çoğullama (OFDM) ile Faz Kaydırmalı Anahtarlama (PSK) ve Karesel Genlik Modülasyonu (QAM) tekniklerinin kullanıldığı bir sistemi analiz ederek, bu iki modülasyon teknikleri için sistemin BER değerleri karşılaştırılmış ve sonuçta QAM'in daha iyi bir performansa sahip olduğu ifade edilmiştir. Bazı çalışmalarda ise sembol başına düşen bit sayısı artırılarak PSK ve QAM'in 16PSK, 16QAM ve 32QAM gibi modülasyon çeşitleri için BER ve sembol hata oranı (SER) analizleri yapılmış ve sonuçta yine QAM'in daha iyi bir performansa sahip olduğu ancak yüksek mertebe anahtarlama modellerinde düşük mertebe anahtarlama modellerine göre daha yüksek hata oranları elde edildiği ifade edilmiştir. (Masud ve diğ., 2012; Sharma ve Srivastava, 2013). Son zamanlarda mobil multi-medya araçlarına olan talebin artmasıyla artık QAM'in yetersiz kaldığı ve dolayısıyla daha geniş bantlı sistemlere ve farklı modülasyon tekniklerine ihtiyaç olduğu anlaşılmıştır. Bu bağlamda QAM ve PSK teknikleri için farklı karakteristiğe sahip AWGN, RAYLEIGH ve Rician gibi kanalları kullanarak (denenerek) sistemin BER açısından performansını arttırmaya yönelik çalışmalar yapılmıştır (Babu ve Rao, 2011). Yapılan analizler sonucunda en iyi performansın AWGN kanal karakteristiği olduğu tespit edilmiştir. Ayrıca, araştırmacılar Kod bölmeli Çoklu Erişim (W-CDMA)'de farklı kodlar (PN, Altın ve Walsh) kullanarak sistemin BER analizini yapmış ve bu analizlere göre en iyi sistem performansının Walsh kodu kullanılarak elde edildiği tespit edilmiştir (Samundiswary ve Kalyan, 2012).

Yapılan bu çalışmalar incelendiğinde W-CDMA bir sistemde AWGN bir kanal ve Walsh kodu ile kodlanmış sistemlerin daha iyi bir performansa sahip olduğu anlaşılmaktadır. Bu sebeple yeni bir sistem tasarlanırken yapılan bu çalışmaların sonuçları dikkate alınarak farklı teknikler ile sistemin performansını arttırmaya yönelik çalışmaların yapılması gerektiği düşünülmektedir. Literatüre bakıldığında bu çalışmaların çoğunda bir sembol ile daha fazla verinin gönderilmesi amaçlanmıştır. Ancak mevcut sistemlerde fazla veri gönderme işlemi sonucunda sistemin BER değerinin artmasına ve dolayısıyla arzu edilen değerün üstüne çıkmasına neden olduğu görülmüştür (Roy, 2012). Veri aktarım kapasitesi açısından aktif olarak kullandığımız sistemler günümüzde de multimedya iletişim ihtiyacını yeterli bir şekilde karşılamamakta ve dolayısıyla sembol tabanlı iletişim teknolojisi üzerindeki çalışmalar yoğun bir şekilde devam etmektedir.

Literatürde teorik çalışmalara paralel olarak FPGA tabanlı haberleşme sistem tasarımları da geliştirilmiştir. Bu çalışmalara da (Alimohammad ve diğ., 2008; Alimohammad ve Fard, 2014) tarafından GVA-290 board FPGA kullanılarak yapılan çok girişli çok çıkışlı (ÇGÇÇ) 2x2'lik sistem modeli örnek olarak verilebilir. Bu sistemin çalışma mantığını açıklayan blok diyagram Şekil 1'de gösterilmiştir. Bu çalışmada farklı sönümlenmeli kanal modelleri için 4-QAM (dördün karesel genlik modülasyonu) ve kaynak kodu olarak Golay kodlama tekniği kullanılarak testler yapılmıştır.



Şekil 1. FPGA tabanlı çok girişli çok çıkışlı (ÇGÇÇ) 2x2'lik sistem modeli (Alimohammad ve Fard, 2014)

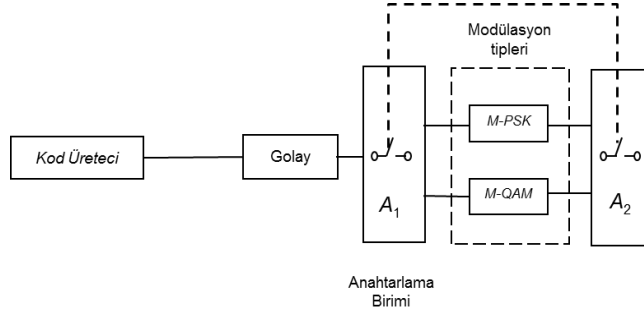
Figure 1. FPGAbased multi input multi output (MIMO) 2x2 system model (Alimohammad and Fard, 2014)

Bu testler sonucunda ise tasarlanan sistem ile 10 saniyede yapılan ölçümlerin benzetim programları ile 3 günde yapılabildiği tespit edilmiştir. Ayrıca FPGA ile tasarlanan sistem ile alınan sonuçların maliyetinin normal donanımsal iletişim sistemlerin maliyetinden çok ucuz olması bu sistemin diğer bir avantajıdır. Literatürde FPGA ile gömülü haberleşme sistemi tasarımını konu edinen çalışmalar mevcuttur (Kanirkar ve Sarvaiya, 2009). Bu çalışmada AWGN bir kanalda PSK modülasyonu kullanılarak farklı pseudo (sözde) kodlar (GOLD, MLS & Barker) için BER hesaplanarak karşılaştırılmıştır. Burada yapılan çalışmada ise ilk olarak Şekil 2'deki gibi farklı modülasyon çeşitleri için FPGA ile bir alıcı-verici (transreciever) iletişim sistemi gerçekleştirilmiş ve modüle edilen sinyal demodülasyon birimi ile tekrar elde edilmiştir. Tasarlanan bu sistemin BER analizi yapılmış ve elde edilen sonuçlar karşılaştırılmıştır.

Günümüzde yapılan akademik çalışmalarda haberleşme sistemlerinin analizi genellikle Matlab benzetim programları kullanılarak yapılmaktadır. Ancak, bu şekilde yapılan ölçümlerin zaman alıcı olmasının yanı sıra benzetim programlarının da gerçek bir haberleşme sistemini tam olarak temsil etmediği düşünülmektedir. Bu sebeple, bir haberleşme sisteminin FPGA gibi paralel çalışan hızlı modüllerle gerçekleştirilmesi ve bu sistem üzerinden gerekli ölçümlerin yapılmasının daha hızlı, gerçeğe yakın ve düşük bir bütçe ile gerçekleştirileceği düşünülerek bu çalışma yapılmıştır.

HDL KODLAYICI ve SYSTEM GENERATOR ARACI (HDL CODER and SYSTEM GENERATOR TOOL)

FPGA sistemleri için günümüzde iki çeşit yazılım kullanılmaktadır. Bunlar, VHDL (Very High Speed Integrated Circuit Hardware Description Language) ve Verilog yazılımlarıdır. Ancak iki yazılım türü de FPGA'nın çalışma mantığı dolayısı ile kullanıcıyı sınırlandırmaktadır. Çünkü FPGA, yapısı itibarı ile flip flop, kapılar ve toplayıcı, çıkarıcı shift register gibi lojik operatörler ile işlem yapan lojik hücrelerden oluşmaktadır. Bu yüzden kullanıcı, bir sistem tasarlarken bu yapıları kullanmak zorunda kalmaktadır. İşte bu durumun üstesinden gelebilmek için FPGA ve Matlab yazılım firmaları son yıllarda bir takım ortak araçlar geliştirmişlerdir. Çünkü Matlab geniş kütüphanesi ile kullanıcıya sayısız işlem kabiliyeti sağlarken, FPGA ise tasarlanan sistemlerin analizlerinin gerçeğe daha yakın ve hızlı olmasını sağlamaktadır. Bunlardan System Generator ve HDL Coder araçları en son geliştirilen araçlar arasında yer almaktadır. FPGA'nın bahsedilen sınırlayıcı yapısı çalışmanın konusu olan farklı modülasyon, demodülasyon ve kodlayıcı türlerinin analizleri için de çalışmayı sınırlamıştır. Ancak söz konusu System Generator ve HDL Coder araçları ile bu analizleri yapmak kısmen de olsa mümkün olmaktadır.

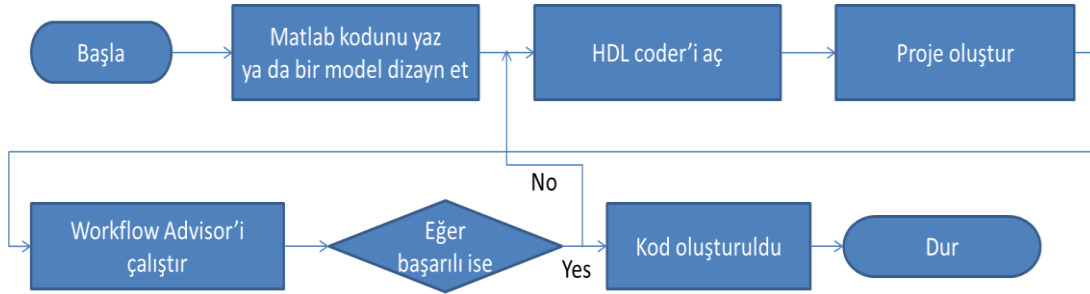


Şekil 2. Modülasyon modülü

Figure 2. Modul Modulation

HDL Kodlayıcı (HDL Coder)

HDL Coder Matlab içerisinde gömülü olarak gelen bir araçtır. Bu araç ile Matlab’da yazılan kodlar Verilog veya VHDL’e kolay bir şekilde dönüştürülebilmektedir. Dönüştürülen bu kodlar daha sonra FPGA’ya gömülerek istenilen analizler kolay bir şekilde yapılabilmektedir. Ancak HDL Coder ile dönüştürülen Matlab kodlarının FPGA da karşılığı olmak zorundadır. Örneğin Matlab da iki sayı adder komutu ile toplanırken bunu VHDL’e dönüştürdüğümüzde toplayıcı operatörü kullanılmaktadır. Dolayısı ile bu araç da aslında yeteri kadar esnek bir araç değildir (Akhtar, 2016). Şekil 3’de HDL Coder ile Matlab kodlarının VHDL’e nasıl dönüştürüleceğini gösteren bir blok şema verilmiştir.

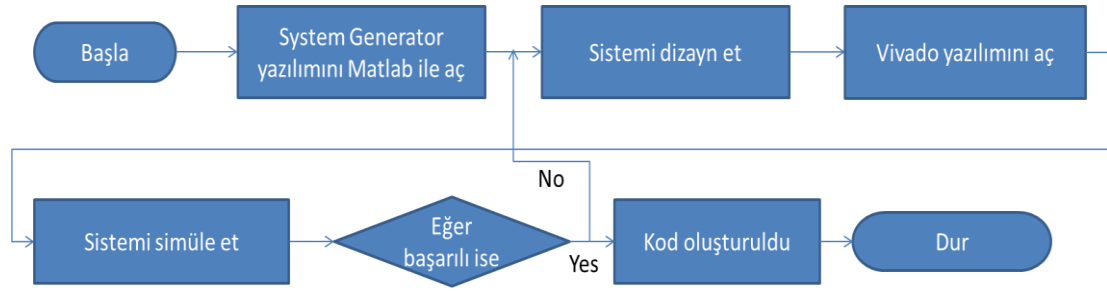


Şekil 3. Matlab kodlarının VHDL’e dönüştürülmesi

Figure 3. Conversion of Matlab codes to VHDL

Sistem Generator Aracı (System Generator Tool)

System Generator aracı ise Xilinx firması tarafından sonradan geliştirilmiş Matlab yazılımına entegre edilen bir araçtır. Bu araç ise gateway in ve gateway out gibi FPGA’da kullanılan komutlar ile Matlab komutlarının birlikte kullanıldığı bir yazılımdır. Bu çalışmanın birçok adımında bu araç kullanılmıştır. Şekil 4’te System Generator aracının nasıl kullanılacağını gösteren bir blok şema verilmiştir.



Şekil 4. System Generator aracı ile FPGA tabanlı kod oluşturulması

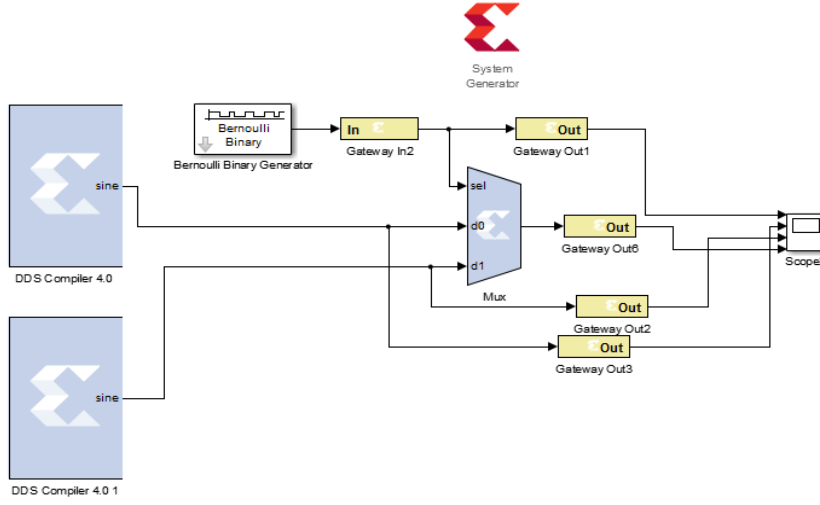
Figure 4. FPGA based code construction with system generator tool

FPGA İLE TASARLANAN İLETİŞİM SİSTEM ANALİZİ (ANALYSIS OF COMMUNICATION SYSTEM DESIGNED WITH FPGA)

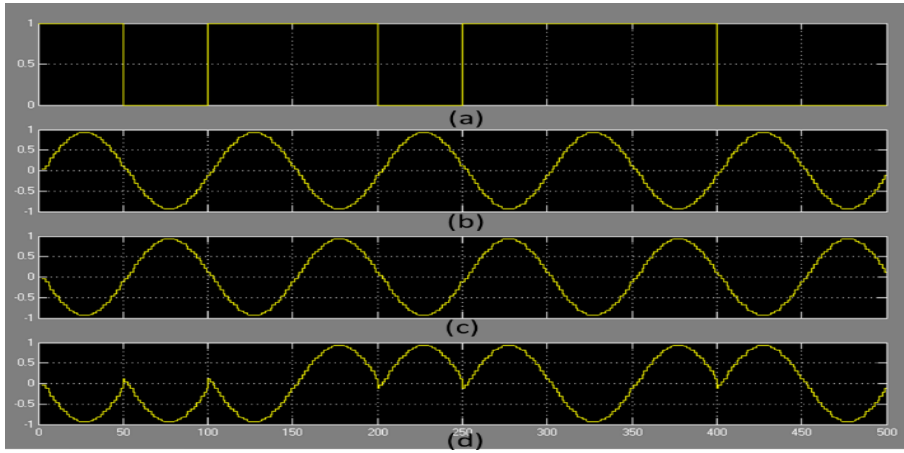
Haberleşme sistem analizlerinin genelde Matlab/Simulink programları ile yapıldığı ve benzetim programlarının gerçek bir haberleşme sistemini temsil etmediği böylece yapılan analiz işlemlerinin oldukça uzun zaman aldığı, gerçek sistemlerin de çok pahalı olduğu birçok araştırmacı tarafından dile getirilmiştir (Alimohammad ve diğ., 2008; Alimohammad ve Fard, 2014), (Kanirkar ve Sarvaiya, 2009). Bu çalışmada FPGA ile önce modülasyon ve daha sonra ise demodülasyon modülleri tasarlanarak bir iletişim sistemi oluşturulmuştur. Sistem tasarlanırken, benzetim ve teorik çalışmalarda en iyi sonuçları veren BPSK, QPSK modülasyon ve demodülasyon modelleri kullanılmıştır. Bu kapsamda FPGA'ya gömülen programlar hem VHDL dilinde yazılarak hem de System Generator aracı ile Matlab'dan dönüştürülerek elde edilmiştir. Yazılan programlar Xilinx firmasına ait Spartan 3E Starter Kit'inin 500 modeline gömülerek yine Xilinx firmasına ait Vivado programının 2013.1 sürümü ile test edildikten sonra kite gömülmüştür.

Modülasyon Modülü (Modulation Modul)

İlk olarak gerek teorik gerekse de benzetim çalışmalarında hata oranı en az çıkan BPSK modülasyon tasarımı gerçekleştirilmiştir. Bu sistem için FPGA da en sık kullanılan Mux bloğu kullanılmıştır. Mux'un çalışma mantığı ise şu şekildedir. Sel (Selection) seçme girişine gelen sayıya göre girişler arasından seçim yapıp bunu direk çıkışa aktarmaktadır. Modülasyon işleminin iletilen bilgi sinyalleri ile taşıyıcı sinyalin (sinüzoidal sinyal) anahtarlanması şeklinde olduğu bilinmektedir. Böylece BPSK modülasyon için Şekil 5'te görüldüğü gibi birbiri arasında 180° faz farkı olan iki sinüzoidal sinyal kullanılmış ve seçme girişine gelen bite göre anahtarlama yapılmıştır. Modülasyon sonucu Şekil 6'da gösterilmiştir. Şekilden de görüldüğü gibi Mux'un Sel girişine gelen bit değerine göre giriş anahtarlanarak çıkışta gösterilmiştir. Şekil 6.(a)'da iletilen bilgi sinyali Şekil 6.(b) ve (c)'de birbiri arasında 180° faz farkı olan iki sinyal ve Şekil 6.(d)'de ise bu sinyallere göre anahtarlanmış, yani modüle edilmiş, sinyal gösterilmiştir. Şekilden de görüldüğü üzere giriş sinyaline 1 geldiğinde (c) sinyali 0 geldiğinde ise (b) taşıyıcı sinyali anahtarlanmaktadır.

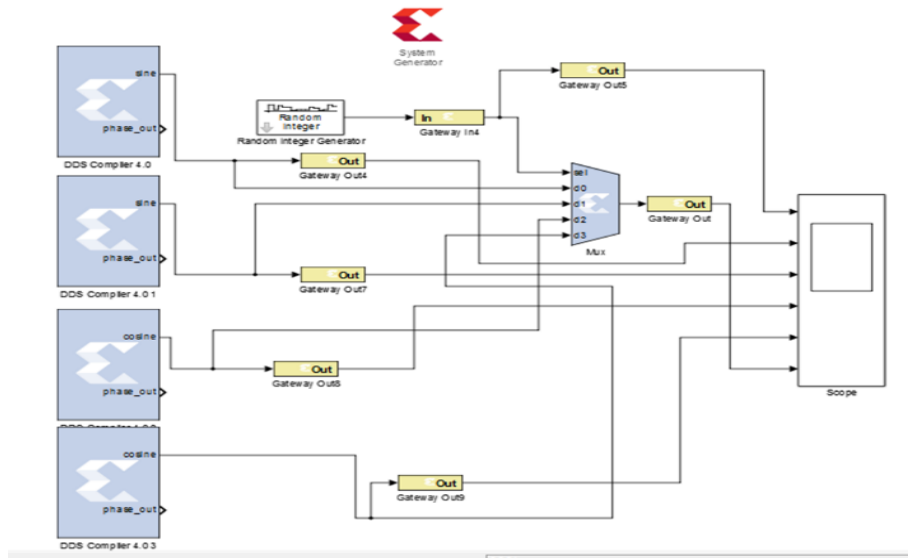


Şekil 5. System Generator ile BPSK modülasyonu tasarımı
 Figure 5. Design of BPSK modulation with system generator



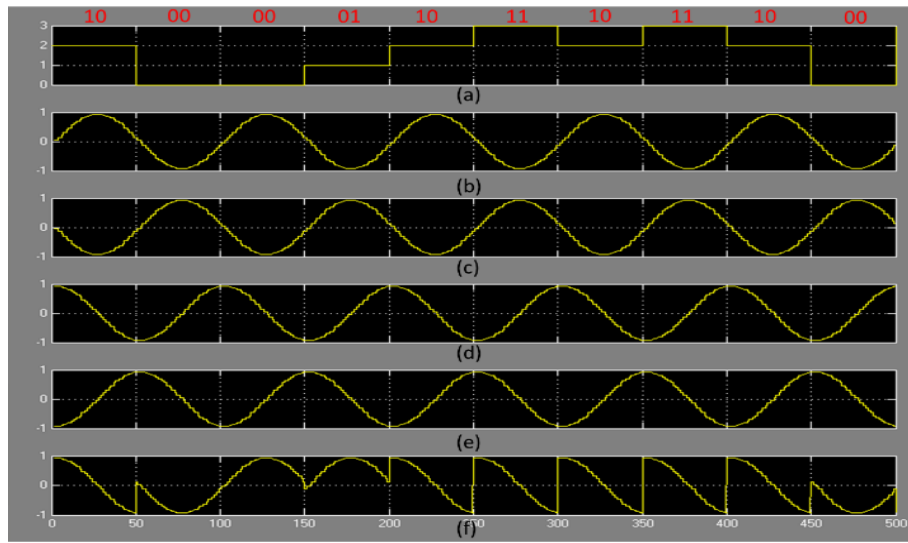
Şekil 6. BPSK çıkışı (a) Bilgi bitleri, (b), (c) 180° faz kaydırmalı sinüs dalgaları (d) Modüle edilmiş sinyal
 Figure 6. Output of BPSK (a) information bits, (b), (c), sinus waves with 180° phase shift (d) modulated signal

İkinci olarak ise teorik ve benzetim çalışmalarında BPSK ile aynı sonucu veren QPSK modülasyon için Şekil 7'deki gibi bir model tasarlanmıştır. Tasarlanan bu sistem ile elde edilen modüle edilmiş sinyal Şekil 8'de gösterilmiştir. Şekil 8.a'da 0 ile 3 arasında rastgele sayılar üreten bir random generator kullanılmış ve bu generator FPGA'da kullanılan Multiplex'in select girişine bağlanmıştır. Böylece Mux bloğu 0-3 arasında gelen sayıya göre anahtarlama yapmaktadır. QPSK modülasyon için işlem yapıldığından 0 ile 3 arasındaki bu sayılar bilgi biti olarak; 0=00, 1=01, 2=10, 3=11 bitlerini temsil etmektedir. Şekil 8. b, c, d ve f'de birbiri arasında 90° faz farkı olan dört sinüzoidal sinyal ve Şekil 8.f'de ise iletilen bilgi bitlerine göre modüle edilmiş sinyal görülmektedir.



Şekil 7. System Generator ile QPSK modülasyon tasarımı

Figure 7. Design of QPSK modulation with system generator

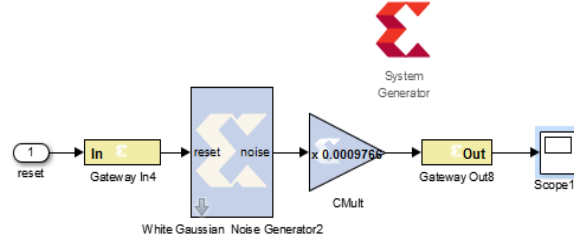


Şekil 8. QPSK çıkışı (a) Bilgi bitleri, (b), (c), (d), (e) 90° faz kaydırmalı sinüs dalgaları (f) Modüle edilmiş sinyal

Figure 8. QPSK output (a) information bits, (b), (c), (d), (e) sinus waves with 90° phase shift (f) modulated signal

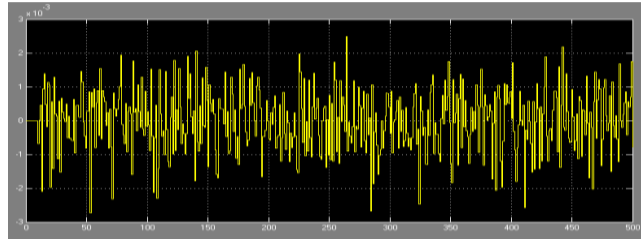
Kanal Modülü (Channel Modul)

Kanal modülü için gerek teorik gerekse de benzetim sonuçlarında Rayleigh ve Richian kanallara göre çok daha iyi sonuç veren AWGN kanal modeli kullanılmıştır. System Generator aracında, AWGN kanal modelinin tasarımı için Box-Muller Algoritması ve Merkezi Limit Teoremleri (Central Limit Theorem) kullanılmıştır. Box-Muller tasarımı için ise yine FPGA tasarımlarında sıklıkla kullanılan LFSR (Lineer Feed Back Shift Register) ve ROM bloğu kullanılarak rastgele değişkenler üretilmiştir. AWGN kanal modeli tasarımı için ise Şekil 9'daki gibi bir kanal modeli tasarlanmış ve gürültü eklenmiş kanal sonucu Şekil 10'da gösterilmiştir. Modüle edilen sinyal demodüle edilemediğinden Şekil 9'dan da görüldüğü gibi gürültü sinyali 0.001 gibi bir sayı ile çarpılarak genliği düşürülmüştür.



Şekil 9. AWGN kanal modülü

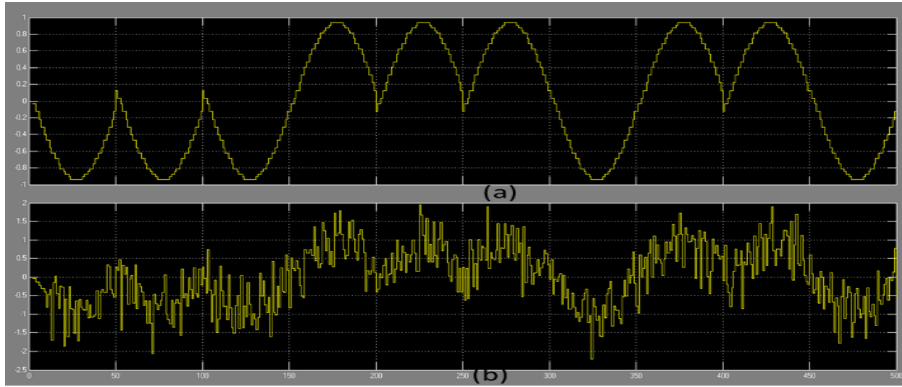
Figure 9. AWGN channel Modul



Şekil 10. AWGN kanal çıkışı

Figure 10. AWGN channel output

Modüle edilmiş sinyal AddSub bloğu kullanılarak AWGN modülünün çıkışındaki gürültü sinyali ile toplandıktan sonra Şekil 11'deki sinyal elde edilir.



Şekil 11. (a) BPSK ile modüle edilmiş sinyal, (b) AWGN eklenmiş sinyal

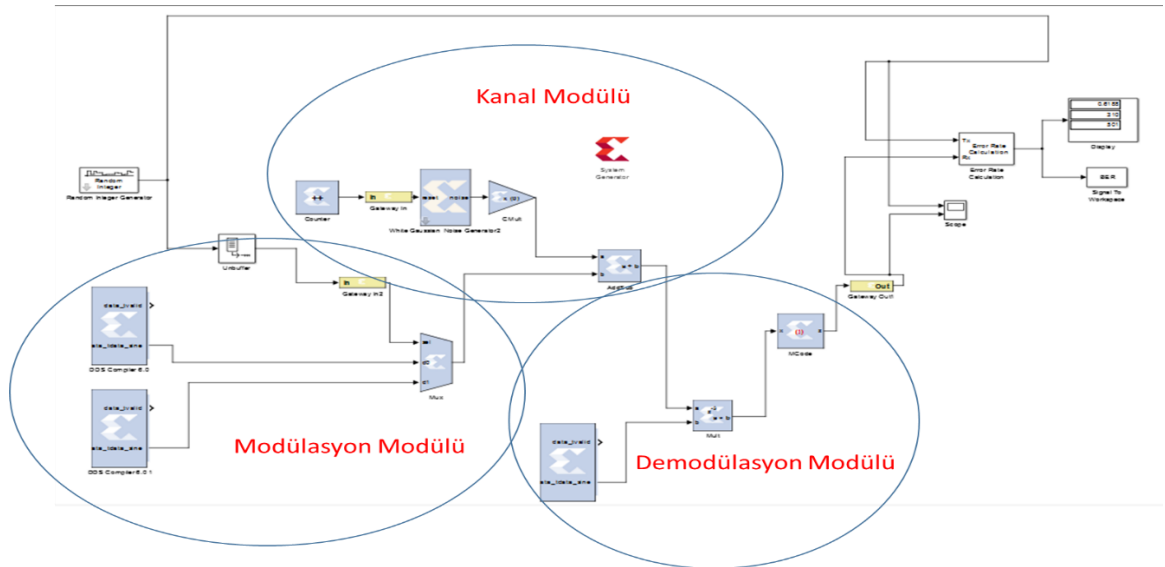
Figure 11. (a) Modulated signal with BPSK, (b) AWGN added signal

Demodülasyon Modülü (Demodulation Modul)

Demodülasyon işlemi için sinüzoidal bir sinyal kullanılmıştır. Modüle edilip gürültü eklenen sinyal Mult bloğu ile sinüzoidal sinyal ile çarpılarak Şekil 12'de görüldüğü gibi demodülasyon işlemi gerçekleştirilmiştir. Sinyal, sinüzoidal bir sinyal ile çarpıldıktan sonra belirlenen eşik değerine göre çıkış sinyali oluşturulmuştur. Bu eşik değeri için ise System Generator araçlarından Mcode bloğu kullanılarak aşağıdaki basit kod yazılmıştır. Demodülasyon işleminden sonra çıkış sinyali Şekil 13'de görüldüğü gibi iletilen bilgi sinyali ile birlikte verilmiştir. Şekilden de görüldüğü gibi iletilen ve alınan semboller arasında semboller arası girişimi engellemek için bir sembol iletim süresi gecikme koyulmuştur. Ayrıca

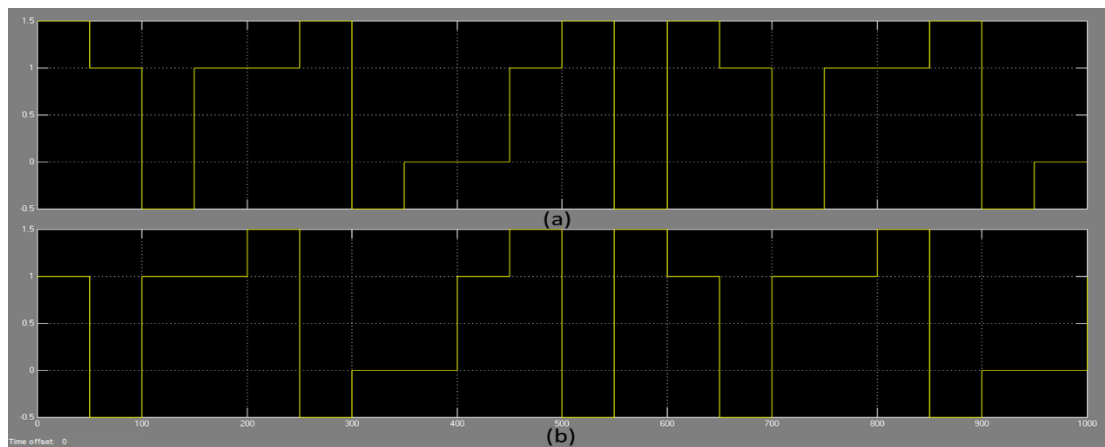
bu örnekte sinyallerin daha net görülebilmesi için 50 sn de bir örnek alınacak şekilde 20 örnek üzerinden analiz yapılmıştır.

```
function z = aFn(x)
    if 1 >= x > 0
        z = 1;
    elseif 2 >= x > 1
        z = 2;
    elseif 3 >= x > 2
        z = 3;
    else
        z = 0;
    end
end
```



Şekil 12. Modülasyon-kanal-demodülasyon işlemlerin birlikte gösterilmesi

Figure 12. Observation of modulation-channel-demodulation processes



Şekil 13. (a) İletilen bilgi sinyali, (b) alınan bilgi sinyali

Figure 13. (a) Transmitted information signal, (b) received information signal

BULGULAR VE TARTIŞMALAR (RESULTS AND DISCUSSIONS)

Yapılan literatür taramasından anlaşıldığı üzere haberleşme sistemlerinin performansları genelde Matlab/Simulink programları ile analiz edilmektedir. Benzetim programlarının gerçek bir haberleşme sistemini temsil etmediği varsayımı ile bu çalışma yapılmıştır. Yapılan detaylı literatür taraması sonucunda gömülü sistemler ile haberleşme sistemlerini analiz eden çok az sayıda çalışmaya rastlanmıştır. Bu çalışmalar arasında FPGA tabanlı bir haberleşme sisteminin tasarlanıp ve performansının analiz edildiği bir çalışmada (Alimohammad ve Fard, 2014) bir haberleşme sisteminin FPGA gibi paralel çalışan hızlı modüllerle gerçekleştirilmesinin daha hızlı ve gerçeğe yakın olacağı ifade edilmiştir. Bu doğrultuda FPGA kullanarak bir iletişim sistem modeli oluşturulmuş ve oluşturulan sistem Xilinx firmasına ait System Generator aracı ile analiz edilmiştir. Modelde benzetim ve teorik çalışmalardan en iyi sonucun elde edildiği BPSK ve QPSK modülasyon, demodülasyon ve AWGN kanal modelleri kullanılmıştır. FPGA ile analiz edilen sistemde gönderilen bit sayısı (1 milyon) dikkate alındığında analiz süresinin benzetim ve teorik sonuçlara göre çok daha kısa sürede gerçekleştirildiği de gözlemlenmiştir.

Bu çalışma sonucunda, FPGA tabanlı gömülü haberleşme sistem tasarım ve analizinin dezavantajları olduğu sonucuna da varılmıştır. Çünkü FPGA çalışma mantığı dolayısı ile kullanıcıyı sınırlandırmaktadır. FPGA'nın bahsedilen sınırlayıcı yapısı bu çalışmanın konusu olan haberleşme sistemlerinin analizleri için de yapılan çalışmayı sınırlamıştır. Ancak daha önceki bölümlerde detaylı olarak anlatılan System Generator ve HDL Coder araçları ile bu analizler kısmen de olsa yapılmıştır. Ancak ileride bu araçlar haberleşme sistemleri için yeniden tasarlanarak geliştirilirse bu araçlar daha verimli olarak kullanılabilir. Özetle, eğer analiz edilecek sistemde daha çok hız ön plandaysa ve yine yapılan analizler yüksek bütçeli ise o zaman FPGA ile analiz tercih edilebilir. Ayrıca FPGA ile analiz edilen sistemin benzetim programlarının aksine gerçeğe daha yakın değerler verdiği de göz ardı edilmemelidir.

TEŞEKKÜR (ACKNOWLEDGMENT)

Bu çalışma Tübitak'ın 115E663 nolu projesi ile desteklenmiştir. Desteklerinden dolayı Tübitak'a teşekkür ederiz.

KAYNAKLAR (REFERENCES)

- Alimohammad, A., Fard, S. F., 2014, "FPGA-Based Bit Error Rate Performance Measurement of Wireless Systems", *IEEE Transactions On Very Large Scale Integration (VLSI) Systems*, Vol. 22(7), pp. 1583-1592.
- Alimohammad, A., Fard, S. F., Cockburn, B. F., 2008, "Hardware-based Error Rate Testing of Digital Baseband Communication Systems", *IEEE International Test Conference*, Santa Clara, CA, USA, , pp. 4244-4203, 28-30 October 2008.
- Akhtar, A., PhD, Field Application Engineer, <https://www.nutaq.com/matlab-hdl-coder-xilinx-system-generator>, Erişim tarihi 16.10.2016.
- Babu, A. S., Rao, K.V. S., 2011, "Evaluation of BER for AWGN, Rayleigh and Rician Fading Channels under Various Modulation Schemes", *International Journal of Computer Applications*, Vol. 26, No.9.
- Kanirkar, N. B., Sarvaiya, J. N., 2009, "BER vs SNR Performance Comparison of DSSS-CDMA FPGA Based Hardware with AWGN, Spreading Codes & Code Modulation Techniques", *International Journal of Electronic Engineering Research*, Vol 1 (2), pp. 155-168.
- Masud, M. A., Samsuzzaman M., Rahman M. A., 2010, "Bit Error Rate Performance Analysis on Modulation Techniques of Wideband Code Division Multiple Access", *Journal of Telecommunications*, Vol. 1 (2), pp. 22-29.

- Roy, T., K., 2012, "Comparative BER Performance Analysis of OFDM System Using M-PSK and M-QAM Modulation Schemes over AWGN Channel", *International Journal of Computing Communication and Networking Research*, Vol. 1(4).
- Sharma, D., Srivastava, P., 2013, "OFDM Simulator Using MATLAB", *International Journal of Emerging Technology and Advanced Engineering*, Vol. 3 (9), pp. 493-496.
- Samundiswary, P., Kalyan, V., 2012, "Performance Analysis of WCDMA using Different Spreading Codes", *International Journal of Computer Applications*, Vol. 38 (10), pp. 8-11.